

EC800E-CN

硬件设计手册

LTE Standard 模块系列

版本：1.1

日期：2023-05-26

状态：受控文件



上海移远通信技术股份有限公司（以下简称“移远通信”）始终以为客户提供最及时、最全面的服务为宗旨。如需任何帮助，请随时联系我司上海总部，联系方式如下：

上海移远通信技术股份有限公司

上海市闵行区田林路 1016 号科技绿洲 3 期（B 区）5 号楼 邮编：200233

电话：+86 21 5108 6236 邮箱：info@quectel.com

或联系我司当地办事处，详情请登录：<http://www.quectel.com/cn/support/sales.htm>。

如需技术支持或反馈我司技术文档中的问题，请随时登陆网址：

<http://www.quectel.com/cn/support/technical.htm> 或发送邮件至：support@quectel.com。

前言

移远通信提供该文档内容以支持客户的产品设计。客户须按照文档中提供的规范、参数来设计产品。同时，您理解并同意，移远通信提供的参考设计仅作为示例。您同意在设计您目标产品时使用您独立的分析、评估和判断。在使用本文档所指导的任何硬软件或服务之前，请仔细阅读本声明。您在此承认并同意，尽管移远通信采取了商业范围内的合理努力来提供尽可能好的体验，但本文档和其所涉及服务是在“可用”基础上提供给您的。移远通信可在未事先通知的情况下，自行决定随时增加、修改或重述本文档。

使用和披露限制

许可协议

除非移远通信特别授权，否则我司所提供硬软件、材料和文档的接收方须对接收的内容保密，不得将其用于除本项目的实施与开展以外的任何其他目的。

版权声明

移远通信产品和本协议项下的第三方产品可能包含受移远通信或第三方材料、硬软件和文档版权保护的相关资料。除非事先得到书面同意，否则您不得获取、使用、向第三方披露我司所提供的文档和信息，或对此类受版权保护的资料进行复制、转载、抄袭、出版、展示、翻译、分发、合并、修改，或创造其衍生作品。移远通信或第三方对受版权保护的资料拥有专有权，不授予或转让任何专利、版权、商标或服务商标权的许可。为避免歧义，除了正常的非独家、免版税的产品使用许可，任何形式的购买都不可被视为授予许可。对于任何违反保密义务、未经授权使用或以其他非法形式恶意使用所述文档和信息的违法侵权行为，移远通信有权追究法律责任。

商标

除另行规定，本文档中的任何内容均不授予在广告、宣传或其他方面使用移远通信或第三方的任何商标、商号及名称，或其缩略语，或其仿冒品的权利。

第三方权利

您理解本文档可能涉及一个或多个属于第三方的硬软件和文档（“第三方材料”）。您对此类第三方材料的使用应受本文档的所有限制和义务约束。

移远通信针对第三方材料不做任何明示或暗示的保证或陈述，包括但不限于任何暗示或法定的适销性或特定用途的适用性、平静受益权、系统集成、信息准确性以及与许可技术或被许可人使用许可技术相关的不侵犯任何第三方知识产权的保证。本协议中的任何内容都不构成移远通信对任何移远通信产品或任何其他软硬件、设备、工具、信息或产品的开发、增强、修改、分销、营销、销售、提供销售或以其他方式维持生产的陈述或保证。此外，移远通信免除因交易过程、使用或贸易而产生的任何和所有保证。

隐私声明

为实现移远通信产品功能，特定设备数据将会上传至移远通信或第三方服务器（包括运营商、芯片供应商或您指定的服务器）。移远通信严格遵守相关法律法规，仅为实现产品功能之目的或在适用法律允许的情况下保留、使用、披露或以其他方式处理相关数据。当您与第三方进行数据交互前，请自行了解其隐私保护和数据安全政策。

免责声明

- 1) 移远通信不承担任何因未能遵守有关操作或设计规范而造成损害的责任。
- 2) 移远通信不承担因本文档中的任何因不准确、遗漏、或使用本文档中的信息而产生的任何责任。
- 3) 移远通信尽力确保开发中功能的完整性、准确性、及时性，但不排除上述功能错误或遗漏的可能。除非另有协议规定，否则移远通信对开发中功能的使用不做任何暗示或法定的保证。在适用法律允许的最大范围内，移远通信不对任何因使用开发中功能而遭受的损害承担责任，无论此类损害是否可以预见。
- 4) 移远通信对第三方网站及第三方资源的信息、内容、广告、商业报价、产品、服务和材料的可访问性、安全性、准确性、可用性、合法性和完整性不承担任何法律责任。

版权所有©上海移远通信技术股份有限公司 2023，保留一切权利。

Copyright © Quectel Wireless Solutions Co., Ltd. 2023.

安全须知

为确保个人安全并保护产品和工作环境免遭潜在损坏，请遵循如下安全须知。产品制造商需要将下列安全须知传达给终端用户，并将所述安全须知体现在终端产品的用户手册中。移远通信不会对用户因未遵循所述安全规则或错误使用产品而产生的后果承担任何责任。



道路行驶，安全第一！开车时请勿使用手持移动终端设备，即使其有免提功能。请先停车，再打电话！



登机前请关闭移动终端设备。在飞机上禁止开启移动终端的无线功能，以防止对飞机通讯系统的干扰。未遵守该提示项可能会影响飞行安全，甚至触犯法律。



出入医院或健康看护场所时，请注意是否存在移动终端设备使用限制。射频干扰可能会导致医疗设备运行失常，因此可能需要关闭移动终端设备。



移动终端设备并不保障在任何情况下均能进行有效连接，例如在设备欠费或(U)SIM 卡无效时。如果设备支持紧急呼叫功能，请使用紧急呼叫，同时请确保设备开机并且位于信号强度足够的区域。因不能保证所有情况下网络都能连接，故在紧急情况下，不能将带有紧急呼叫功能的设备作为唯一的联系方式。



移动终端设备在开机时会接收和发射射频信号。当靠近电视、收音机、电脑或者其他电子设备时都会产生射频干扰。



确保移动终端设备远离易燃易爆品。当靠近加油站、油库、化工厂或爆炸作业场所时，请关闭移动终端设备。在任何有潜在爆炸危险的场所操作电子设备均存在安全隐患。

文档历史

修订记录

| 版本 | 日期 | 作者 | 变更表述 |
|-----|------------|---|--|
| - | 2022-03-22 | Maffie ZHANG/ Reuben BAO | 文档创建 |
| 1.0 | 2022-05-26 | Maffie ZHANG/ Reuben BAO | 受控版本 |
| 1.1 | 2023-05-26 | Maffie ZHANG/ Daniel SHANG/ Sean FANG | <ol style="list-style-type: none"> 更新以下引脚定义： RESERVED 引脚 62 更新为 USIM2_CLK; RESERVED 引脚 63 更新为 USIM2_RST; RESERVED 引脚 64 更新为 USIM2_DATA; RESERVED 引脚 65 更新为 USIM2_VDD; RESERVED 引脚 96 更新为 ADC1。 更新睡眠模式下 VDD_EXT 下电版本与不下电版本的设计原则。 更新 VBAT 供电电压范围（表 4 & 表 6 & 表 9 & 第 3.4.3 章 & 表 29）。 更新 USB 转串口驱动及 USB 接口功能（表 4 & 第 4.1 章）。 增加 USIM 接口支持“双卡单待”的功能（表 4 & 第 4.3 章）。 删除主 UART 接口关于固件升级的相关描述（表 4 & 表 15）。 更新引脚描述表并增加 WAKEUP、AGPIO、AGPIOWU 引脚特性（第 2.5 章）。 更新反向工作峰值电压的数值（第 3.4.3 章）。 删除 VBAT 上电时间和初始电压限制（图 12）。 增加 AT 命令关机章节的备注 2（第 3.6.2 章）。 删除 RESET_N 关机章节。 更新 PWRKEY 开集驱动复位参考设计框图（图 15）。 更新 USIM 接口章节（第 4.3 章）。 更新电平转换芯片参考电路（图 22）。 |

-
15. 更新 ADC 接口章节（第 4.6 章）。
 16. 更新射频主集接收灵敏度的数值（表 26）。
 17. 更新功耗数据（表 30）。
 18. 更新数字逻辑电平特性章节（第 6.4 章）。
 19. 更新 ESD 性能参数（表 33）。
 20. 更新模块焊盘部分对应的钢网推荐厚度；
更新吸热区升温斜率、回流焊区升温斜率和冷却降温斜率并新增相关备注（第 8.2 章）。
 21. 增加模块贴片方向章节（第 8.3.3 章）。
-

目录

| | |
|---|-----------|
| 安全须知 | 3 |
| 文档历史 | 4 |
| 目录 | 6 |
| 表格索引 | 8 |
| 图片索引 | 9 |
| 1 引言 | 11 |
| 1.1. 特殊符号 | 11 |
| 2 产品综述 | 12 |
| 2.1. 频段及功能 | 12 |
| 2.2. 关键特性 | 13 |
| 2.3. 功能框图 | 15 |
| 2.4. 引脚分配图 | 16 |
| 2.5. 引脚描述表 | 17 |
| 2.6. 评估板套件 | 21 |
| 3 工作特性 | 22 |
| 3.1. 工作模式 | 22 |
| 3.2. 睡眠模式 | 23 |
| 3.2.1. UART 应用场景 | 23 |
| 3.2.2. USB 应用场景 | 24 |
| 3.2.2.1. 支持 USB 远程唤醒功能* | 24 |
| 3.2.2.2. 支持 USB 挂起和唤醒及 MAIN_RI 功能 | 25 |
| 3.2.2.3. 不支持 USB 挂起功能 | 25 |
| 3.3. 飞行模式 | 26 |
| 3.4. 电源设计 | 26 |
| 3.4.1. 电源接口 | 26 |
| 3.4.2. 供电参考电路 | 27 |
| 3.4.3. 电压稳定性要求 | 27 |
| 3.5. 开机 | 28 |
| 3.5.1. PWRKEY 开机 | 28 |
| 3.6. 关机 | 30 |
| 3.6.1. PWRKEY 关机 | 30 |
| 3.6.2. AT 命令关机 | 30 |
| 3.7. 复位 | 31 |
| 4 应用接口 | 33 |
| 4.1. USB 接口 | 33 |
| 4.2. USB_BOOT | 34 |
| 4.3. USIM 接口 | 36 |
| 4.4. UART 接口 | 38 |
| 4.5. PCM & I2C 接口 | 41 |

| | | |
|----------|---------------------------|-----------|
| 4.6. | ADC 接口 | 42 |
| 4.7. | 指示信号 | 43 |
| 4.7.1. | 网络状态指示 | 43 |
| 4.7.2. | STATUS | 43 |
| 4.7.3. | MAIN_RI | 44 |
| 5 | 射频特性 | 45 |
| 5.1. | 蜂窝网络 | 45 |
| 5.1.1. | 天线接口和工作频段 | 45 |
| 5.1.2. | 发射功率 | 46 |
| 5.1.3. | 接收灵敏度 | 46 |
| 5.1.4. | 参考设计 | 46 |
| 5.2. | 射频信号线布线指导 | 47 |
| 5.3. | 天线设计要求 | 49 |
| 5.4. | 射频连接器推荐 | 49 |
| 6 | 电气性能和可靠性 | 52 |
| 6.1. | 绝对最大额定值 | 52 |
| 6.2. | 电源额定值 | 52 |
| 6.3. | 功耗 | 53 |
| 6.4. | 数字逻辑电平特性 | 54 |
| 6.5. | 静电防护 | 55 |
| 6.6. | 工作和存储温度 | 55 |
| 7 | 结构与规格 | 56 |
| 7.1. | 机械尺寸 | 56 |
| 7.2. | 推荐封装 | 58 |
| 7.3. | 俯视图和底视图 | 59 |
| 8 | 存储、生产和包装 | 60 |
| 8.1. | 存储条件 | 60 |
| 8.2. | 生产焊接 | 61 |
| 8.3. | 包装规格 | 62 |
| 8.3.1. | 载带 | 62 |
| 8.3.2. | 胶盘 | 63 |
| 8.3.3. | 模块贴片方向 | 64 |
| 8.3.4. | 包装流程 | 64 |
| 9 | 附录 参考文档及术语缩写 | 66 |

表格索引

| | |
|--|----|
| 表 1: 特殊符号 | 11 |
| 表 2: 模块基本信息 | 12 |
| 表 3: 无线网络制式 | 12 |
| 表 4: 模块关键特性 | 13 |
| 表 5: 参数定义 | 17 |
| 表 6: 模块引脚描述 | 17 |
| 表 7: WAKEUP、AGPIO、AGPIOWU 引脚特 | 21 |
| 表 8: 工作模式 | 22 |
| 表 9: 电源接口引脚定义 | 27 |
| 表 10: PWRKEY 接口引脚定义 | 28 |
| 表 11: 复位引脚定义 | 31 |
| 表 12: USB 接口引脚定义 | 33 |
| 表 13: USB 接口引脚定义 | 34 |
| 表 14: USIM 接口引脚定义 | 36 |
| 表 15: UART 信息 | 38 |
| 表 16: UART 引脚定义 | 38 |
| 表 17: PCM 接口和 I2C 接口引脚定义 | 41 |
| 表 18: ADC 接口引脚定义 | 42 |
| 表 19: ADC 特性 | 42 |
| 表 20: 指示接口引脚定义 | 43 |
| 表 21: 网络状态指示引脚的工作状态 | 43 |
| 表 22: MAIN_RI 指示方式 | 44 |
| 表 23: 蜂窝网络天线接口引脚定义 | 45 |
| 表 24: 工作频段 | 45 |
| 表 25: 射频发射功率 | 46 |
| 表 26: 射频接收灵敏度 | 46 |
| 表 27: 天线设计要求 | 49 |
| 表 28: 绝对最大额定值 | 52 |
| 表 29: 模块电源额定值 | 52 |
| 表 30: 功耗 | 53 |
| 表 31: VDD_EXT I/O 要求 | 54 |
| 表 32: USIM_VDD 电平 I/O 要求 | 54 |
| 表 33: ESD 性能参数 (温度: 25~30 °C, 湿度: 40 ±5 %) | 55 |
| 表 34: 工作和存储温度 | 55 |
| 表 35: 推荐的炉温测试控制要求 | 61 |
| 表 36: 载带尺寸表 (单位: mm) | 63 |
| 表 37: 胶盘尺寸表 (单位: mm) | 63 |
| 表 38: 参考文档 | 66 |
| 表 39: 术语缩写 | 66 |

图片索引

| | |
|--------------------------------------|----|
| 图 1: 功能框图 | 15 |
| 图 2: 引脚分配图 | 16 |
| 图 3: 睡眠模式下模块耗流示意图 | 23 |
| 图 4: UART 睡眠应用 | 24 |
| 图 5: 带 USB 远程唤醒功能的睡眠应用 | 24 |
| 图 6: 带 MAIN_RI 功能的睡眠应用 | 25 |
| 图 7: 不支持 USB 挂起功能的睡眠应用 | 26 |
| 图 8: 供电输入参考电路图 | 27 |
| 图 9: 模块供电参考电路图 | 28 |
| 图 10: 开集驱动开机参考设计框图 | 28 |
| 图 11: 按键开机参考设计框图 | 29 |
| 图 12: 开机时序图 | 29 |
| 图 13: PWRKEY 关机时序图 | 30 |
| 图 14: 开集驱动复位参考设计框图 (RESET_N) | 31 |
| 图 15: 开集驱动复位参考设计框图 (PWRKEY) | 32 |
| 图 16: RESET_N 复位时序图 | 32 |
| 图 17: USB 接口参考电路图 | 33 |
| 图 18: USB_BOOT 参考设计电路图 | 35 |
| 图 19: 进入紧急下载模式的时序 | 35 |
| 图 20: 8-pin USIM 接口参考电路图 | 37 |
| 图 21: 6-pin USIM 接口参考电路图 | 37 |
| 图 22: 电平转换芯片参考电路 | 39 |
| 图 23: MAIN_DTR、MAIN_RXD 分压参考电路 | 40 |
| 图 24: 晶体管电平转换电路参考设计图 | 40 |
| 图 25: PCM 和 I2C 接口电路参考设计框图 | 41 |
| 图 26: 网络状态指示参考电路图 | 43 |
| 图 27: STATUS 参考电路图 | 44 |
| 图 28: 射频参考电路图 | 47 |
| 图 29: 两层 PCB 板微带线结构 | 47 |
| 图 30: 两层 PCB 板共面波导结构 | 48 |
| 图 31: 四层 PCB 板共面波导结构 (参考地为第三层) | 48 |
| 图 32: 四层 PCB 板共面波导结构 (参考地为第四层) | 48 |
| 图 33: 天线座尺寸 (单位: mm) | 50 |
| 图 34: 与天线座匹配的插头规格 | 50 |
| 图 35: 射频连接器安装图 (单位: mm) | 51 |
| 图 36: 俯视及侧视尺寸图 | 56 |
| 图 37: 底视尺寸图 | 57 |
| 图 38: 推荐封装 | 58 |
| 图 39: 模块俯视图和底视图 | 59 |
| 图 40: 推荐的回流焊温度曲线 | 61 |
| 图 41: 载带尺寸图 | 63 |

| | |
|-------------------|----|
| 图 42: 胶盘尺寸图 | 63 |
| 图 43: 模块贴片方向..... | 64 |
| 图 44: 包装流程..... | 65 |

1 引言

文档介绍了 EC800E-CN 及其与客户应用相连接的硬件接口和空中接口，可以帮助客户快速了解模块的硬件接口特性、射频特性、电气特性、机械规范以及其他相关信息。

1.1. 特殊符号

表 1：特殊符号

| 符号 | 定义 |
|----|---|
| * | 若无特别说明，模块功能、特性、接口、引脚名称、AT 命令或参数后所标记的星号（*）表示该功能、特性、接口、引脚、AT 命令或参数正在开发中，因此暂不支持；模块子型号后所标记的星号（*）表示该子型号暂无样品。 |

2 产品综述

模块为贴片式模块，封装紧凑，能满足大部分 M2M 应用需求，如自动化领域、智能计量、跟踪系统、安防系统、路由器、无线 POS 机、移动计算设备、PDA 电话和平板电脑等。

表 2：模块基本信息

| EC800E-CN | |
|-----------|---|
| 封装 | LCC + LGA |
| 引脚数 | 109 |
| 尺寸 | (17.7 ±0.15) mm × (15.8 ±0.15) mm × (2.4 ±0.2) mm |
| 重量 | 约 1.3 g |
| 无线网络功能 | LTE |

2.1. 频段及功能

表 3：无线网络制式

| 无线网络制式 | EC800E-CN |
|---------|------------------------------|
| LTE-FDD | B1/B3/B5/B8 |
| LTE-TDD | B34/B38/B39/B40/B41(140 MHz) |

2.2. 关键特性

表 4：模块关键特性

| 参数 | 说明 |
|----------|--|
| 供电电压 | <ul style="list-style-type: none"> 3.3~4.3 V 典型值：3.8 V |
| 短消息（SMS） | <ul style="list-style-type: none"> 文本和 PDU 模式 点对点短消息收发 短消息小区广播 短消息存储：默认存储至模块 |
| USB 接口 | <ul style="list-style-type: none"> 符合 USB 2.0 规范（仅支持从模式） 数据传输速率：最高达 480 Mbps 用于 AT 命令通信、数据传输、软件调试、固件升级、日志输出 USB 转串口驱动：支持 Windows 7/8/8.1/10/11、Linux 2.6~5.18、Android 4.x~13.x 等操作系统下的 USB 驱动 |
| USIM 卡接口 | <ul style="list-style-type: none"> 支持 2 路 USIM 接口：USIM1 接口、USIM2 接口 USIM1 接口支持 1.8 V 和 3.0 V USIM 卡，USIM2 接口仅支持 1.8 V USIM 卡 支持双卡单待 |
| UART 接口 | <p>主 UART：</p> <ul style="list-style-type: none"> AT 命令通信、数据传输 波特率默认为 115200 bps 支持 RTS 和 CTS 硬件流控 <p>调试 UART：</p> <ul style="list-style-type: none"> 用于部分日志输出 支持波特率 115200 bps 和 3 Mbps <p>辅助 UART*</p> |
| 音频特性 | <ul style="list-style-type: none"> 1 路数字音频接口：PCM 接口 回音消除和噪声抑制 |
| PCM 接口 | <ul style="list-style-type: none"> 用于音频，可外接 Codec 芯片 |
| I2C 接口 | <ul style="list-style-type: none"> 1 路 I2C 接口 符合 I2C 总线协议规范 |
| 网络指示 | <ul style="list-style-type: none"> NET_STATUS 指示网络状态 |
| AT 命令 | <ul style="list-style-type: none"> 支持 3GPP TS 27.007 和 3GPP TS 27.005 定义的命令 支持移远通信增强型 AT 命令 |
| 天线接口 | <ul style="list-style-type: none"> 主天线接口（ANT_MAIN） 50 Ω 特性阻抗 |
| 发射功率 | <ul style="list-style-type: none"> LTE 频段：Class 3 (23 dBm \pm2.7 dB) |
| LTE 特性 | <ul style="list-style-type: none"> 最大支持 Cat 1 FDD 和 TDD 1.4/3/5/10/15/20 MHz 射频带宽 |

| | |
|--------|--|
| | <ul style="list-style-type: none"> ● 上行 QPSK、16QAM ● 下行 QPSK、16QAM、64QAM ● LTE-FDD 最大速率：下行 10 Mbps，上行 5 Mbps ● LTE-TDD 最大速率：下行 8.96 Mbps，上行 3.1 Mbps |
| 网络协议特性 | <ul style="list-style-type: none"> ● 符合 TCP/UDP/NTP/NITZ/FTP/HTTP/PING/HTTPS/FTPS/SSL/MQTT/CMUX[*]/PPP/FILE/MMS[*]/SMTP[*]/SMTPS[*]协议 ● 符合 PPP 协议的 PAP 和 CHAP 认证 |
| 温度范围 | <ul style="list-style-type: none"> ● 正常工作温度 ¹：-35 ~ +75 °C ● 扩展工作温度 ²：-40 ~ +85 °C ● 存储温度：-40 ~ +90 °C |
| 固件升级 | 可通过 USB 接口或 DFOTA 升级 |
| RoHS | 所有器件完全符合 EU RoHS 标准 |

¹ 当模块在此温度范围内工作时，模块的相关性能满足 3GPP 标准要求。

² 当模块在此温度范围内工作时，模块仍能保持正常工作状态，具备短消息、数据传输等功能；不会出现不可恢复的故障；射频频谱、网络基本不受影响。仅个别指标如输出功率等参数值可能会超出 3GPP 标准的范围。当温度恢复至正常工作温度范围时，模块的各项指标仍符合 3GPP 标准。

2.3. 功能框图

下图为模块的功能框图，阐述了其如下主要功能器件：

- 电源管理
- 基带部分
- 射频部分
- 外围接口

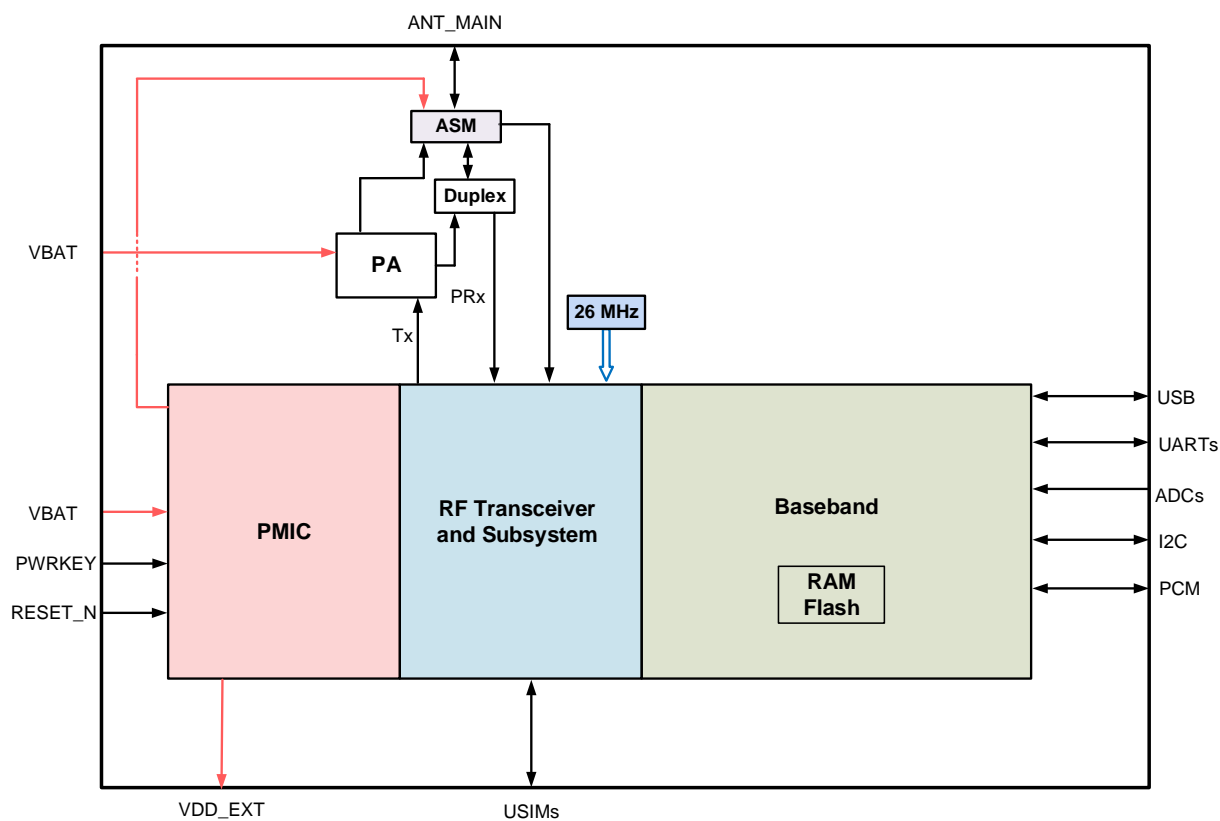


图 1：功能框图

2.4. 引脚分配图

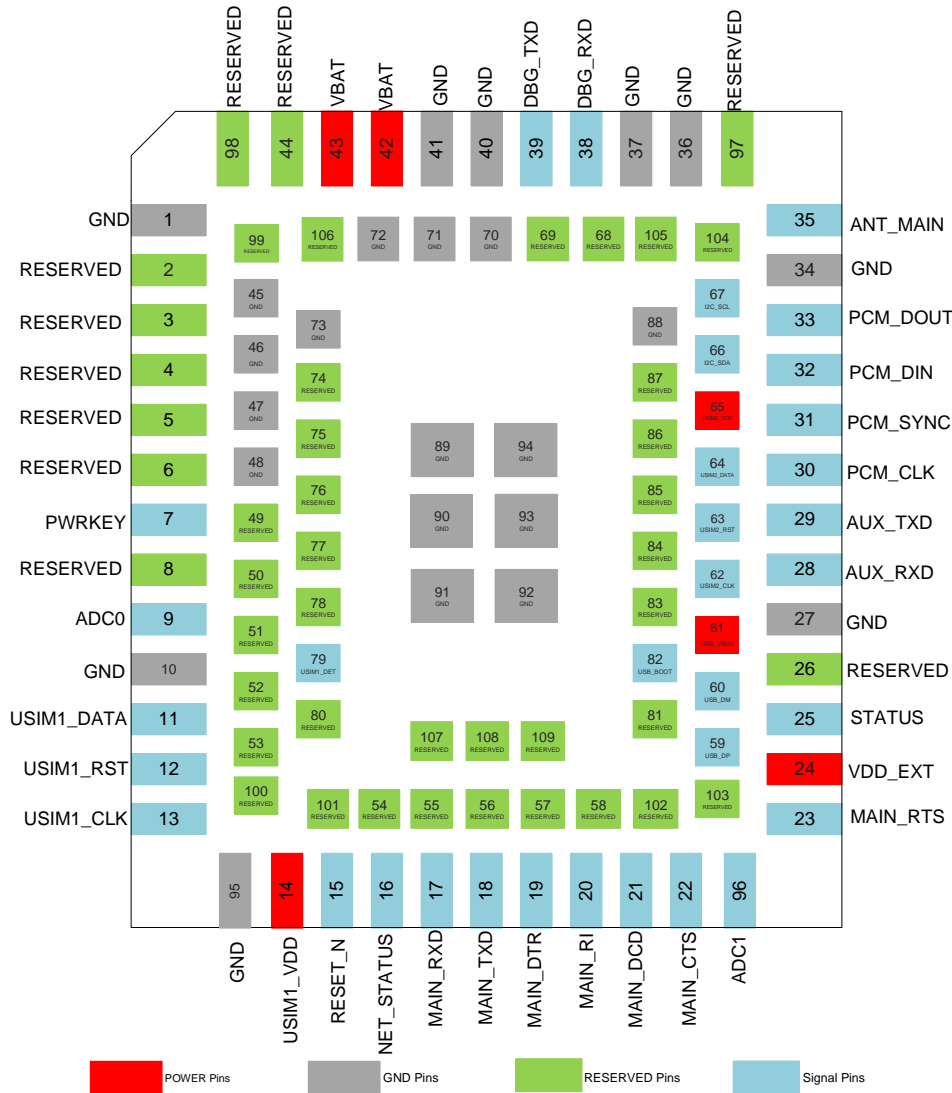


图 2：引脚分配图

备注

- 若不考虑进入紧急下载模式，在模块开机成功前，禁止将 USB_BOOT 引脚下拉到低电平。
- 睡眠模式下，电压域为 VDD_EXT 的引脚均会下电，且高电平引脚会随着寻呼周期输出周期性脉冲。即主 UART 部分引脚（引脚 17、18、22、23）、辅助 UART*（引脚 28、29）、调试 UART（引脚 38、39）、USB_BOOT（引脚 82）、PCM 和 I2C 接口（引脚 30~33、66、67）均会下电，失去驱动能力、停止状态指示或数据传输。设计电路时请注意。
- USIM2 接口（引脚 62~65）可选，若需此功能，请联系移远通信技术支持。
- 所有 RESERVED 和不用的引脚需悬空。

2.5. 引脚描述表

DC 特性包含电压域、额定电流信息等。

表 5：参数定义

| 参数 | 描述 |
|-----|---------|
| AI | 模拟输入 |
| AIO | 模拟输入/输出 |
| DI | 数字输入 |
| DO | 数字输出 |
| DIO | 数字输入/输出 |
| PI | 电源输入 |
| PO | 电源输出 |

表 6：模块引脚描述

| 电源 | | | | | |
|---------|-------|-----|---------------|--|--|
| 引脚名 | 引脚号 | I/O | 描述 | DC 特性 | 备注 |
| VBAT | 42、43 | PI | 模块主电源 | $V_{max} = 4.3\text{ V}$ $V_{min} = 3.3\text{ V}$ $V_{nom} = 3.8\text{ V}$ | 外部电源需提供 2 A 的载流能力。建议外部增加 TVS 管。 建议预留测试点。 建议预留测试点。 可为外部 GPIO 提供上拉。 使用时需加一个 1 μF 的电容。 |
| VDD_EXT | 24 | PO | 外部电路 1.8 V 供电 | $V_{nom} = 1.8\text{ V}$ | 睡眠模式下 VDD_EXT 下电版本： $I_{omax} = 50\text{ mA}$ 。 睡眠模式下 VDD_EXT 不下电版本： 仅可用于外部上拉（上 |

拉电阻 $\geq 4.7\text{ k}\Omega$ 。

GND 1、10、27、34、36、37、40、41、45~48、70~73、88~95

开关机

| 引脚名 | 引脚号 | I/O | 描述 | DC 特性 | 备注 |
|---------|-----|-----|--------|---|--|
| PWRKEY | 7 | DI | 模块开/关机 | $V_{IHmin} = 1.33\text{ V}$ $V_{ILmax} = 0.5\text{ V}$ | 高电平电压： 1.5/2.0 V。 低电平有效。 建议预留测试点。 |
| RESET_N | 15 | DI | 模块复位 | | 高电平电压：1.2 V。 低电平有效。 |

状态指示接口

| 引脚名 | 引脚号 | I/O | 描述 | DC 特性 | 备注 |
|------------|-----|-----|--------|--|--------|
| STATUS | 25 | DO | 运行状态指示 | $V_{OHmin} = 1.44\text{ V}$ $V_{OLmax} = 0.27\text{ V}$ | 不用则悬空。 |
| NET_STATUS | 16 | DO | 网络状态指示 | | |

USB 接口

| 引脚名 | 引脚号 | I/O | 描述 | DC 特性 | 备注 |
|----------|-----|-----|------------------|---|--|
| USB_VBUS | 61 | AI | USB 检测 | $V_{max} = 5.25\text{ V}$ $V_{min} = 3.0\text{ V}$ $V_{nom} = 5.0\text{ V}$ | 须预留测试点。 |
| USB_DP | 59 | AIO | USB 2.0 差分数据 (+) | | 要求 $90\text{ }\Omega$ 差分阻抗。 须预留测试点。 |
| USB_DM | 60 | AIO | USB 2.0 差分数据 (-) | | |

USIM 接口

| 引脚名 | 引脚号 | I/O | 描述 | DC 特性 | 备注 |
|------------|-----|-----|-------------|--|---------------------------------------|
| | | | | $I_{Omax} = 34\text{ mA}$ | |
| USIM1_VDD | 14 | PO | USIM1 卡供电电源 | 1.8 V USIM: $V_{max} = 1.85\text{ V}$ $V_{min} = 1.75\text{ V}$ 3.0 V USIM: $V_{max} = 3.05\text{ V}$ $V_{min} = 2.95\text{ V}$ | 模块 USIM1 接口自动识别 1.8 V 或 3.0 V USIM 卡。 |
| USIM1_DATA | 11 | DIO | USIM1 卡数据 | USIM1_VDD | |

| | | | | | |
|-------------------------|----|-----|--------------|---|------------------------------|
| USIM1_CLK | 13 | DO | USIM1 卡时钟 | | |
| USIM1_RST | 12 | DO | USIM1 卡复位 | | |
| USIM1_DET | 79 | DI | USIM1 卡热插拔检测 | $V_{IHmin} = 1.33\text{ V}$ $V_{ILmax} = 0.42\text{ V}$ $I_{Omax} = 34\text{ mA}$ | 不用则悬空。 |
| USIM2_VDD ³ | 65 | PO | USIM2 卡供电电源 | 1.8 V USIM: $V_{max} = 1.85\text{ V}$ $V_{min} = 1.75\text{ V}$ | 模块 USIM2 接口仅识别 1.8 V USIM 卡。 |
| USIM2_DATA ³ | 64 | DIO | USIM2 卡数据 | | |
| USIM2_CLK ³ | 62 | DO | USIM2 卡时钟 | USIM2_VDD | |
| USIM2_RST ³ | 63 | DO | USIM2 卡复位 | | |

辅助 UART*

| 引脚名 | 引脚号 | I/O | 描述 | DC 特性 | 备注 |
|---------|-----|-----|------------|---------|--------|
| AUX_TXD | 29 | DO | 辅助 UART 发送 | VDD_EXT | 不用则悬空。 |
| AUX_RXD | 28 | DI | 辅助 UART 接收 | | |

主 UART

| 引脚名 | 引脚号 | I/O | 描述 | DC 特性 | 备注 |
|----------|-----|-----|---------------|--|-----------------------|
| MAIN_CTS | 22 | DO | 模块清除发送 | VDD_EXT | 连接至外设的 CTS。 不用则悬空。 |
| MAIN_RTS | 23 | DI | 请求发送至模块 | | 连接至外设的 RTS。 不用则悬空。 |
| MAIN_RXD | 17 | DI | 主 UART 接收 | | |
| MAIN_TXD | 18 | DO | 主 UART 发送 | | |
| MAIN_DCD | 21 | DO | 主 UART 输出载波检测 | $V_{OHmin} = 1.44\text{ V}$ $V_{OLmax} = 0.27\text{ V}$ | 不用则悬空。 |
| MAIN_RI | 20 | DO | 主 UART 输出振铃提示 | | |
| MAIN_DTR | 19 | DI | 主 UART 数据终端就绪 | $V_{IHmin} = 1.33\text{ V}$ $V_{ILmax} = 0.42\text{ V}$ | |

调试 UART

| 引脚名 | 引脚号 | I/O | 描述 | DC 特性 | 备注 |
|-----|-----|-----|----|-------|----|
|-----|-----|-----|----|-------|----|

³ USIM2 接口（引脚 62~65）为可选项，若需此功能，请联系移远通信技术支持。

| | | | | | |
|----------|--|-----|--------------|------------------|--|
| DBG_RXD | 38 | DI | 调试 UART 接收 | VDD_EXT | 建议预留测试点。 |
| DBG_TXD | 39 | DO | 调试 UART 发送 | | |
| I2C 接口 | | | | | |
| 引脚名 | 引脚号 | I/O | 描述 | DC 特性 | 备注 |
| I2C_SCL | 67 | DO | I2C 串行时钟 | VDD_EXT | 需加外部上拉。 不用则悬空。 |
| I2C_SDA | 66 | DIO | I2C 串行数据 | | |
| PCM 接口 | | | | | |
| 引脚名 | 引脚号 | I/O | 描述 | DC 特性 | 备注 |
| PCM_SYNC | 31 | DO | PCM 帧同步 | VDD_EXT | 不用则悬空。 |
| PCM_CLK | 30 | DO | PCM 时钟 | | |
| PCM_DIN | 32 | DI | PCM 数据输入 | | |
| PCM_DOUT | 33 | DO | PCM 数据输出 | | |
| 射频天线接口 | | | | | |
| 引脚名 | 引脚号 | I/O | 描述 | DC 特性 | 备注 |
| ANT_MAIN | 35 | AIO | 主天线接口 | | 50 Ω 特性阻抗。 |
| ADC 接口 | | | | | |
| 引脚名 | 引脚号 | I/O | 描述 | DC 特性 | 备注 |
| ADC0 | 9 | AI | 通用 ADC 接口 | 电压范围： 0~1.2 V | 不用则悬空。 |
| ADC1 | 96 | AI | 通用 ADC 接口 | | |
| 其他接口 | | | | | |
| 引脚名 | 引脚号 | I/O | 描述 | DC 特性 | 备注 |
| USB_BOOT | 82 | DI | 强制模块进入紧急下载模式 | VDD_EXT | 须预留测试点。 模块开机前将此引脚下拉至低电平，开机时将进入紧急下载模式。 |
| 预留引脚 | | | | | |
| 引脚名 | 引脚号 | | | | 备注 |
| RESERVED | 2~6、8、26、44、49~58、68、69、74~78、80、81、83~87、97~109 | | | | 保持悬空。 |

模块的部分引脚分为 WAKEUP、AGPIO、AGPIOWU 三种类型，这三种类型的引脚特性如下。

表 7: WAKEUP、AGPIO、AGPIOWU 引脚特性

| WAKEUP 引脚 | 特性 |
|---|---|
| <ul style="list-style-type: none"> ● USB_VBUS ● USIM1_DET | <ul style="list-style-type: none"> ● 具有唤醒中断功能，若睡眠模式下 VDD_EXT 下电，则不能作为 WAKEUP 引脚的上拉电源。 ● USIM_DET 高电平电压约为 1.2 V。 ● 模块在睡眠模式下，电平状态保持不变。 |
| AGPIOWU 引脚 | 特性 |
| <ul style="list-style-type: none"> ● MAIN_DTR | <ul style="list-style-type: none"> ● 具有唤醒中断功能，若睡眠模式下 VDD_EXT 下电，则不能作为 AGPIOWU 引脚的上拉电源。 ● 高电平电压约为 1.2 V。 ● 模块在睡眠模式下，电平状态保持不变。 |
| AGPIO 引脚 | 特性 |
| <ul style="list-style-type: none"> ● MAIN_DCD ● STATUS ● NET_STATUS ● MAIN_RI | <ul style="list-style-type: none"> ● 模块在睡眠模式下，电平状态保持不变。 |

2.6. 评估板套件

移远通信提供评估板（UMTS<E EVB）及相关配件，用于模块的测试和使用。更多详细信息，请参考文档 [1]。

3 工作特性

3.1. 工作模式

表 8：工作模式

| 模式 | 功能 |
|--------|---|
| 全功能模式 | 空闲 软件运行正常。模块注册上网络，但与网络无数据交互。 |
| | 数据 网络连接正常。此模式下，模块功耗取决于网络设置和数据传输速率。 |
| 最少功能模式 | <ul style="list-style-type: none"> ● AT+CFUN=0 可以将模块设置成最少功能模式。 ● 射频和 USIM 卡均不工作。 |
| 飞行模式 | <ul style="list-style-type: none"> ● AT+CFUN=4 可以将模块设置成飞行模式。 ● 射频不工作。 |
| 睡眠模式 | 模块的功耗将会降至非常低，但模块仍可接收寻呼、短消息和 TCP/UDP 数据。 |
| 关机模式 | VBAT 供电不断开，软件停止工作。 |

备注

关于 **AT+CFUN** 详细信息请参考文档 [2]。

3.2. 睡眠模式

在睡眠模式下，模块的功耗将会降至非常低。

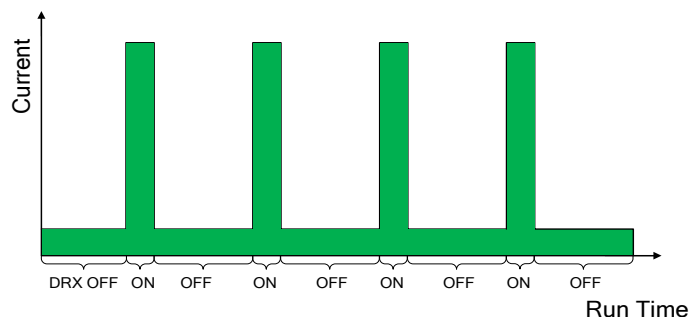


图 3：睡眠模式下模块耗流示意图

备注

1. DRX 周期值由基站通过无线网络发送。
2. 睡眠模式下，电压域为 VDD_EXT 的引脚均会下电，且高电平引脚会随着寻呼周期输出周期性脉冲。即主 UART 接口部分引脚（引脚 17、18、22、23）、辅助 UART 接口*（引脚 28、29）、调试 UART 接口（引脚 38、39）、USB_BOOT（引脚 82）、PCM 和 I2C 接口（引脚 30~33、66、67）均会下电，失去驱动能力、停止状态指示或数据传输。设计电路时请注意。

3.2.1. UART 应用场景

如果模块和外设通过 UART 进行通信，需同时满足如下 2 个条件使模块进入睡眠模式：

- 执行 **AT+QSCLK=1**。详细信息请参考文档 [2]。
- 确保 MAIN_DTR 保持高电平或悬空。

模块和外设之间的连接参考下图：

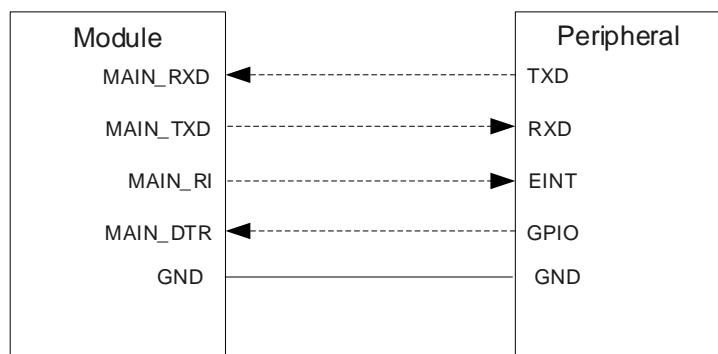


图 4: UART 睡眠应用

- 外设拉低模块的 MAIN_DTR 可唤醒模块。
- 当模块有 URC 需要上报时，MAIN_RI 信号将会唤醒外设；有关 MAIN_RI 的详细功能，请参考第 4.7.3 章。

3.2.2. USB 应用场景

对于如下两种情况，需同时满足如下 3 个条件使模块进入睡眠模式：

- 执行 **AT+QSCLK=1**。
- 确保 MAIN_DTR 保持高电平或悬空。
- 连接至模块 USB 接口的主机 USB 总线进入挂起状态。

3.2.2.1. 支持 USB 远程唤醒功能*

主机支持 USB 挂起和唤醒以及 USB 远程唤醒功能。模块和主机之间的连接请参考下图：

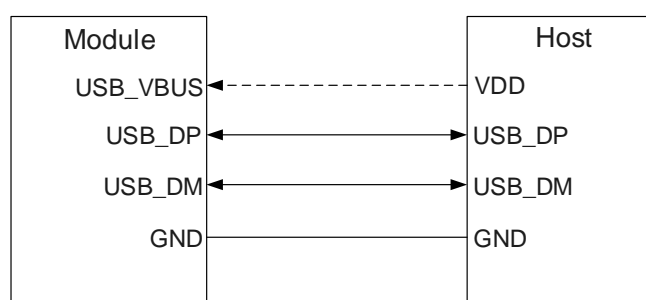


图 5: 带 USB 远程唤醒功能的睡眠应用

- 通过 USB 向模块发送数据将会唤醒模块。
- 当模块有 URC 上报时，模块会通过 USB 总线发送远程唤醒信号以唤醒主机。

3.2.2.2. 支持 USB 挂起和唤醒及 MAIN_RI 功能

如果主机支持 USB 挂起和唤醒但不支持 USB 远程唤醒功能，则需要由模块的 MAIN_RI 信号唤醒主机。模块和主机之间的连接参考下图：

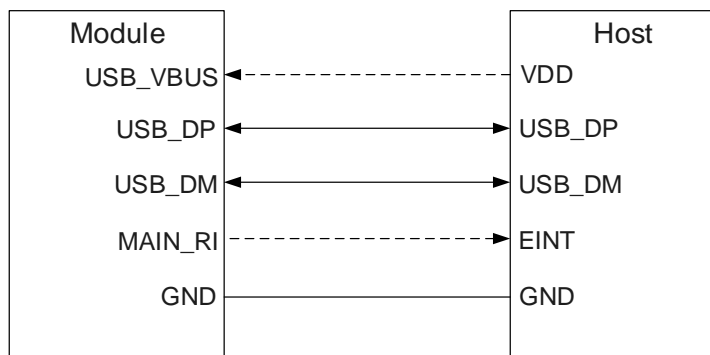


图 6：带 MAIN_RI 功能的睡眠应用

- 通过 USB 向模块发送数据将会唤醒模块。
- 当模块有 URC 上报时，模块会通过 MAIN_RI 唤醒主机。有关 MAIN_RI 的详细功能，请参考第 4.7.3 章。

3.2.2.3. 不支持 USB 挂起功能

主机不支持 USB 挂起功能时，需同时满足如下 3 个条件使模块进入睡眠模式：

- 执行 **AT+QSCLK=1**。
- 确保 MAIN_DTR 保持高电平或悬空。
- 断开 USB_VBUS 供电。

如果主机不支持 USB 挂起功能，则可以通过外部控制电路断开 USB_VBUS 供电，使模块进入睡眠模式。模块和主机之间的连接参考下图：

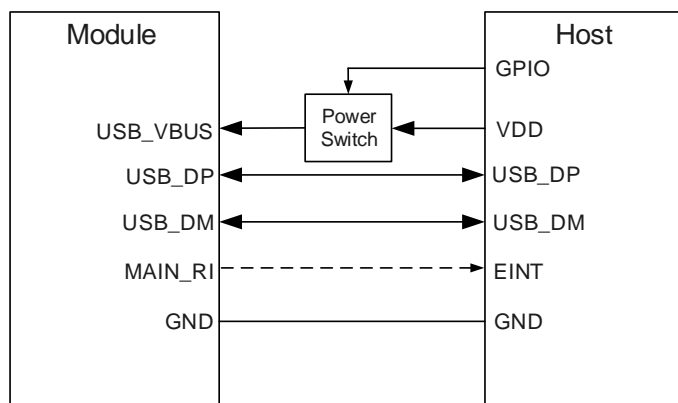


图 7：不支持 USB 挂起功能的睡眠应用

恢复 USB_VBUS 供电即可唤醒模块。

备注

请注意模块和主机之间用虚线连接的信号间的电平匹配。

3.3. 飞行模式

当模块进入飞行模式时，射频功能不可使用，且所有与射频相关的 AT 命令不可访问。可通过以下方式使模块进入飞行模式：

软件方式：

此模式可以通过发送 **AT+CFUN=<fun>** 来设置。详细信息请参考文档 [2]。<fun> 参数可以选择 0、1 或 4。

- **AT+CFUN=0**：最少功能模式（关闭射频功能和 USIM 卡）。
- **AT+CFUN=1**：全功能模式（默认）。
- **AT+CFUN=4**：飞行模式（关闭射频功能）。

3.4. 电源设计

3.4.1. 电源接口

模块的 VBAT 电源引脚用于连接外部电源。

表 9：电源接口引脚定义

| 引脚名 | 引脚号 | I/O | 描述 | 最小值 | 典型值 | 最大值 | 单位 |
|------|--|-----|-------|-----|-----|-----|----|
| VBAT | 42、43 | PI | 模块主电源 | 3.3 | 3.8 | 4.3 | V |
| GND | 1、10、27、34、36、37、40、41、45~48、70~73、88~95 | | | | | | |

3.4.2. 供电参考电路

电源设计对模块性能至关重要。供电给模块的电流至少需要 2 A。若输入电压与模块供电电压之间的电压差较小，则建议选择 LDO 作为供电电源。若输入与供电电压之间的电压差较大，则建议使用开关电源转换器。

下图是+5 V 供电电路的参考设计（器件参数请根据实际设计调整）。

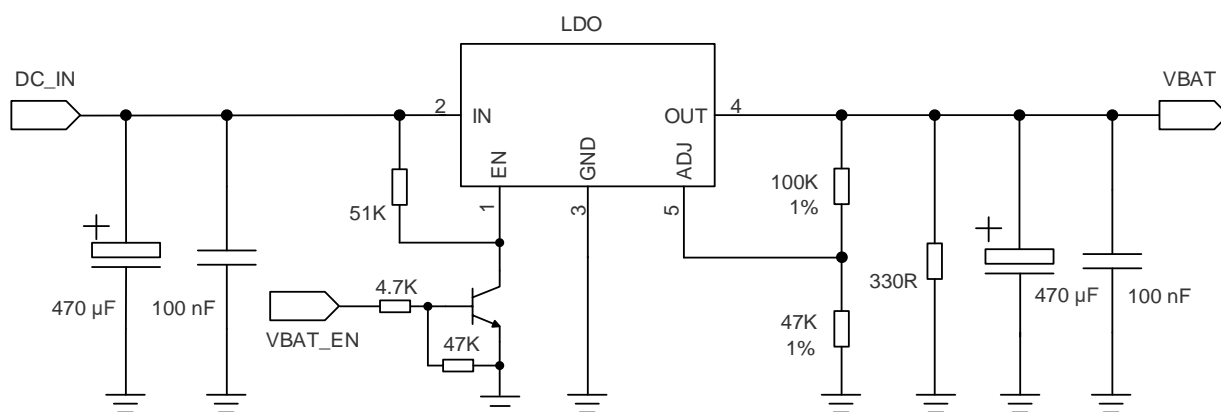


图 8：供电输入参考电路图

3.4.3. 电压稳定性要求

模块的供电范围为 3.3~4.3 V，需要确保输入电压不低于 3.3 V。

为了减少电压跌落，需要使用低 ESR（ $ESR = 0.7 \Omega$ ）的 100 μ F 滤波电容。同时建议给 VBAT 预留 3 个具有良好 ESR 性能的片式多层陶瓷电容（MLCC）（100 nF、33 pF 和 10 pF），且电容靠近 VBAT 引脚放置。VBAT 走线宽度应不小于 2 mm。原则上，VBAT 走线越长，线宽越宽。

另外，为了保证电源稳定，建议在电源前端加 $V_{RWM} = 4.7 V$ 且低钳位电压和高反向脉冲电流 I_{PP} 的 TVS 管。参考电路如下：

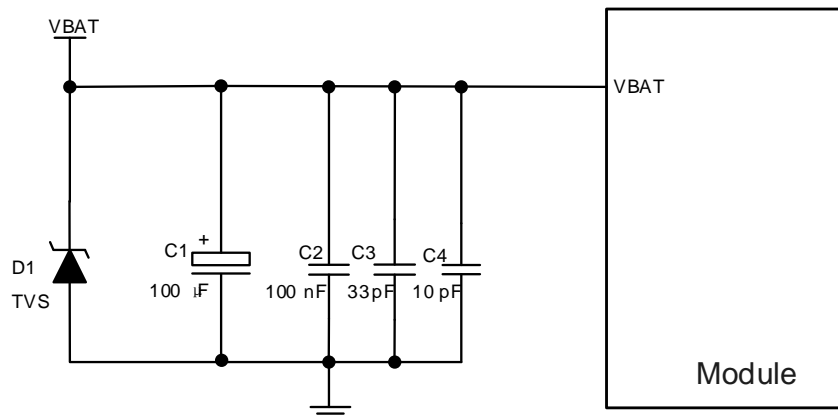


图 9：模块供电参考电路图

3.5. 开机

3.5.1. PWRKEY 开机

表 10：PWRKEY 接口引脚定义

| 引脚名 | 引脚号 | I/O | 描述 | 备注 |
|--------|-----|-----|--------|--|
| PWRKEY | 7 | DI | 模块开/关机 | 高电平电压：1.5/2.0 V。 低电平有效。 建议预留测试点。 |

模块在关机状态下，可以通过拉低 PWRKEY 至少 500 ms 使模块开机。推荐使用开集驱动电路控制 PWRKEY。

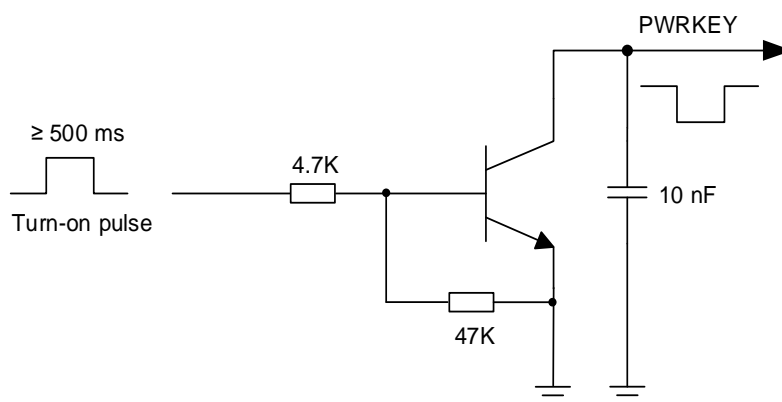


图 10：开集驱动开机参考设计框图

也可以直接通过按钮开关来控制 PWRKEY，为防止接触产生的静电冲击，因此按钮附近需放置一颗 TVS 管用于 ESD 防护。

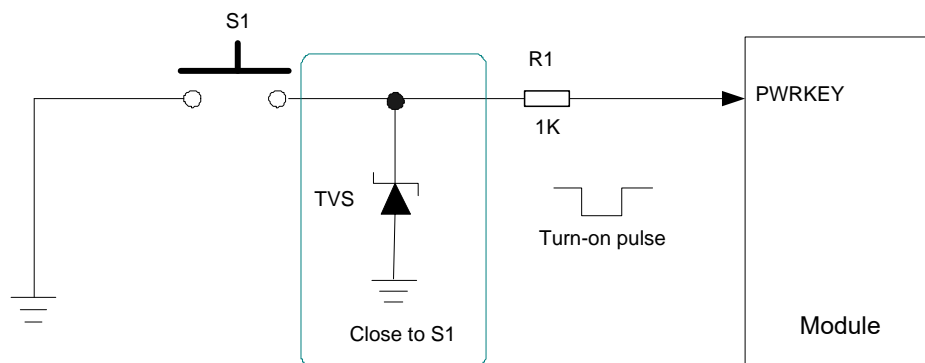


图 11: 按键开机参考设计框图

开机时序如下。

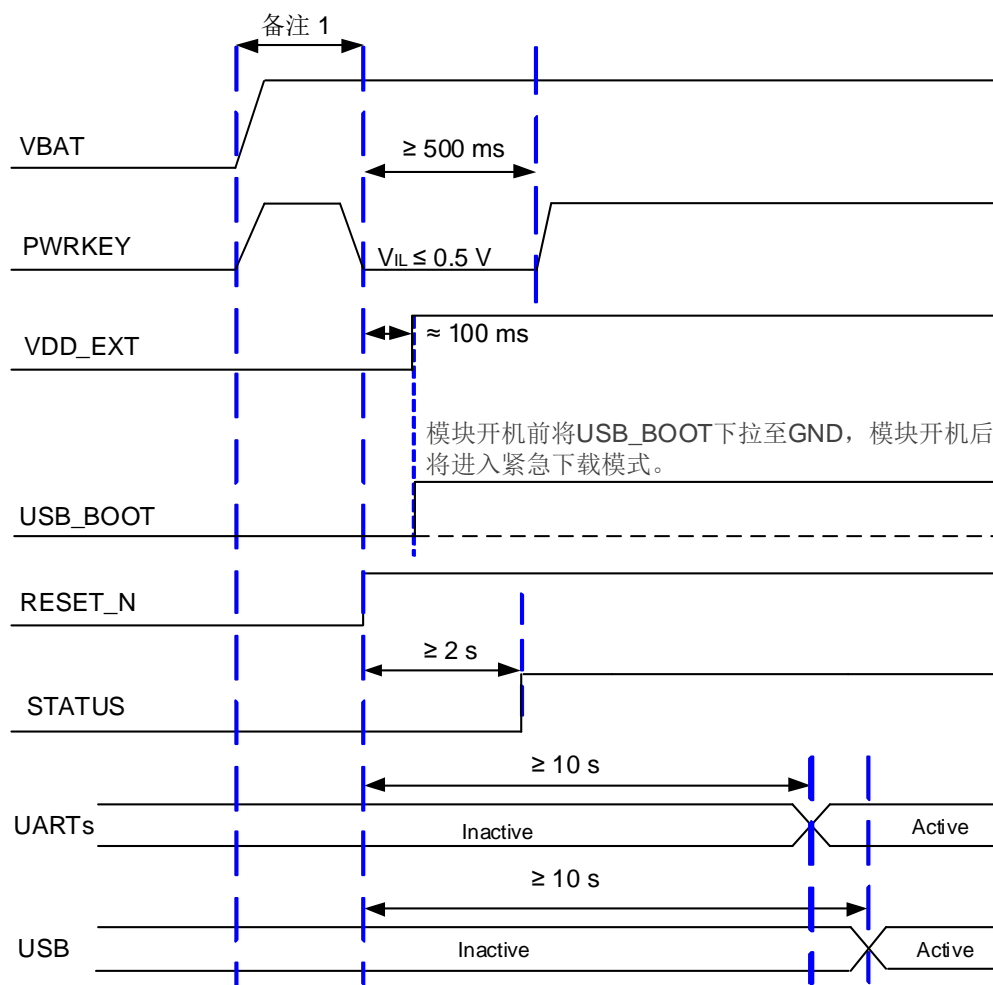


图 12: 开机时序图

备注

1. 在拉低 PWRKEY 引脚之前，需保证 VBAT 电压稳定，建议 VBAT 上电稳定至少 30 ms 后再拉低 PWRKEY。
2. 若需要模块上电自动开机且不需要关机功能，可把 PWRKEY 直接下拉到地，下拉电阻建议不大于 4.7 kΩ，默认推荐 4.7 kΩ，或模块上电前使用 GPIO 控制 PWRKEY 为低电平（开机后 PWRKEY 需继续保持低电平）。

3.6. 关机

模块可通过以下方式正常关机：

- 通过 PWRKEY 引脚控制模块关机。
- 发送 **AT+QPOWD** 关机。

3.6.1. PWRKEY 关机

在开机状态下拉低 PWRKEY 至少 650 ms 后释放，模块将执行关机流程。

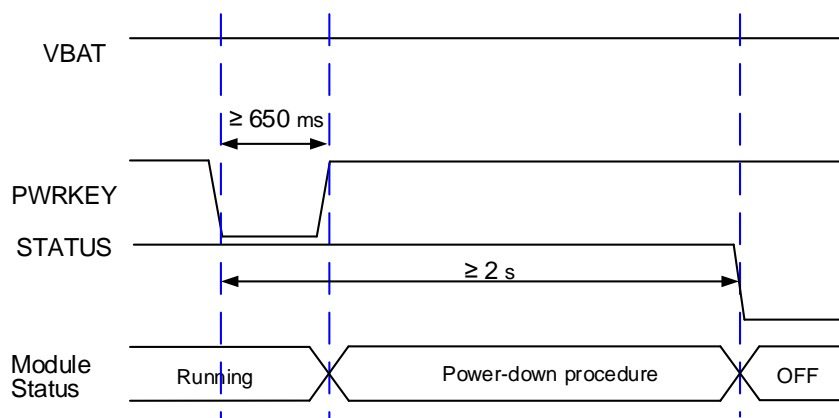


图 13: PWRKEY 关机时序图

3.6.2. AT 命令关机

执行 **AT+QPOWD** 可使模块关机，详情请参考文档 [2]。此操作与拉低 PWRKEY 关机的时序和效果相同。

备注

1. 使用 AT 命令关机时，请确保在关机命令执行后，PWRKEY 一直处于高电平状态，否则模块无法完成关机。
2. 若使用 PWRKEY 常接地的方式开机，则不能使用 AT+QPOWD 执行关机流程。

3.7. 复位

模块复位功能需 PWRKEY 与 RESET_N 两个引脚配合完成。在 RESET_N 处于低电平时拉低 PWRKEY，可以使模块实现复位功能。RESET_N 信号对干扰比较敏感，建议模块接口走线应尽量短，且需包地处理。

表 11：复位引脚定义

| 引脚名 | 引脚号 | I/O | 描述 | 备注 |
|---------|-----|-----|------|------------------------|
| RESET_N | 15 | DI | 模块复位 | 高电平电压：1.2 V。 低电平有效。 |

客户可使用开集驱动电路控制 RESET_N、PWRKEY 引脚实现模块复位。

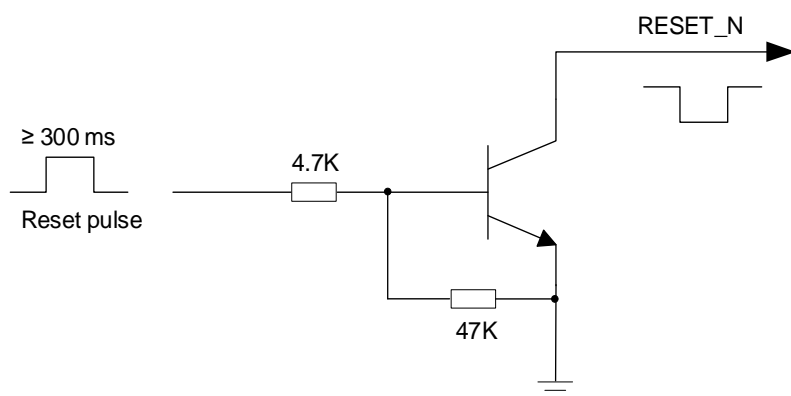


图 14：开集驱动复位参考设计框图（RESET_N）

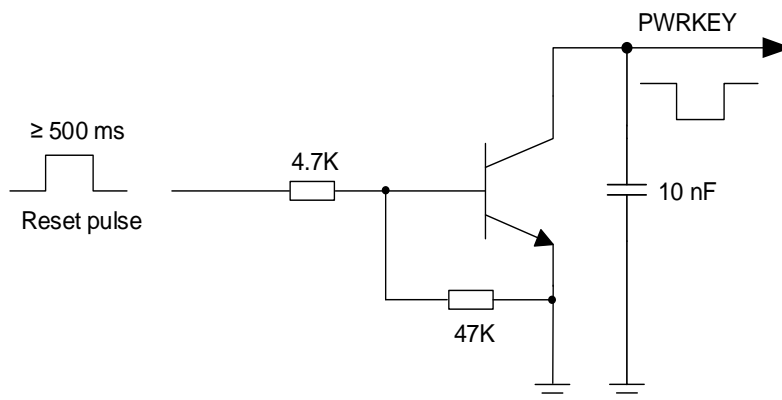


图 15: 开集驱动复位参考设计框图 (PWRKEY)

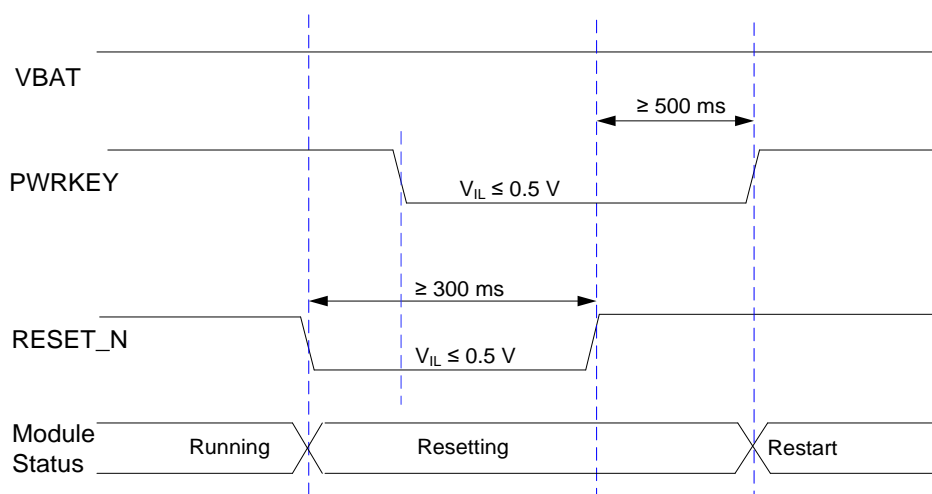


图 16: RESET_N 复位时序图

备注

1. 在复位时序中，需在 RESET_N 处于低电平时下拉 PWRKEY。
2. 确保 PWRKEY 和 RESET_N 负载电容不超过 10 nF。
3. 在 PWRKEY 常接地的情况下，仅拉低 RESET_N 即可复位。

4 应用接口

4.1. USB 接口

模块提供了 1 个 USB 接口，仅支持 USB 从模式。此接口符合 USB 2.0 规范，支持全速（12 Mbps）和高速（480 Mbps）模式。此接口可用于 AT 命令通信、数据传输、软件调试、固件升级、日志输出。

表 12: USB 接口引脚定义

| 引脚名 | 引脚号 | I/O | 描述 | 备注 |
|----------|-----|-----|------------------|----------------------|
| USB_VBUS | 61 | AI | USB 检测 | 须预留测试点。 |
| USB_DP | 59 | AIO | USB 2.0 差分数据 (+) | 要求 90 Ω 差分阻抗。 |
| USB_DM | 60 | AIO | USB 2.0 差分数据 (-) | 须预留测试点。 |

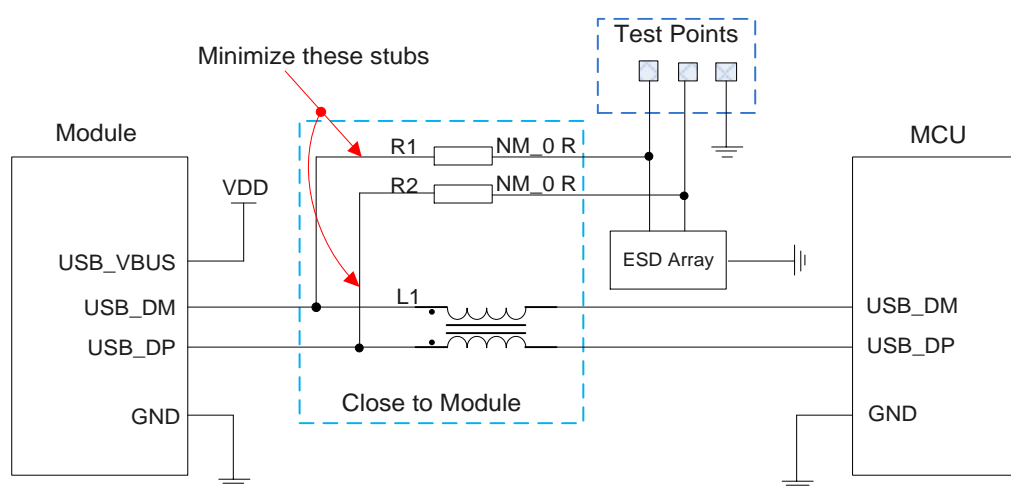


图 17: USB 接口参考电路图

建议在 MCU 与模块间串联一个共模电感 L1 来抑制 EMI 干扰。同时，建议在模块与测试点之间串联 R1 和 R2 0 Ω 电阻以便于调试，且电阻默认不贴。为了满足 USB 数据线信号完整性的要求，L1、R1、R2 应靠近模块放置，且电阻之间需要靠近放置，连接测试点的桩线应保持尽量短。

为确保性能，USB 接口的电路设计应遵循以下原则：

- USB 走线需包地处理，走 90 Ω 的阻抗差分线。
- USB 走线需远离晶振、振荡器、磁性装置和射频信号等，避免造成干扰。建议 USB 信号线走内层差分走线且上下左右立体包地。
- 注意 ESD 防护器件的寄生电容对 USB 数据走线的影响。一般情况下，建议 USB 2.0 ESD 防护器件的寄生电容不超过 2 pF。
- ESD 防护器件尽量靠近 USB 接口放置。

如需了解更多 USB 规范信息，请访问 <http://www.usb.org/home>。

备注

USB 接口须预留测试点，以便获取日志，定位客户问题。

4.2. USB_BOOT

模块支持 USB_BOOT 功能。模块在开机前将 USB_BOOT 下拉至 GND，模块在开机时将进入紧急下载模式。在此模式下，模块可通过 USB 接口升级固件。

表 13: USB 接口引脚定义

| 引脚名 | 引脚号 | I/O | 描述 | 备注 |
|----------|-----|-----|--------------|---|
| USB_BOOT | 82 | DI | 强制模块进入紧急下载模式 | <p>须预留测试点。</p> <p>模块开机前将此引脚下拉至低电平，开机时将进入紧急下载模式。</p> |

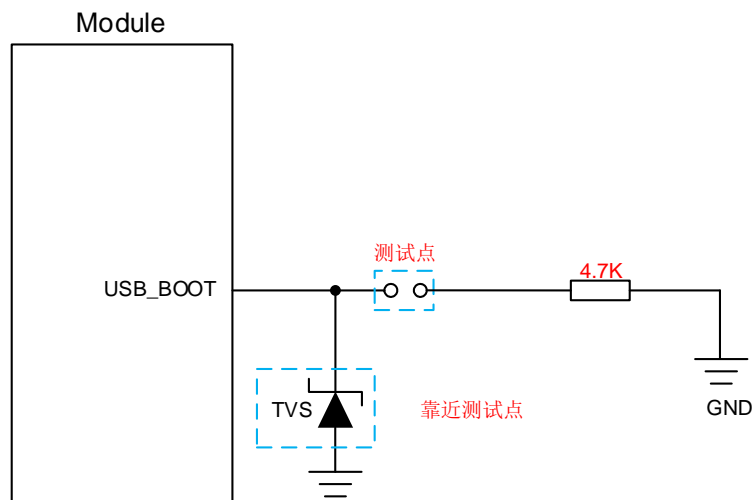


图 18: USB_BOOT 参考设计电路图

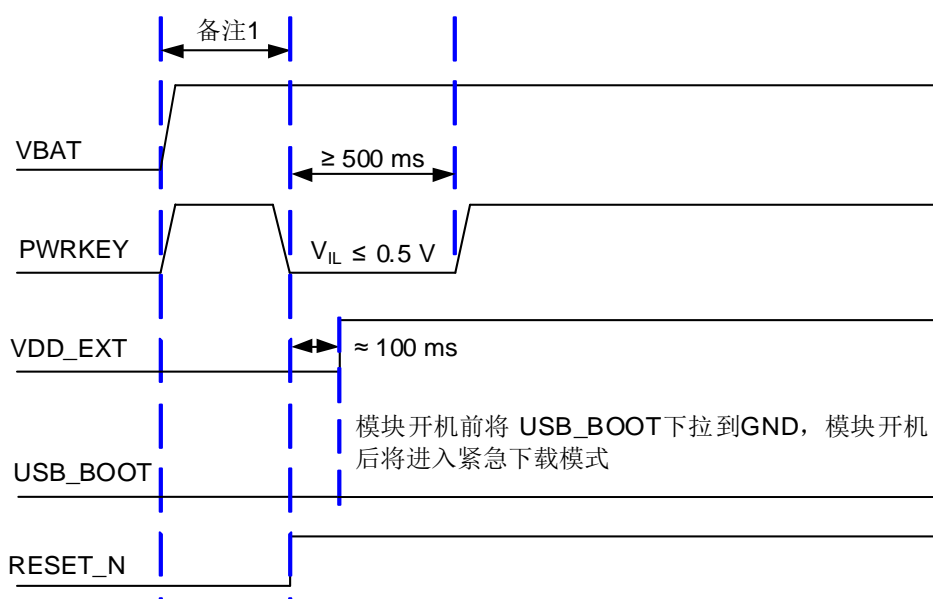


图 19: 进入紧急下载模式的时序

备注

1. 在拉低 PWRKEY 之前，需保证 VBAT 电压稳定。建议 VBAT 上电稳定至少 30 ms 后再拉低 PWRKEY。
2. 使用 MCU 控制模块进入紧急下载模式时需按照如上时序图进行控制，如需手动进入紧急下载模式，请按照图 18 所示短接测试点即可。

4.3. USIM 接口

模块支持 2 路 USIM 接口,均符合 ETSI 和 IMT-2000 规范。其中,USIM1 接口支持 1.8 V 和 3.0 V USIM 卡, USIM2 接口仅支持 1.8 V USIM 卡。

表 14: USIM 接口引脚定义

| 引脚名 | 引脚号 | I/O | 描述 | 备注 |
|-------------------------|-----|-----|--------------|---------------------------------------|
| USIM1_VDD | 14 | PO | USIM1 卡供电电源 | 模块 USIM1 接口自动识别 1.8 V 或 3.0 V USIM 卡。 |
| USIM1_DATA | 11 | DIO | USIM1 卡数据 | |
| USIM1_CLK | 13 | DO | USIM1 卡时钟 | |
| USIM1_RST | 12 | DO | USIM1 卡复位 | |
| USIM1_DET | 79 | DI | USIM1 卡热插拔检测 | 不用则悬空。 |
| USIM2_VDD ⁴ | 65 | PO | USIM2 卡供电电源 | 模块 USIM2 接口仅识别 1.8 V UISM 卡。 |
| USIM2_DATA ⁴ | 64 | DIO | USIM2 卡数据 | |
| USIM2_CLK ⁴ | 62 | DO | USIM2 卡时钟 | |
| USIM2_RST ⁴ | 63 | DO | USIM2 卡复位 | |

模块通过 USIM1_DET 支持 USIM 卡热插拔 ⁵, 且同时支持高/低电平检测。此功能默认关闭, 可通过 **AT+QSIMDET** 进行配置, 详情请参考文档 [2]。

⁴ USIM2 接口 (引脚 62~65) 为可选项, 若需此功能, 请联系移远通信技术支持。

⁵ 仅 USIM1 接口支持热插拔功能。

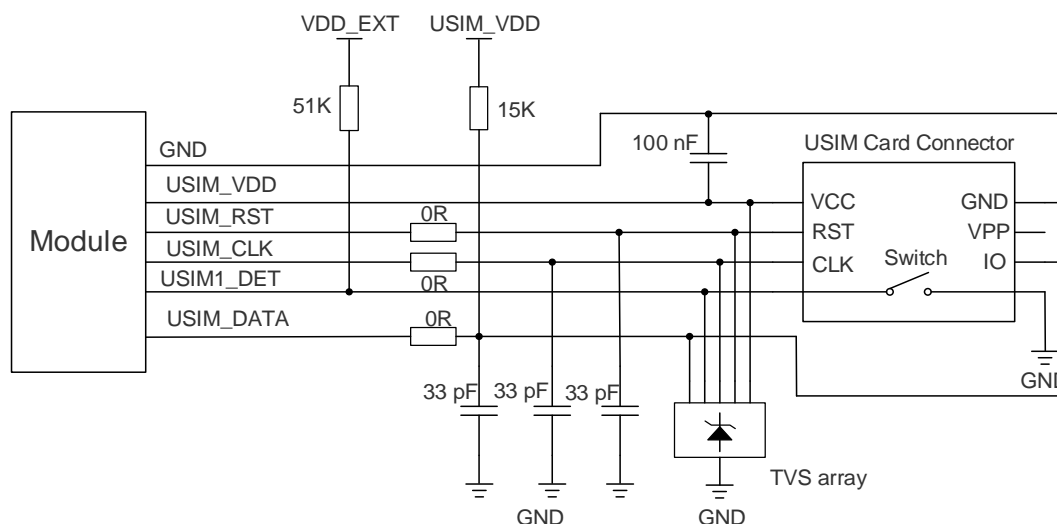


图 20: 8-pin USIM 接口参考电路图

如果无需使用 USIM 卡检测功能，则 USIM1_DET 可悬空。下图为 6-pin USIM 接口参考电路。

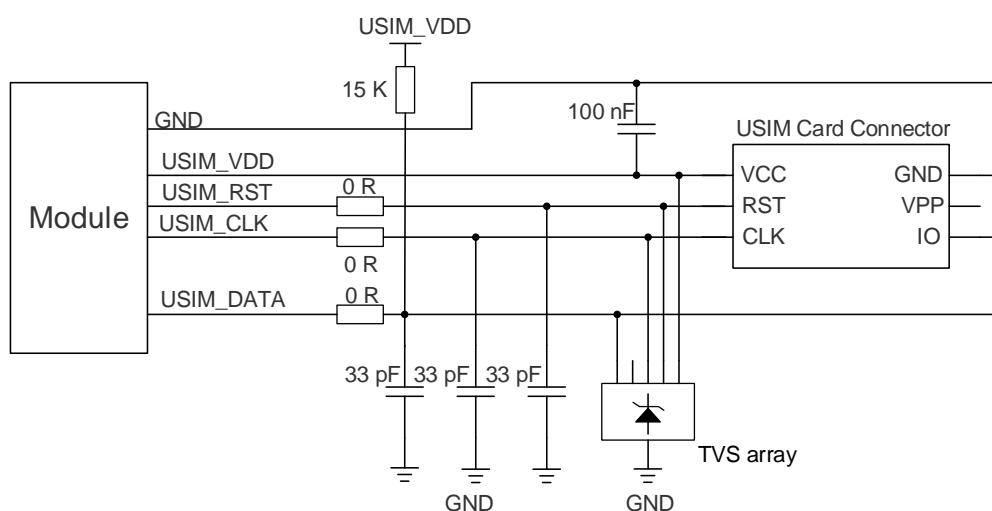


图 21: 6-pin USIM 接口参考电路图

为确保性能，USIM 接口的电路设计应遵循以下原则：

- USIM 卡座靠近模块摆放，尽量保证 USIM 卡信号线布线长度不超过 200 mm。
- USIM 卡信号线布线远离射频线和电源线。
- 请确保 USIM_VDD 与 GND 之间的旁路电容容值不大于 1 μF ，且尽可能靠近 USIM 卡座放置。
- 为防止 USIM_CLK 信号与 USIM_DATA 信号相互串扰，两者布线不能太靠近，并且在两条走线之间需增加地屏蔽。
- 为确保良好的 ESD 性能，建议在 USIM 卡引脚增加 TVS 阵列，其寄生电容应小于 15 pF。在模块和 USIM 卡之间串联 0 Ω 的电阻便于调试。在 USIM_DATA、USIM_CLK 和 USIM_RST 线上并联

33 pF 电容用于滤除射频干扰。USIM 卡的外围器件应尽量靠近 USIM 卡座摆放。

- 当 USIM 卡走线过长，或者有比较近的干扰源的情况下，USIM_DATA 上的上拉电阻有利于增加 USIM 卡的抗干扰能力。建议将上拉电阻靠近 USIM 卡座放置。

备注

1. 睡眠模式下，对于 VDD_EXT 下电版本，USIM1_DET 的上拉电源需接外部 1.8 V 电源；睡眠模式下，对于 VDD_EXT 不下电版本，USIM1_DET 的上拉电源可接 VDD_EXT。
2. 模块支持双卡单待，同一时间只能使用其中一个 USIM 接口。可通过相关 AT 命令进行 USIM 切换，详情请联系移远通信技术支持。
3. 若需使用两路 USIM 接口，请注意两路 USIM 接口必须同时使用 1.8 V 的 USIM 卡。

4.4. UART 接口

模块提供了 3 个 UART 接口。

表 15: UART 信息

| 接口类型 | 支持波特率 (bps) | 默认波特率 (bps) | 功能描述 |
|----------|---|-------------|--|
| 主 UART | 4800、9600、19200、38400、 57600、115200、230400、 460800、921600 | 115200 | <ul style="list-style-type: none"> ● 用于 AT 命令通信、数据传输 ● 支持 RTS 和 CTS 硬件流控 |
| 调试 UART | 115200、3000000 | 115200 | <ul style="list-style-type: none"> ● 用于部分日志输出 |
| 辅助 UART* | TBD | TBD | TBD |

表 16: UART 引脚定义

| 引脚名 | 引脚号 | I/O | 描述 | 备注 |
|----------|-----|-----|---------------|-------------------|
| MAIN_CTS | 22 | DO | 模块清除发送 | 连接至外设的 CTS。不用则悬空。 |
| MAIN_RTS | 23 | DI | 请求发送至模块 | 连接至外设的 RTS。不用则悬空。 |
| MAIN_RXD | 17 | DI | 主 UART 接收 | |
| MAIN_DCD | 21 | DO | 主 UART 输出载波检测 | 不用则悬空。 |
| MAIN_TXD | 18 | DO | 主 UART 发送 | |

| | | | | |
|----------|----|----|---------------|----------|
| MAIN_RI | 20 | DO | 主 UART 输出振铃提示 | |
| MAIN_DTR | 19 | DI | 主 UART 数据终端就绪 | |
| AUX_TXD* | 29 | DO | 辅助 UART 发送 | 不用则悬空。 |
| AUX_RXD* | 28 | DI | 辅助 UART 接收 | |
| DBG_RXD | 38 | DI | 调试 UART 接收 | 建议预留测试点。 |
| DBG_TXD | 39 | DO | 调试 UART 发送 | |

模块的 UART 电平为 1.8 V。若外部设备电平为 1.8 V，MAIN_TXD 与外部设备的 RXD 直连时，模块的 MAIN_TXD 需接 10 kΩ 电阻上拉至 1.8 V，防止在模块处于睡眠模式时外设收到误码信息。若外部设备电平为 3.3 V，则需在模块和外设的 UART 连接中增加电平转换电路。

使用电平转换 IC 进行电路匹配时，需要注意：

- 1) 睡眠模式下，VDD_EXT 不下电版本：VCCA 可连接 VDD_EXT。
- 2) 睡眠模式下，VDD_EXT 下电版本：VDD_EXT 不能作为 MAIN_DTR、MAIN_RXD 的上拉电源。有两种解决方案：
 - a) MAIN_RXD 和 MAIN_DTR 不用电平转换 IC，单独使用电阻分压电路设计。
 - b) 使用外部 1.8 V 替代 VDD_EXT 连接 VCCA。

下图为使用电平转换芯片的参考电路设计和 MAIN_DTR、MAIN_RXD 分压电路参考设计：

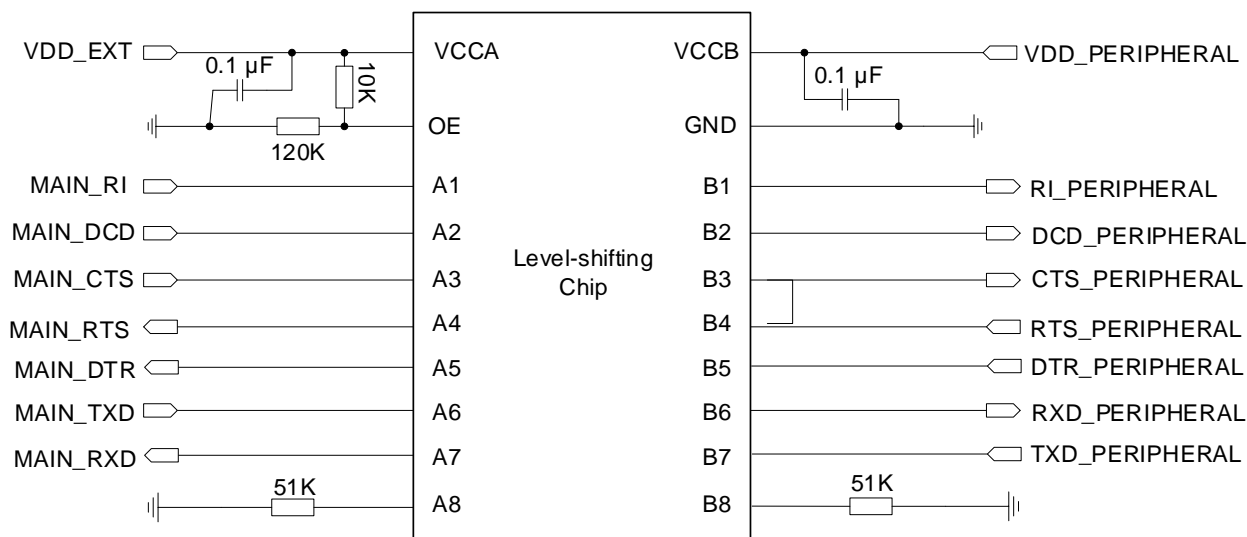


图 22：电平转换芯片参考电路

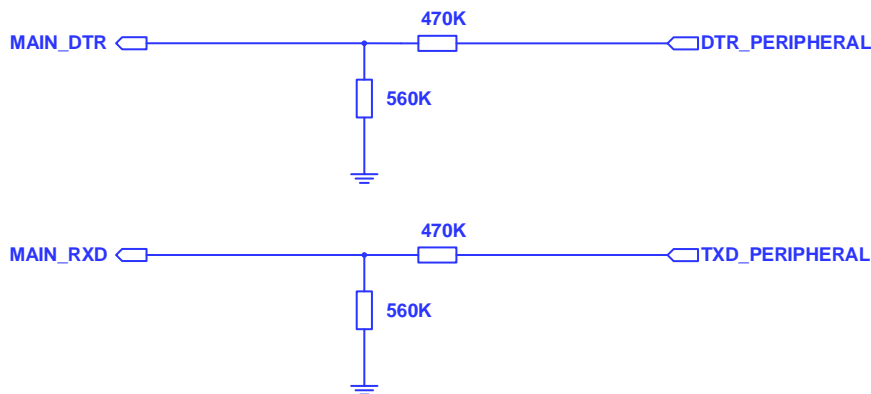


图 23: MAIN_DTR、MAIN_RXD 分压参考电路

另一种电平转换电路如下图所示。如下虚线部分的输入和输出电路设计可参考实线部分，但需注意连接方向。另外需注意：

- 1) 睡眠模式下，VDD_EXT 下电版本：MAIN_DTR、MAIN_RXD 请采用分压电路设计（参考图 23），或使用外部 1.8 V 替代 VDD_EXT。
- 2) 睡眠模式下，VDD_EXT 不下电版本：晶体管电路可正常使用 VDD_EXT 进行设计。

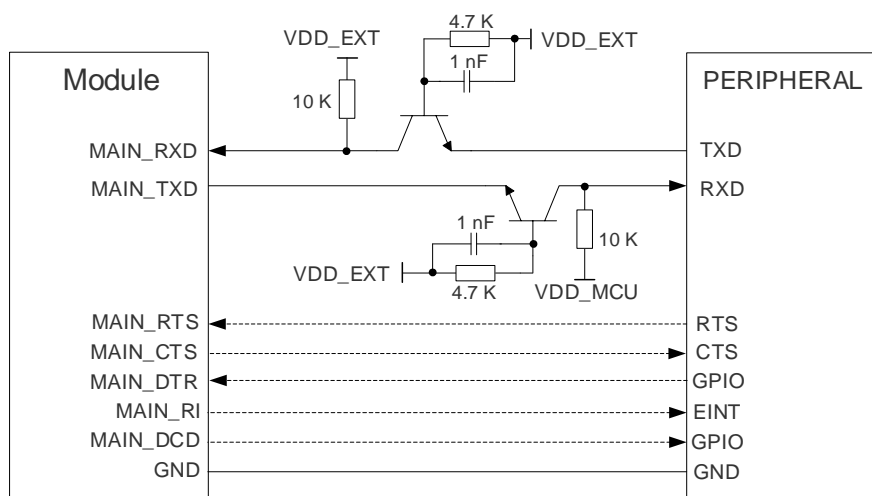


图 24: 晶体管电平转换电路参考设计图

备注

1. 上图的晶体管电平转换电路不适用于波特率超过 460 kbps 的应用。
2. 请务必留意，串口硬件流控 CTS、RTS 引脚采用直连方式，并注意输入输出方向。
3. MAIN_DTR、MAIN_RXD 分压电路使用的分压电阻阻值需根据客户端接口电平调整。

4.5. PCM & I2C 接口

模块提供了 1 个 PCM 接口和 1 个 I2C 接口。

表 17: PCM 接口和 I2C 接口引脚定义

| 引脚名 | 引脚号 | I/O | 描述 | 备注 |
|----------|-----|-----|----------|---------------|
| PCM_SYNC | 31 | DO | PCM 帧同步 | |
| PCM_CLK | 30 | DO | PCM 时钟 | |
| PCM_DIN | 32 | DI | PCM 数据输入 | 不用则悬空。 |
| PCM_DOUT | 33 | DO | PCM 数据输出 | |
| I2C_SCL | 67 | DO | I2C 串行时钟 | |
| I2C_SDA | 66 | DIO | I2C 串行数据 | 需加外部上拉。不用则悬空。 |

下图为带外部 Codec 芯片的 PCM 和 I2C 接口的参考设计：

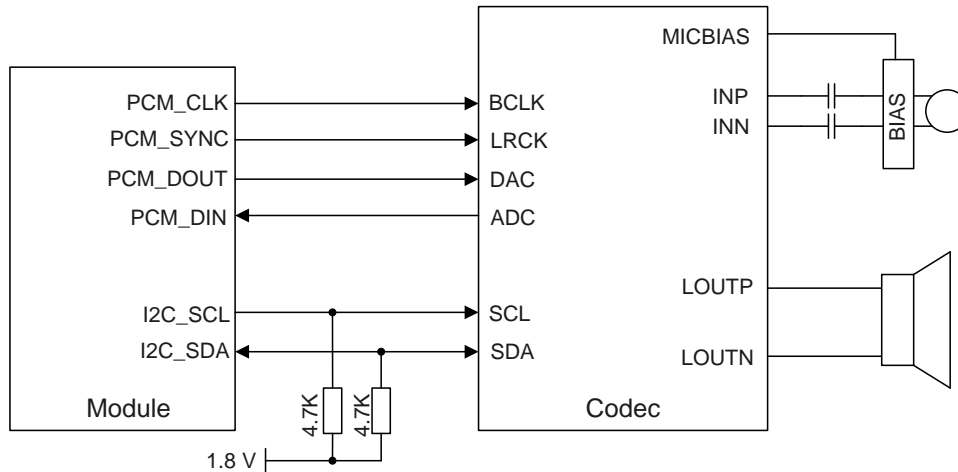


图 25: PCM 和 I2C 接口电路参考设计框图

备注

1. 建议在 PCM 的信号线上预留 RC ($R = 22\ \Omega$ 、 $C = 22\ \text{pF}$) 电路，特别是 PCM_CLK 引脚上。
2. 模块在与 PCM 接口和 I2C 接口有关的应用中均只能作为主设备。

4.6. ADC 接口

模块提供了 2 路通用模数转换接口（ADC 接口）。ADC 接口在布线时，为了提高接口的电压测量准确度，建议进行包地处理。

表 18: ADC 接口引脚定义

| 引脚名 | 引脚号 | I/O | 描述 | 备注 |
|------|-----|-----|-----------|--------|
| ADC0 | 9 | AI | 通用 ADC 接口 | 不用则悬空。 |
| ADC1 | 96 | AI | 通用 ADC 接口 | |

AT+QADC=<port> 可用于读取 ADC 接口各引脚的电压值，关于此 AT 命令的详情，请联系移远通信技术支持。

- **AT+QADC=0:** 可用于读取 ADC0 的电压值
- **AT+QADC=1:** 可用于读取 ADC1 的电压值

表 19: ADC 特性

| 参数 | 最小值 | 典型值 | 最大值 | 单位 |
|----------|------|-----|------|------|
| ADC 电压范围 | 0 | - | 1.2 | V |
| ADC 输入阻抗 | 0.26 | - | 0.75 | MΩ |
| ADC 分辨率 | - | 12 | - | bits |

备注

若采集电压大于等于 1.2 V，建议 ADC 引脚采用电阻分压电路输入，分压电阻阻值不能大于 100 kΩ，否则会降低 ADC 的测量精度。设计时接地分压电阻两端预留一颗 100 nF 电容。

4.7. 指示信号

表 20：指示接口引脚定义

| 引脚名 | 引脚号 | I/O | 描述 | 备注 |
|------------|-----|-----|--------|--------|
| NET_STATUS | 16 | DO | 网络状态指示 | 不用则悬空。 |
| STATUS | 25 | DO | 运行状态指示 | |

4.7.1. 网络状态指示

作为指示引脚，NET_STATUS 用来指示模块的网络状态，驱动 LED 指示灯。

表 21：网络状态指示引脚的工作状态

| 引脚名 | 电平状态 | 模块网络状态 |
|------------|------------------------|--------|
| NET_STATUS | 慢闪（200 ms 高/1800 ms 低） | 搜网状态 |
| | 慢闪（1800 ms 高/200 ms 低） | 待机状态 |
| | 快闪（125 ms 高/125 ms 低） | 数据传输模式 |

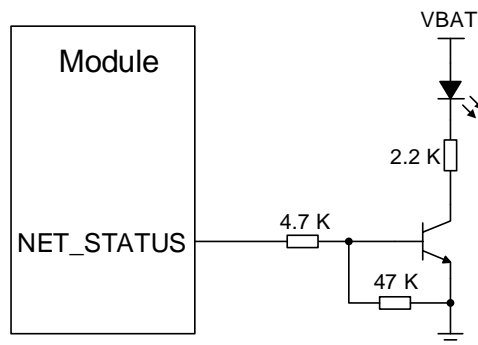


图 26：网络状态指示参考电路图

4.7.2. STATUS

STATUS 用于指示模块的运行状态。当模块正常开机时，STATUS 会输出高电平。

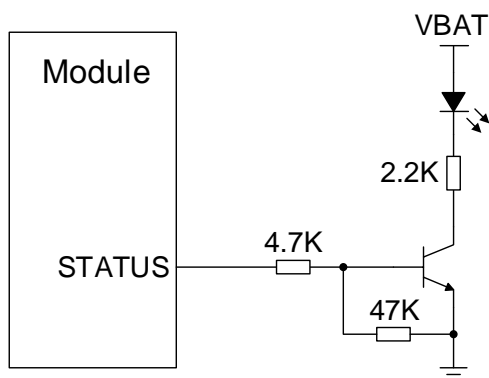


图 27: STATUS 参考电路图

4.7.3. MAIN_RI

可以使用 **AT+QCFG="risignalttype","physical"** 来配置 MAIN_RI 指示动作。即无论通过哪个端口上报 URC 信息，URC 均会触发 MAIN_RI 的指示动作。关于此命令，详情请参考文档 [2]。

备注

通过 **AT+QURCCFG**，可将主 UART、USB AT 端口或 USB 调制端口设置为 URC 输出串口，默认选择 USB AT 端口进行设置。关于此命令，详情请参考文档 [2]。

MAIN_RI 作为指示信号可以有多种指示方式，但默认如下：

表 22: MAIN_RI 指示方式

| 状态 | 电平状态 |
|-----------|--|
| 空闲 | 高电平 |
| 新 URC 返回时 | MAIN_RI 会输出至少 120 ms 的低电平，模块数据输出完成后再变为高电平。 |

MAIN_RI 的指示方式可以用 **AT+QCFG="urc/ri/ring"** 来配置，详情请参考文档 [2]。

5 射频特性

请根据具体的项目情况选择合适的天线类型与设计方案，并调整天线参数。在终端产品量产前，需对射频设计进行全面的性能测试。本章节的全部内容仅作参考，在设计目标产品时仍需进行独立分析、评估和判断。

5.1. 蜂窝网络

5.1.1. 天线接口和工作频段

表 23：蜂窝网络天线接口引脚定义

| 引脚名 | 引脚号 | I/O | 描述 | 备注 |
|-----------------------|-----|-----|-------|------------|
| ANT_MAIN ⁶ | 35 | AIO | 主天线接口 | 50 Ω 特性阻抗。 |

表 24：工作频段

| 工作频段 | 发送 (MHz) | 接收 (MHz) |
|--------------------------|-----------|-----------|
| LTE-FDD B1 | 1920~1980 | 2110~2170 |
| LTE-FDD B3 | 1710~1785 | 1805~1880 |
| LTE-FDD B5 | 824~849 | 869~894 |
| LTE-FDD B8 | 880~915 | 925~960 |
| LTE-TDD B34 | 2010~2025 | 2010~2025 |
| LTE-TDD B38 | 2570~2620 | 2570~2620 |
| LTE-TDD B39 | 1880~1920 | 1880~1920 |
| LTE-TDD B40 | 2300~2400 | 2300~2400 |
| LTE-TDD B41 ⁷ | 2535~2675 | 2535~2675 |

⁶ ANT_MAIN 仅支持无源天线。

⁷ B41 仅支持 140 MHz 带宽（2535~2675 MHz）。

5.1.2. 发射功率

表 25: 射频发射功率

| 频段 | 发射功率最大值 | 发射功率最小值 |
|--------|---------------------|-----------|
| LTE 频段 | 23 dBm \pm 2.7 dB | < -39 dBm |

5.1.3. 接收灵敏度

表 26: 射频接收灵敏度

| 频段 | 接收灵敏度（典型值） | | | 3GPP 要求 （主集 + 分集） |
|----------------------|-------------|----|---------|----------------------|
| | 主集 | 分集 | 主集 + 分集 | |
| LTE-FDD B1 (10 MHz) | -99.02dBm | - | - | -96.3 dBm |
| LTE-FDD B3 (10 MHz) | -98.82dBm | - | - | -93.3 dBm |
| LTE-FDD B5 (10 MHz) | -98.12dBm | - | - | -94.3 dBm |
| LTE-FDD B8 (10 MHz) | -98.22dBm | - | - | -93.3 dBm |
| LTE-TDD B34 (10 MHz) | -100.92dBm | - | - | -96.3 dBm |
| LTE-TDD B38 (10 MHz) | -100.42dBm | - | - | -96.3 dBm |
| LTE-TDD B39 (10 MHz) | -100.82 dBm | - | - | -96.3 dBm |
| LTE-TDD B40 (10 MHz) | -100.52 dBm | - | - | -96.3 dBm |
| LTE-TDD B41 (10 MHz) | -100.32 dBm | - | - | -94.3 dBm |

5.1.4. 参考设计

模块提供一路射频天线接口用于天线连接。为发挥更好的射频性能，需预留 π 型匹配电路；匹配元件如 C1、R1、C2 应尽量靠近天线放置；电容默认不贴。

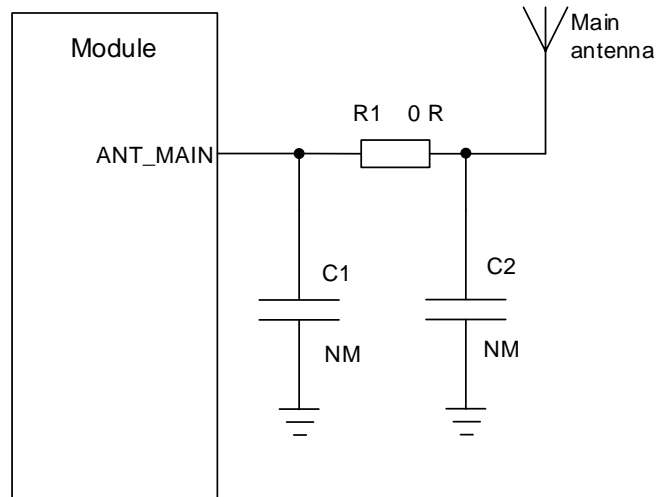


图 28: 射频参考电路图

5.2. 射频信号线布线指导

设计 PCB 时，所有射频信号线的特性阻抗应控制在 $50\ \Omega$ 。一般情况下，射频信号线的阻抗由材料的介电常数、走线宽度（ W ）、对地间隙（ S ）、以及参考地平面的高度（ H ）决定。PCB 特性阻抗的控制通常采用微带线与共面波导两种方式。为了体现设计原则，下面几幅图展示了阻抗线控制在 $50\ \Omega$ 时，微带线以及共面波导的结构设计。

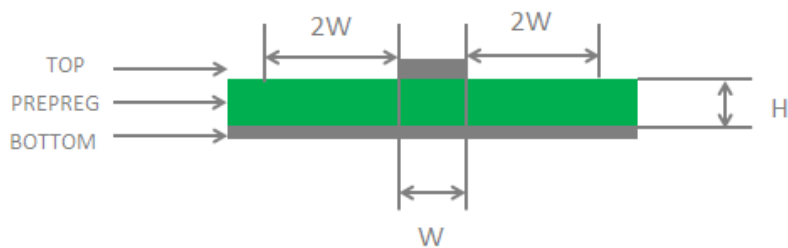


图 29: 两层 PCB 板微带线结构

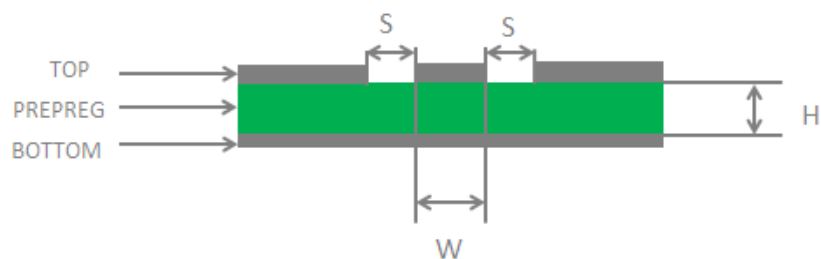


图 30: 两层 PCB 板共面波导结构

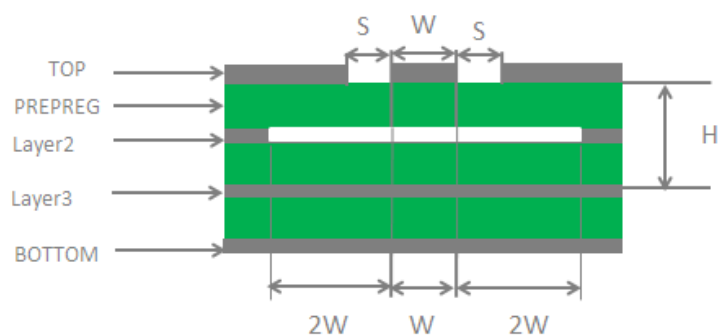


图 31: 四层 PCB 板共面波导结构（参考地为第三层）

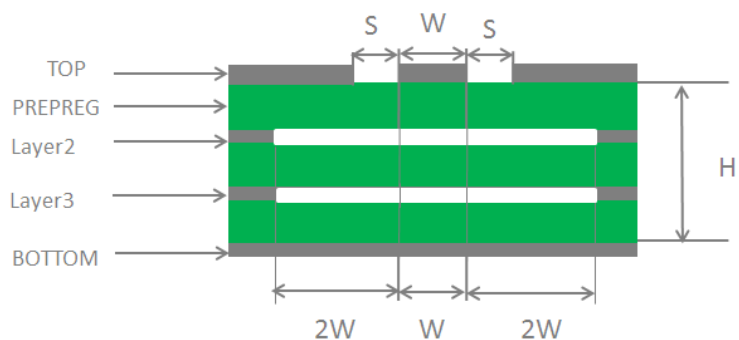


图 32: 四层 PCB 板共面波导结构（参考地为第四层）

在射频天线接口的电路设计中，为了确保射频信号的良好性能与可靠性，建议遵循以下设计原则：

- 应使用阻抗模拟计算工具对射频信号线进行精确的 $50\ \Omega$ 阻抗控制。
- 与射频引脚相邻的地引脚不做热焊盘，要与地充分接触。
- 射频引脚到射频连接器之间的距离应尽量短，同时避免直角走线，建议走线夹角保持为 135° 。
- 建立连接器件的封装时，信号脚需与地保持距离。
- 射频信号线参考的地平面应完整；在信号线和参考地周边增加一定量的地孔可以帮助提升射频性能；地孔和信号线之间的距离应至少为 2 倍线宽 ($2 \times W$)。
- 射频信号线必须远离干扰源，避免和相邻层的任何信号线交叉或平行。

更多关于射频布线的说明，请参考文档 [3]。

5.3. 天线设计要求

表 27：天线设计要求

| 天线类型 | 要求 |
|------|--|
| LTE | <ul style="list-style-type: none"> ● VSWR: ≤ 2 ● 效率: $> 30\%$ ● 最大输入功率: 50 W ● 输入阻抗: $50\ \Omega$ ● 线缆插入损耗: <ul style="list-style-type: none"> < 1 dB: LB (< 1 GHz) < 1.5 dB: MB (1~2.3 GHz) < 2 dB: HB (> 2.3 GHz) |

5.4. 射频连接器推荐

如果使用射频连接器的连接方式，则推荐使用 Hirose 的 U.FL-R-SMT 连接器。

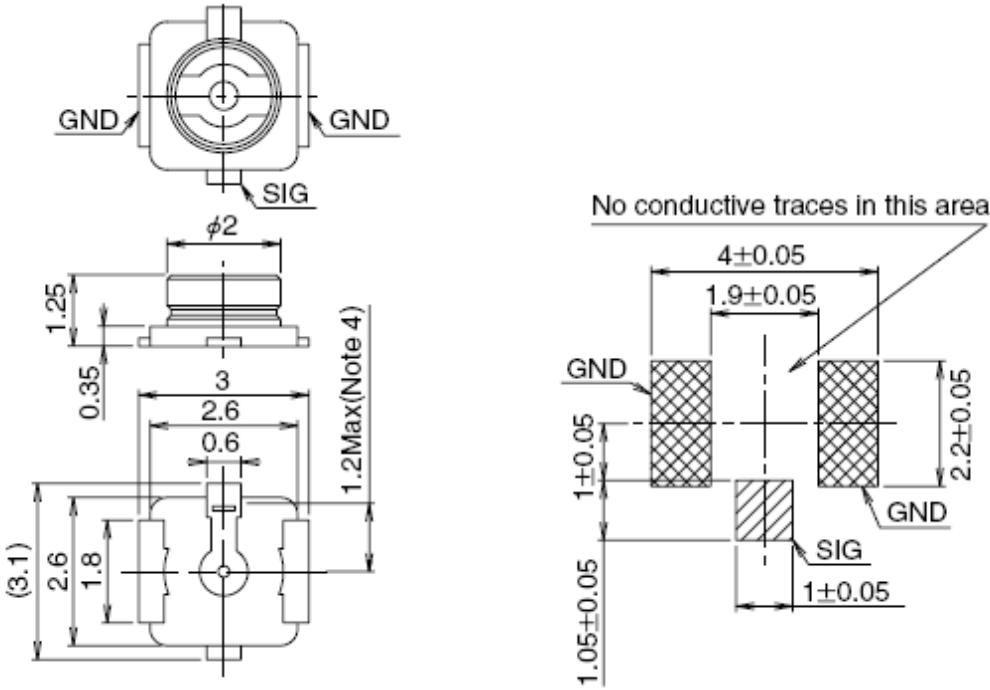


图 33: 天线座尺寸（单位：mm）

可选择 U.FL-LP 系列匹配的插头来搭配 U.FL-R-SMT 使用。

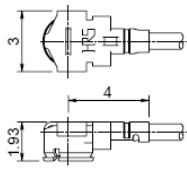
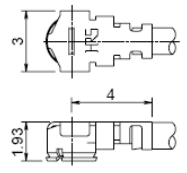
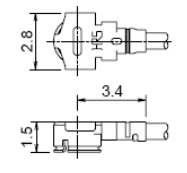
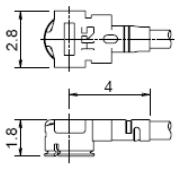
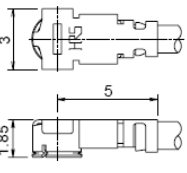
| | U.FL-LP-040 | U.FL-LP-066 | U.FL-LP(V)-040 | U.FL-LP-062 | U.FL-LP-088 |
|------------------|---|---|---|--|---|
| Part No. |  |  |  |  |  |
| Mated Height | 2.5mm Max. (2.4mm Nom.) | 2.5mm Max. (2.4mm Nom.) | 2.0mm Max. (1.9mm Nom.) | 2.4mm Max. (2.3mm Nom.) | 2.4mm Max. (2.3mm Nom.) |
| Applicable cable | Dia. 0.81mm Coaxial cable | Dia. 1.13mm and Dia. 1.32mm Coaxial cable | Dia. 0.81mm Coaxial cable | Dia. 1mm Coaxial cable | Dia. 1.37mm Coaxial cable |
| Weight (mg) | 53.7 | 59.1 | 34.8 | 45.5 | 71.7 |
| RoHS | YES | | | | |

图 34: 与天线座匹配的插头规格

下图为射频连接器安装尺寸：

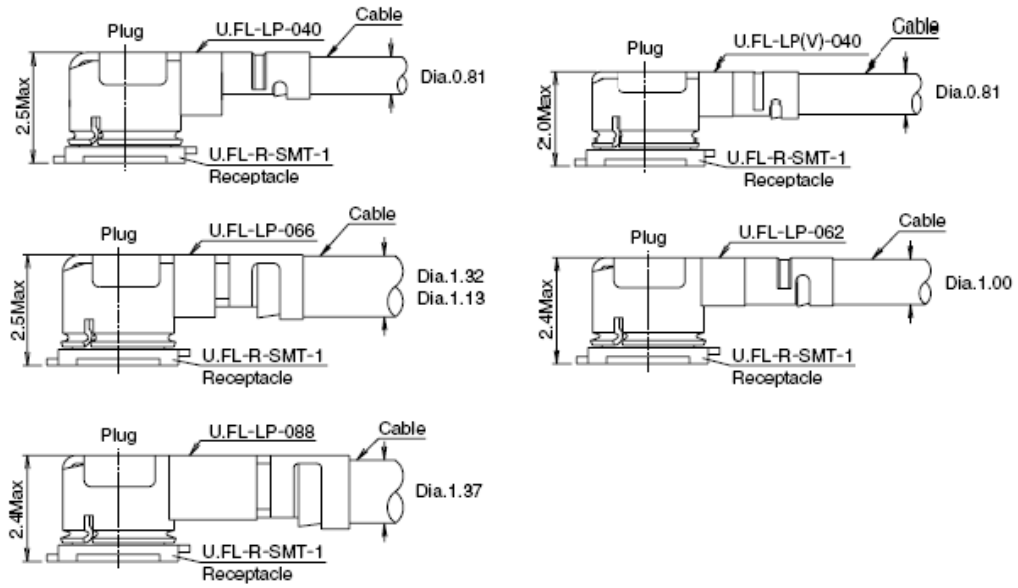


图 35：射频连接器安装图（单位：mm）

详细信息请访问 <http://www.hirose.com>。

6 电气性能和可靠性

6.1. 绝对最大额定值

表 28：绝对最大额定值

| 参数 | 最小值 | 最大值 | 单位 |
|-------------|------|------|----|
| VBAT 电压 | -0.3 | 5 | V |
| USB_VBUS 电压 | -0.3 | 5.25 | V |
| 数字引脚电压 | -0.3 | 3.6 | V |
| VBAT 电流 | - | 2.0 | A |

6.2. 电源额定值

表 29：模块电源额定值

| 参数 | 描述 | 条件 | 最小值 | 典型值 | 最大值 | 单位 |
|-------------------|--------|----------------|-----|-----|------|----|
| VBAT | 模块主电源 | 实际输入电压必须在该范围之内 | 3.3 | 3.8 | 4.3 | V |
| I _{VBAT} | 峰值电流 | 处于最大发射功率等级下 | - | 1.5 | 2.0 | A |
| USB_VBUS | USB 检测 | - | 3.0 | 5.0 | 5.25 | V |

6.3. 功耗

表 30: 功耗

| 模式 | 条件 | 典型值 | 单位 |
|----------|-----------------------------|-------|----|
| 关机模式 | 模块关机 | 3 | μA |
| 睡眠模式 | AT+CFUN=0 (USB 断开) | 0.06 | mA |
| | AT+CFUN=4 (USB 断开) | 0.15 | mA |
| | LTE-FDD @ PF = 32 (USB 断开) | 1 | mA |
| | LTE-FDD @ PF = 64 (USB 断开) | 0.64 | mA |
| | LTE-FDD @ PF = 128 (USB 断开) | 0.4 | mA |
| | LTE-FDD @ PF = 256 (USB 断开) | 0.3 | mA |
| | LTE-TDD @ PF = 32 (USB 断开) | 1 | mA |
| | LTE-TDD @ PF = 64 (USB 断开) | 0.66 | mA |
| | LTE-TDD @ PF = 128 (USB 断开) | 0.4 | mA |
| | LTE-TDD @ PF = 256 (USB 断开) | 0.3 | mA |
| 空闲模式 | LTE-FDD @ PF = 64 (USB 断开) | 4 | mA |
| | LTE-FDD @ PF = 64 (USB 连接) | 24.78 | mA |
| | LTE-TDD @ PF = 64 (USB 断开) | 4 | mA |
| | LTE-TDD @ PF = 64 (USB 连接) | 24.8 | mA |
| LTE 数据传输 | LTE-FDD B1 | 529 | mA |
| | LTE-FDD B3 | 544 | mA |
| | LTE-FDD B5 | 478 | mA |
| | LTE-FDD B8 | 520 | mA |
| | LTE-TDD B34 | 214 | mA |
| | LTE-TDD B38 | 252 | mA |

| | | |
|-----------------------|-----|----|
| LTE-TDD B39 | 226 | mA |
| LTE-TDD B40 | 221 | mA |
| LTE-TDD B41 (140 MHz) | 277 | mA |

备注

以上功耗数据仅供参考。关于功耗的详细信息，请咨询移远技术支持获取模块功耗测试报告。

6.4. 数字逻辑电平特性

表 31: VDD_EXT I/O 要求

| 参数 | 描述 | 最小值 | 最大值 | 单位 |
|----------|---------|-----------------------|------------------------|----|
| V_{IH} | 输入电压高电平 | $0.7 \times VDD_EXT$ | $VDD_EXT + 0.3$ | V |
| V_{IL} | 输入电压低电平 | -0.3 | $0.2 \times VDD_EXT$ | V |
| V_{OH} | 输出电压高电平 | $0.8 \times VDD_EXT$ | - | V |
| V_{OL} | 输出电压低电平 | - | $0.15 \times VDD_EXT$ | V |

表 32: USIM_VDD 电平 I/O 要求

| 参数 | 描述 | 最小值 | 最大值 | 单位 |
|----------|---------|------------------------|-------------------------|----|
| V_{IH} | 输入电压高电平 | $0.7 \times USIM_VDD$ | - | V |
| V_{IL} | 输入电压低电平 | - | $0.2 \times USIM_VDD$ | V |
| V_{OH} | 输出电压高电平 | $0.8 \times USIM_VDD$ | - | V |
| V_{OL} | 输出电压低电平 | - | $0.15 \times USIM_VDD$ | V |

6.5. 静电防护

由于人体静电、微电子间带电摩擦等产生的静电会通过各种途径放电给模块，并可能对模块造成一定的损坏，因此应重视静电防护并采取合理的静电防护措施。例如：在研发、生产、组装和测试等过程中，佩戴防静电手套；设计产品时，在电路接口处和其他易受静电放电影响的点位增加防静电保护器件。

表 33：ESD 性能参数（温度：25~30 °C，湿度：40 ±5 %）

| 测试点 | 接触放电 | 空气放电 | 单位 |
|------------|------|------|----|
| VBAT 和 GND | ±5 | ±10 | kV |
| 天线接口 | ±4 | ±8 | kV |
| 其他接口 | ±0.5 | ±1 | kV |

6.6. 工作和存储温度

表 34：工作和存储温度

| 参数 | 最小值 | 典型值 | 最大值 | 单位 |
|-----------------------|-----|-----|-----|----|
| 正常工作温度范围 ⁸ | -35 | +25 | +75 | °C |
| 扩展工作温度范围 ⁹ | -40 | - | +85 | °C |
| 存储温度范围 | -40 | - | +90 | °C |

⁸ 当模块在此温度范围内工作时，模块的相关性能满足 3GPP 标准要求。

⁹ 当模块在此温度范围内工作时，模块仍能保持正常工作状态，具备短消息、数据传输等功能；不会出现不可恢复的故障；射频频谱、网络基本不受影响。仅个别指标如输出功率等参数值可能会超出 3GPP 标准的范围。当温度恢复至正常工作温度范围时，模块的各项指标仍符合 3GPP 标准。

7 结构与规格

本章描述了模块的机械尺寸，所有的尺寸单位为 mm。所有未标注公差尺寸的，公差为 ± 0.2 mm。

7.1. 机械尺寸

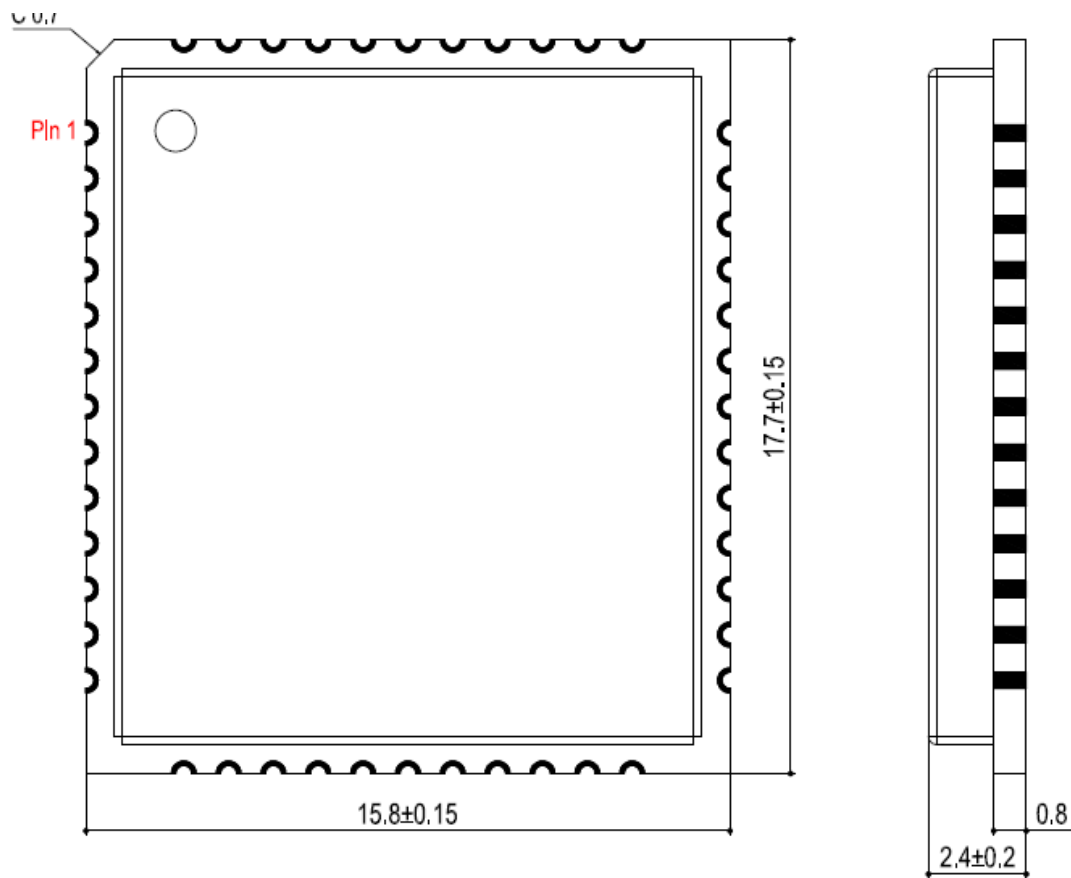


图 36：俯视及侧视尺寸图

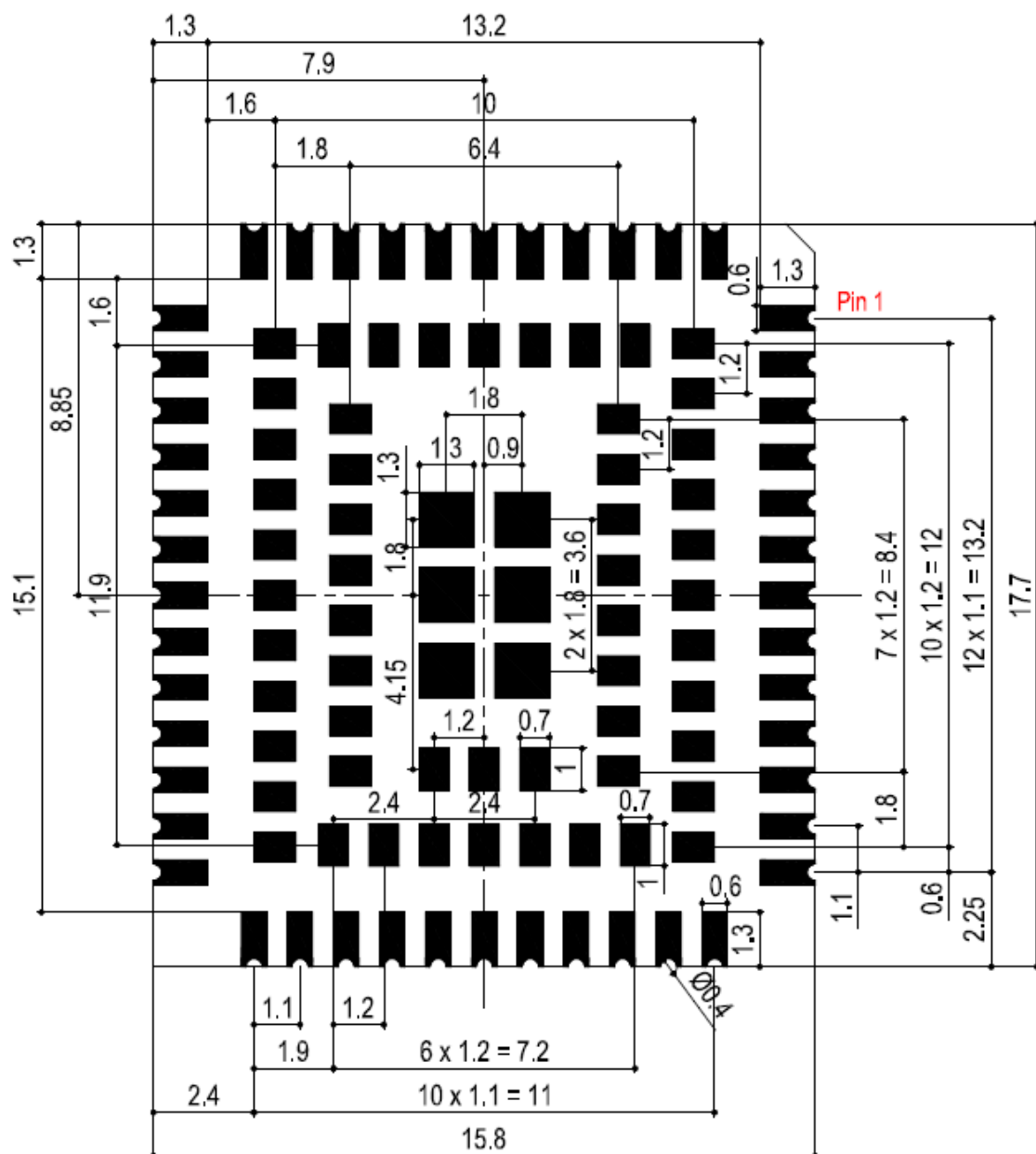


图 37：底视尺寸图

备注

移远通信模块的平整度符合 JEITA ED-7306 标准要求。

7.2. 推荐封装

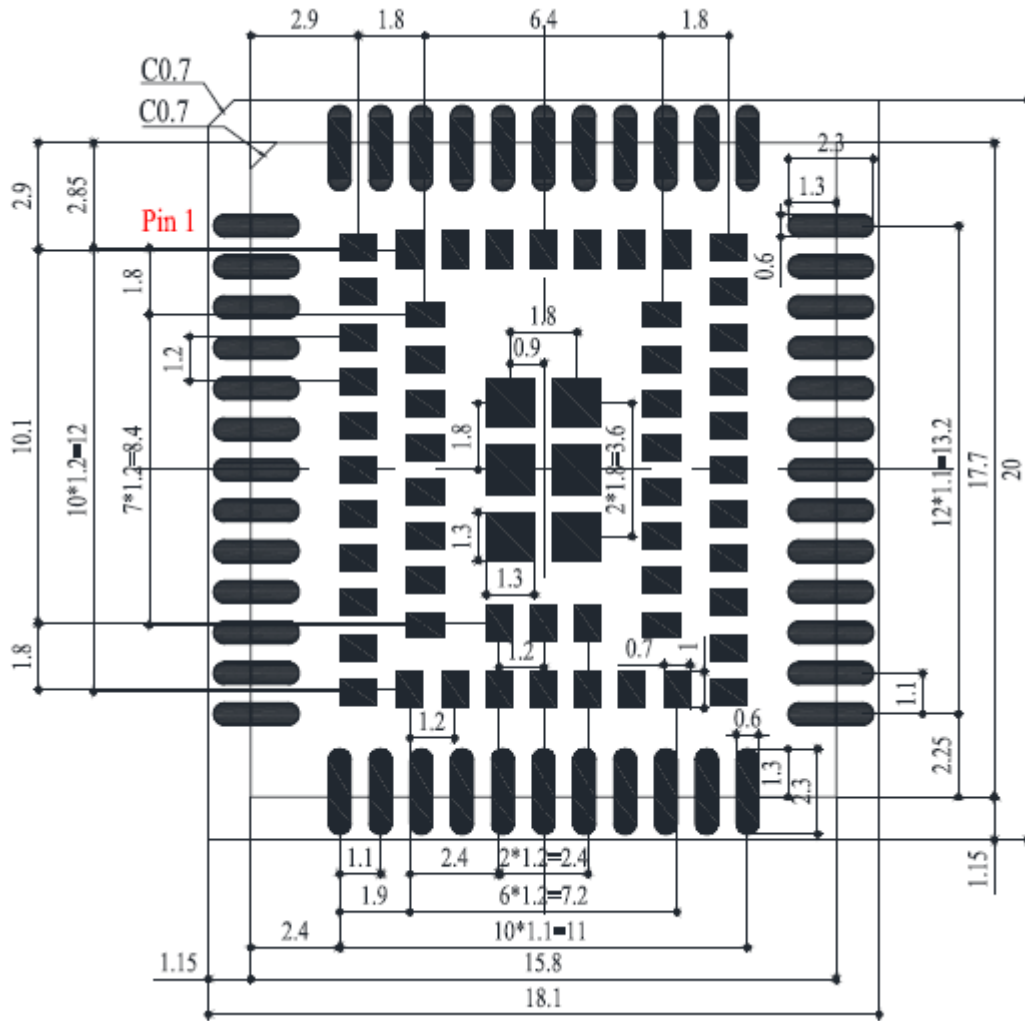


图 38: 推荐封装

备注

为确保器件的焊接质量，方便后续的维修操作，客户主板上模块与其他元器件之间的距离至少为 3 mm。

7.3. 俯视图和底视图

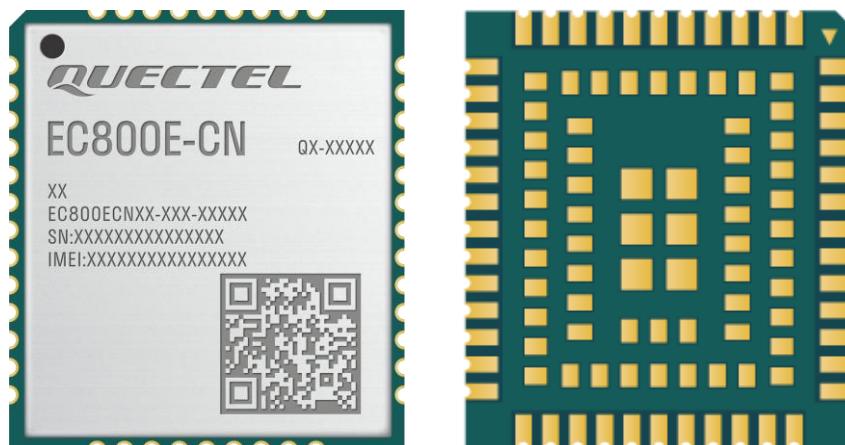


图 39：模块俯视图和底视图

备注

上图仅供参考，实际的产品外观和标签信息，请参照移远通信的模块实物。

8 存储、生产和包装

8.1. 存储条件

模块出货时，采用真空密封袋进行包装。模块的湿度敏感等级为 3（MSL 3），其存储需遵循如下条件：

1. 推荐存储条件：温度 $23 \pm 5^{\circ}\text{C}$ ，且相对湿度为 35~60 %。
2. 在推荐存储条件下，模块可在真空密封袋中存放 12 个月。
3. 在温度为 $23 \pm 5^{\circ}\text{C}$ 、相对湿度低于 60 % 的车间条件下，模块拆封后的车间寿命为 168 小时¹⁰。在此条件下，可直接对模块进行回流生产或其他高温操作。否则，需要将模块存储于相对湿度小于 10 % 的环境中（例如，防潮柜）以保持模块的干燥。
4. 若模块处于如下条件，需要对模块进行预烘烤处理以防止模块吸湿受潮再高温焊接后出现的 PCB 起泡、裂痕和分层：
 - 存储温湿度不符合推荐存储条件；
 - 模块拆封后未能根据以上第 3 条完成生产或存放；
 - 真空包装漏气、物料散装；
 - 模块返修前。
5. 模块的预烘烤处理：
 - 需要在 $120 \pm 5^{\circ}\text{C}$ 条件下高温烘烤 8 小时；
 - 二次烘烤的模块须在烘烤后 24 小时内完成焊接，否则仍需在防潮柜内保存。

备注

1. 为预防和减少模块因受潮导致的起泡、分层等焊接不良的发生，应严格进行管控，不建议拆开真空包装后长时间暴露在空气中。
2. 烘烤前，需将模块从包装取出，将裸模块放置在耐高温器具上，以免高温损伤塑料托盘或卷盘。若只需短时间烘烤，请参考 IPC/JEDEC J-STD-033 规范。

¹⁰ 此车间寿命仅在车间环境符合 IPC/JEDEC J-STD-033 规范时适用；不确定车间温湿度环境是否满足条件，或相对湿度大于 60 % 的情况下，请在拆封后 24 小时内完成贴片回流。请勿提前大量拆包。

- 拆包、放置模块时请注意 ESD 防护，例如，佩戴防静电手套。

8.2. 生产焊接

用印刷刮板在网板上印刷锡膏，使锡膏通过网板开口漏印到 PCB 上，印刷刮板力度需调整合适。为保证模块印膏质量，模块焊盘部分对应的钢网厚度推荐为 0.15~0.20 mm。详细信息请参考文档 [4]。

推荐的回流焊温度为 235~246 °C，最高不能超过 246 °C。为避免模块因反复受热而损坏，强烈推荐客户在完成 PCB 板第一面的回流焊之后再贴模块。推荐的炉温曲线图（无铅 SMT 回流焊）和相关参数如下图表所示：

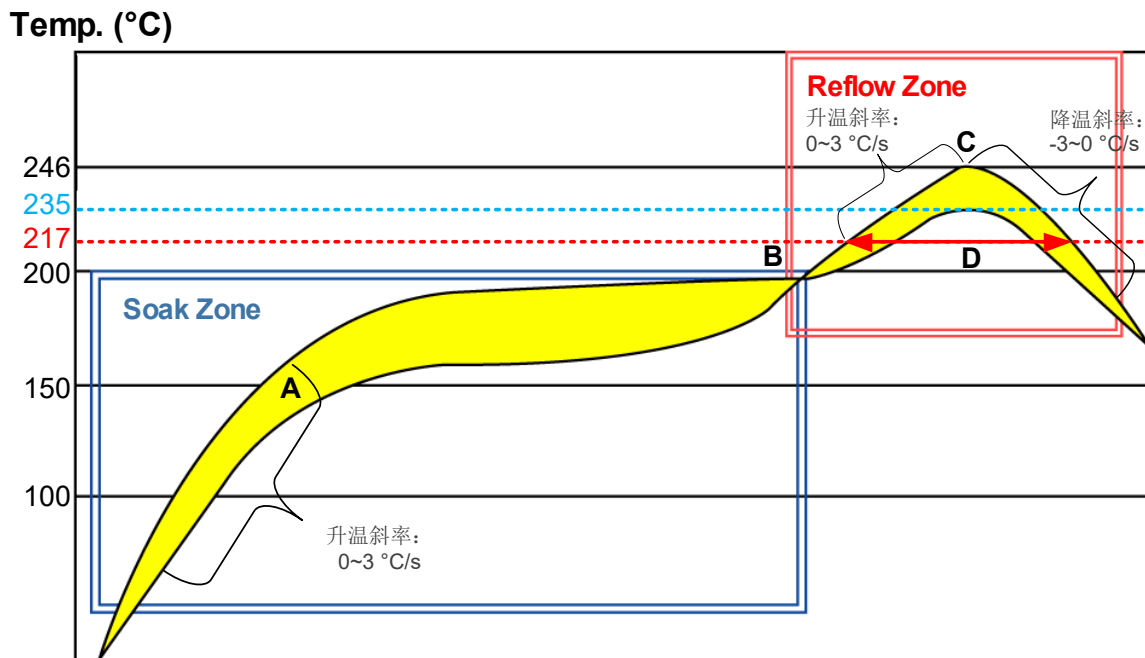


图 40：推荐的回流焊温度曲线

表 35：推荐的炉温测试控制要求

| 项目 | 要求 |
|----------------------------------|----------|
| 吸热区 (Soak Zone) | |
| 升温斜率 | 0~3 °C/s |
| 恒温时间 (A 和 B 之间的时间：150~200 °C 期间) | 70~120 s |

回流焊区（Reflow Zone）

| | |
|-----------------------|------------|
| 升温斜率 | 0~3 °C/s |
| 回流时间（D：超过 217 °C 的期间） | 40~70 s |
| 最高温度 | 235~246 °C |
| 冷却降温斜率 | -3~0 °C/s |

回流次数

| | |
|--------|---|
| 最大回流次数 | 1 |
|--------|---|

备注

1. 以上工艺参数要求，均针对焊点实测温度。PCB 上焊点最热点和最冷点均需要满足以上规范要求。
2. 在生产焊接或者其他可能直接接触移远通信模块的过程中，不得使用任何有机溶剂（如酒精，异丙醇，丙酮，三氯乙烯等）擦拭模块屏蔽罩；否则可能会造成屏蔽罩生锈。
3. 移远通信洋白铜镭雕屏蔽罩可满足：12 小时中性盐雾测试后，镭雕信息清晰可辨识，二维码可扫描（可能会有白色锈蚀）。
4. 如需对模块进行喷涂，请确保所用喷涂材料不会与模块屏蔽罩或 PCB 发生化学反应，同时确保喷涂材料不会流入模块内部。
5. 请勿对移远通信模块进行超声波清洗，否则可能会造成模块内部晶体损坏。
6. 因 SMT 流程的复杂性，如遇不确定的情况或文档 [4] 未提及的流程（如选择性波峰焊、超声波焊接），请于 SMT 流程开始前与移远通信技术支持确认。

8.3. 包装规格

本章节仅用于体现包装的关键参数和包装流程，所有图示仅供参考，具体包材的外观、结构以实际交货为准。

本模块采用载带包装，具体方案如下：

8.3.1. 载带

载带包装的尺寸图表如下：

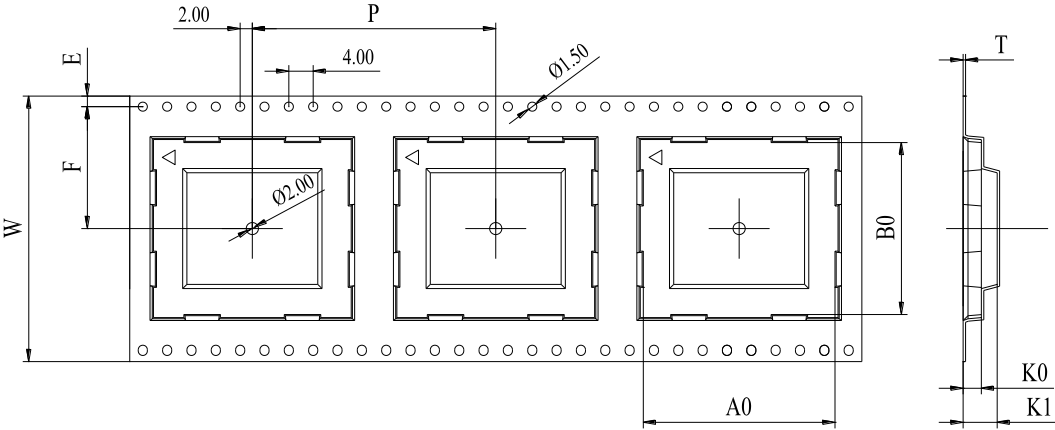


图 41：载带尺寸图

表 36：载带尺寸表（单位：mm）

| W | P | T | A0 | B0 | K0 | K1 | F | E |
|----|----|-----|------|------|-----|-----|------|------|
| 32 | 24 | 0.4 | 16.2 | 18.1 | 2.8 | 7.6 | 14.2 | 1.75 |

8.3.2. 胶盘

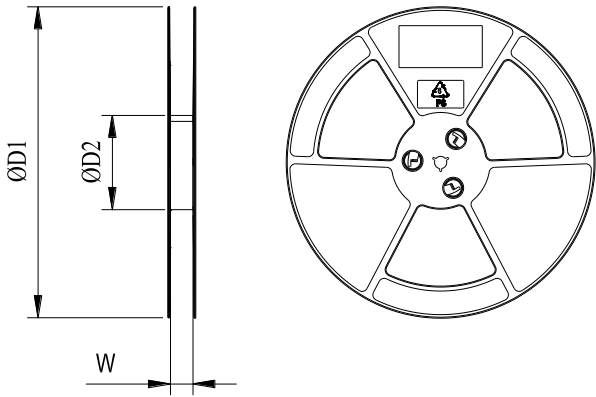


图 42：胶盘尺寸图

表 37：胶盘尺寸表（单位：mm）

| ØD1 | ØD2 | W |
|-----|-----|------|
| 330 | 100 | 32.5 |

8.3.3. 模块贴片方向

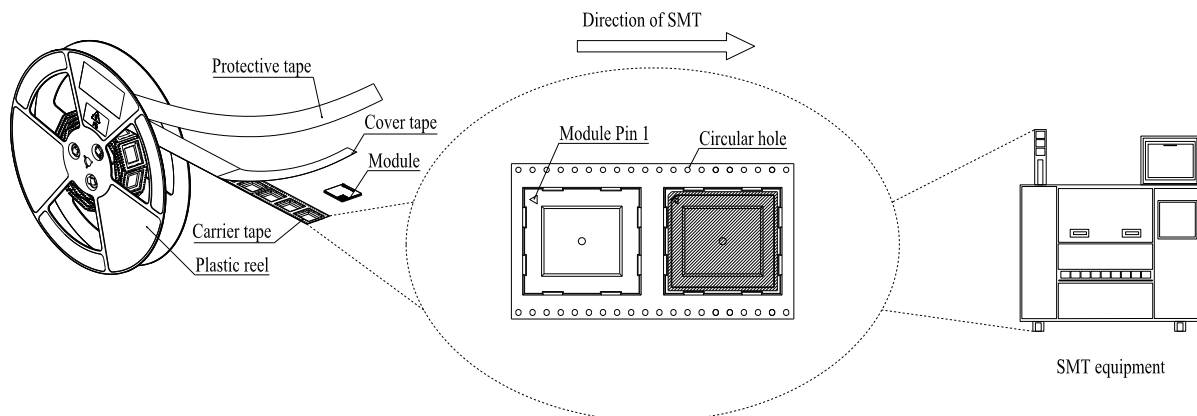
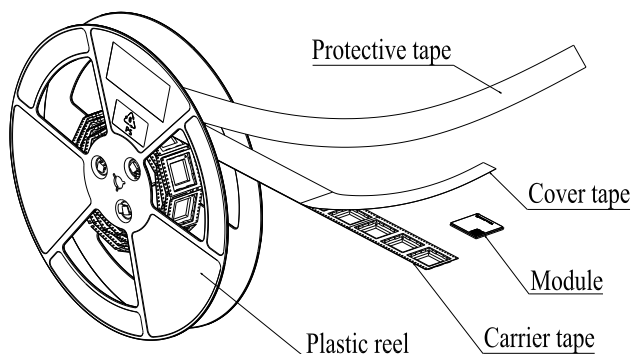


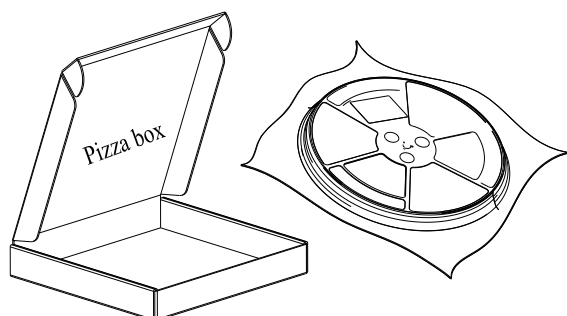
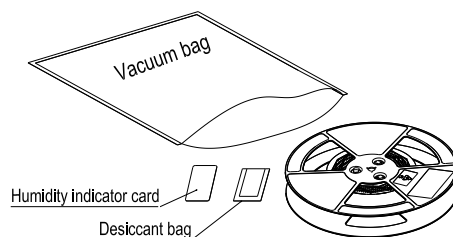
图 43: 模块贴片方向

8.3.4. 包装流程



将模块放入载带中，使用上带热封；再将热封后的载带缠绕到胶盘中，用保护带缠绕防护。1 个胶盘可装载 250 片模块。

将包装完成的胶盘、湿敏卡和干燥剂放入真空袋中，抽真空。



将抽真空后的胶盘放入披萨盒内。

将 4 个披萨盒放入 1 个卡通箱内，封箱。1 个卡通箱可包装 1000 片模块。

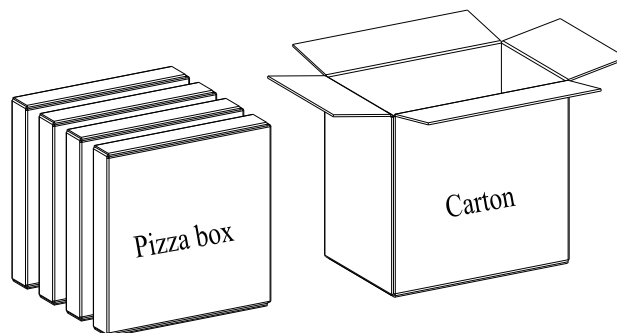


图 44：包装流程

9 附录 参考文档及术语缩写

表 38: 参考文档

| 文档名称 |
|---|
| [1] Quectel_UMTS<E_EVB_User_Guide |
| [2] Quectel_EC600E-CN&EC800E-CN_AT 命令手册 |
| [3] Quectel_射频 LAYOUT_应用指导 |
| [4] Quectel_模块 SMT 应用指导 |

表 39: 术语缩写

| 缩写 | 英文全称 | 中文全称 |
|-------|---|------------|
| 3GPP | 3rd Generation Partnership Project | 第三代合作伙伴计划 |
| ASM | Antenna Switch Modules | 天线开关模块 |
| bps | Bytes per second | 比特每秒 |
| CHAP | Challenge Handshake Authentication Protocol | 挑战握手身份认证协议 |
| CMUX | Connection MUX | 多路复用协议 |
| CTS | Clear To Send | 清除发送 |
| DFOTA | Differential Firmware Over-the-Air | 无线差分固件升级 |
| DRX | Discontinuous Reception | 非连续接收 |
| DTE | Data Terminal Equipment | 数据终端设备 |
| EMI | Electromagnetic Interference | 电磁干扰 |
| ESD | Electrostatic Discharge | 静电释放 |

| | | |
|-------------------|---|---------------|
| ESR | Equivalent Series Resistance | 等效串联电阻 |
| ETSI | European Telecommunications Standards Institute | 欧洲电信标准研究所 |
| EVB | Evaluation Board | 评估板 |
| FDD | Frequency Division Duplexing | 频分双工 |
| FILE | File Protocol | 本地文件传输协议 |
| FTP | File Transfer Protocol | 文件传输协议 |
| FTPS | FTP over SSL | 基于 SSL 的 FTP |
| GND | Ground | 地 |
| HB | High Band | 高频段 |
| HTTP | Hypertext Transfer Protocol | 超文本传输协议 |
| HTTPS | Hypertext Transfer Protocol Secure | 超文本传输安全协议 |
| IMT-2000 | International Mobile Telecommunications 2000 | 第三代移动通信技术 |
| I _{omax} | Maximum Output Load Current | 最大输出负载电流 |
| I _{pp} | Peak Pulse Current | 峰值脉冲电流 |
| LB | Low Band | 低频段 |
| LCC | Leadless Chip Carrier (package) | 无引脚芯片载体（封装） |
| LDO | Low-dropout Regulator | 低压差线性稳压器 |
| LED | Light Emitting Diode | 发光二极管 |
| LGA | Land Grid Array | 栅格阵列封装 |
| LTE | Long Term Evolution | 长期演进 |
| M2M | Machine to machine | 机器对机器 |
| MB | Medium Band | 中频 |
| MCU | Microcontroller Unit/Microprogrammed Control Unit | 微型控制单元/微程序控制器 |
| MMS | Multimedia Messaging Service | 彩信 |
| MQTT | Message Queuing Telemetry Transport | 消息队列遥测传输 |

| | | |
|------|---|---------------------------|
| NITZ | Network Identity and Time Zone | 网络标识和时区 |
| NTP | Network Time Protocol | 网络时间协议 |
| PAP | Password Authentication Protocol | 口令验证协议 |
| PCB | Printed Circuit Board | 印刷电路板 |
| PCM | Pulse Code Modulation | 脉冲编码调制 |
| PDA | Personal Digital Assistant | 个人数字助理 |
| PDU | Protocol Data Unit | 协议数据单元 |
| PING | Packet Internet Groper | 分组因特网探测器 |
| POS | Point of Sale | 销售终端 |
| PPP | Point-to-Point Protocol | 点到点协议 |
| QAM | Quadrature Amplitude Modulation | 正交调幅 |
| QPSK | Quadrature Phase Shift Keying | 正交相移键控 |
| RF | Radio Frequency | 射频 |
| RoHS | Restriction of Hazardous Substances | 《关于限制在电子电气设备中使用某些有害成分的指令》 |
| RTS | Request To Send | 请求发送 |
| SMS | Short Message Service | 短消息业务 |
| SMTP | Simple Mail Transfer Protocol | 简单邮件传输协议 |
| SMTS | Simple Mail Transfer Protocol Secure | 简单邮件传输协议的安全协议 |
| SSL | Secure Sockets Layer | 安全套接层 |
| TCP | Transmission Control Protocol | 传输控制协议 |
| TDD | Time Division Duplexing | 时分双工 |
| TVS | Transient Voltage Suppressor | 瞬变电压抑制二极管 |
| UART | Universal Asynchronous Receiver/Transmitter | 通用异步收发传输器 |
| UDP | User Datagram Protocol | 用户数据报协议 |
| UMTS | Universal Mobile Telecommunications System | 通用移动通信系统 |

| | | |
|---------------------|--------------------------------------|----------|
| URC | Unsolicited Result Code | 非请求结果码 |
| USB | Universal Serial Bus | 通用串行总线 |
| USIM | Universal Subscriber Identity Module | 通用用户识别模块 |
| VBAT | Voltage at Battery (Pin) | 电池电压（引脚） |
| Vmax | Maximum Voltage | 最大电压值 |
| Vnom | Nominal Voltage | 标称电压值 |
| Vmin | Minimum Voltage | 最小电压值 |
| V _{IL} max | Maximum Low-level Input Voltage | 最大输入低电平 |
| V _{RWM} | Working Peak Reverse Voltage | 反向工作峰值电压 |
| VSWR | Voltage Standing Wave Ratio | 电压驻波比 |