

EC600E-CN

硬件设计手册

LTE Standard 模块系列

版本：1.1

日期：2023-05-19

状态：受控文件



上海移远通信技术股份有限公司（以下简称“移远通信”）始终以为客户提供最及时、最全面的服务为宗旨。如需任何帮助，请随时联系我司上海总部，联系方式如下：

上海移远通信技术股份有限公司
上海市闵行区田林路 1016 号科技绿洲 3 期（B 区）5 号楼 邮编：200233
电话：+86 21 5108 6236 邮箱：info@quectel.com

或联系我司当地办事处，详情请登录：<http://www.quectel.com/cn/support/sales.htm>。

如需技术支持或反馈我司技术文档中的问题，请随时登陆网址：
<http://www.quectel.com/cn/support/technical.htm> 或发送邮件至：support@quectel.com。

前言

移远通信提供该文档内容以支持客户的产品设计。客户须按照文档中提供的规范、参数来设计产品。同时，您理解并同意，移远通信提供的参考设计仅作为示例。您同意在设计您目标产品时使用您独立的分析、评估和判断。在使用本文档所指导的任何硬软件或服务之前，请仔细阅读本声明。您在此承认并同意，尽管移远通信采取了商业范围内的合理努力来提供尽可能好的体验，但本文档和其所涉及服务是在“可用”基础上提供给您的。移远通信可在未事先通知的情况下，自行决定随时增加、修改或重述本文档。

使用和披露限制

许可协议

除非移远通信特别授权，否则我司所提供硬软件、材料和文档的接收方须对接收的内容保密，不得将其用于除本项目的实施与开展以外的任何其他目的。

版权声明

移远通信产品和本协议项下的第三方产品可能包含受移远通信或第三方材料、硬软件和文档版权保护的相关资料。除非事先得到书面同意，否则您不得获取、使用、向第三方披露我司所提供的文档和信息，或对此类受版权保护的资料进行复制、转载、抄袭、出版、展示、翻译、分发、合并、修改，或创造其衍生作品。移远通信或第三方对受版权保护的资料拥有专有权，不授予或转让任何专利、版权、商标或服务商标权的许可。为避免歧义，除了正常的非独家、免版税的产品使用许可，任何形式的购买都不可被视为授予许可。对于任何违反保密义务、未经授权使用或以其他非法形式恶意使用所述文档和信息的违法侵权行为，移远通信有权追究法律责任。

商标

除另行规定，本文档中的任何内容均不授予在广告、宣传或其他方面使用移远通信或第三方的任何商标、商号及名称，或其缩略语，或其仿冒品的权利。

第三方权利

您理解本文档可能涉及一个或多个属于第三方的硬软件和文档（“第三方材料”）。您对此类第三方材料的使用应受本文档的所有限制和义务约束。

移远通信针对第三方材料不做任何明示或暗示的保证或陈述，包括但不限于任何暗示或法定的适销性或特定用途的适用性、平静受益权、系统集成、信息准确性以及与许可技术或被许可人使用许可技术相关的不侵犯任何第三方知识产权的保证。本协议中的任何内容都不构成移远通信对任何移远通信产品或任何其他硬件、设备、工具、信息或产品的开发、增强、修改、分销、营销、销售、提供销售或以其他方式维持生产的陈述或保证。此外，移远通信免除因交易过程、使用或贸易而产生的任何和所有保证。

隐私声明

为实现移远通信产品功能，特定设备数据将会上传至移远通信或第三方服务器（包括运营商、芯片供应商或您指定的服务器）。移远通信严格遵守相关法律法规，仅为实现产品功能之目的或在适用法律允许的情况下保留、使用、披露或以其他方式处理相关数据。当您与第三方进行数据交互前，请自行了解其隐私保护和数据安全政策。

免责声明

- 1) 移远通信不承担任何因未能遵守有关操作或设计规范而造成损害的责任。
- 2) 移远通信不承担因本文档中的任何因不准确、遗漏、或使用本文档中的信息而产生的任何责任。
- 3) 移远通信尽力确保开发中功能的完整性、准确性、及时性，但不排除上述功能错误或遗漏的可能。除非另有协议规定，否则移远通信对开发中功能的使用不做任何暗示或法定的保证。在适用法律允许的最大范围内，移远通信不对任何因使用开发中功能而遭受的损害承担责任，无论此类损害是否可以预见。
- 4) 移远通信对第三方网站及第三方资源的信息、内容、广告、商业报价、产品、服务和材料的可访问性、安全性、准确性、可用性、合法性和完整性不承担任何法律责任。

版权所有©上海移远通信技术股份有限公司 2023，保留一切权利。

Copyright © Quectel Wireless Solutions Co., Ltd. 2023.

安全须知

为确保个人安全并保护产品和工作环境免遭潜在损坏，请遵循如下安全须知。产品制造商需要将下列安全须知传达给终端用户，并将所述安全须知体现在终端产品的用户手册中。移远通信不会对用户因未遵循所述安全规则或错误使用产品而产生的后果承担任何责任。



道路行驶，安全第一！开车时请勿使用手持移动终端设备，即使其有免提功能。请先停车，再打电话！



登机前请关闭移动终端设备。在飞机上禁止开启移动终端的无线功能，以防止对飞机通讯系统的干扰。未遵守该提示项可能会影响飞行安全，甚至触犯法律。



出入医院或健康看护场所时，请注意是否存在移动终端设备使用限制。射频干扰可能会导致医疗设备运行失常，因此可能需要关闭移动终端设备。



移动终端设备并不保障在任何情况下均能进行有效连接，例如在设备欠费或(U)SIM卡无效时。如果设备支持紧急呼叫功能，请使用紧急呼叫，同时请确保设备开机并且位于信号强度足够的区域。因不能保证所有情况下网络都能连接，故在紧急情况下，不能将带有紧急呼叫功能的设备作为唯一的联系方式。



移动终端设备在开机时会接收和发射射频信号。当靠近电视、收音机、电脑或者其他电子设备时都会产生射频干扰。



确保移动终端设备远离易燃易爆品。当靠近加油站、油库、化工厂或爆炸作业场所时，请关闭移动终端设备。在任何有潜在爆炸危险的场所操作电子设备均存在安全隐患。

文档历史

修订记录

版本	日期	作者	变更表述
-	2021-12-20	Fanny CHEN/ Reuben BAO	文档创建
1.0	2022-04-01	Fanny CHEN/ Reuben BAO	受控版本
1.1	2023-05-19	Fanny CHEN/ Henry QI/ Allen FANG	<ol style="list-style-type: none"> 更新以下引脚定义： RESERVED 引脚 21 更新为 SPK_N； RESERVED 引脚 22 更新为 SPK_P； RESERVED 引脚 23 更新为 MIC_N； RESERVED 引脚 24 更新为 MIC_P； RESERVED 引脚 25 更新为 MIC_BIAS； WAKEUP_IN 引脚更新为 RESERVED。 更新睡眠模式下 VDD_EXT 下电与不下电的设计原则。 更新 VBAT 供电电压范围（表 3 & 表 5 & 表 8 & 第 3.6.2 章 & 表 27）。 更新网络协议特性（表 3）。 更新 USB 接口功能及 USB 转串口驱动信息（表 3 & 第 3.10 章）。 删除主 UART 接口关于固件升级的相关描述（表 3 和第 3.11 章）。 更新模块输出电源引脚的备注； 更新开/关机引脚、状态指示引脚、USIM 接口和主 UART 部分引脚及 AP_READY 和 W_DISABLE# 引脚的 DC 特性（表 5）。 新增 WAKEUP、AGPIO、AGPIO 引脚特性（表 6）。 更新反向工作峰值电压的数值（第 3.6.2 章）。 删除 VBAT 上电时间和初始电压限制（图 12）。 删除 RESET_N 关机章节。 新增 AT 命令关机章节的备注 2（第 3.7.2.2 章）。

-
13. 更新电平转换芯片参考电路（图 20）。
 14. 更新数字逻辑电平特性章节（第 5.3 章）。
 15. 更新模块功耗数据（表 31）。
 16. 更新射频接收灵敏度的数据（表 33）。
 17. 更新 ESD 性能参数（表 34）。
 18. 更新模块推荐封装的尺寸并新增推荐兼容封装的相关备注（图 41）。
 19. 更新模块焊盘部分对应的钢网推荐厚度；
更新吸热区升温斜率、回流焊区升温斜率和冷却降温斜率并新增相关备注（第 7.2 章）。
 20. 新增模块贴片方向章节（第 7.3.3 章）。
-

目录

安全须知.....	3
文档历史.....	4
目录.....	6
表格索引.....	8
图片索引.....	9
1 引言.....	11
1.1. 特殊符号	11
2 产品综述.....	12
2.1. 频段及功能.....	12
2.2. 关键特性	13
2.3. 功能框图	15
2.4. 评估板套件.....	15
3 应用接口.....	16
3.1. 基本描述	16
3.2. 引脚分配图.....	17
3.3. 引脚描述表.....	18
3.4. 工作模式	23
3.5. 节能功能	23
3.5.1. 睡眠模式	23
3.5.2. UART 应用场景	24
3.5.3. USB 应用场景.....	25
3.5.3.1. 支持 USB 远程唤醒功能*	25
3.5.3.2. 支持 USB 挂起和唤醒以及 MAIN_RI 功能.....	25
3.5.3.3. 不支持 USB 挂起功能	26
3.5.4. 飞行模式	27
3.6. 电源设计	27
3.6.1. 电源引脚.....	27
3.6.2. 电压稳定性要求	28
3.6.3. 供电参考电路.....	28
3.7. 开关机	29
3.7.1. 开机	29
3.7.1.1. PWRKEY 开机.....	29
3.7.2. 关机	31
3.7.2.1. PWRKEY 关机.....	31
3.7.2.2. AT 命令关机.....	31
3.8. 复位.....	32
3.9. USIM 接口	34
3.10. USB 接口	35
3.11. UART	37
3.12. 模拟音频接口（可选）	39

3.12.1.	模拟音频接口设计注意事项	40
3.12.2.	麦克风接口电路	40
3.12.3.	听筒接口与扬声器接口电路	41
3.13.	PCM & I2C 接口	42
3.14.	网络状态指示	43
3.15.	USB_BOOT	44
3.16.	运行状态指示	46
3.17.	ADC 接口	46
3.18.	MAIN_RI	47
4	天线接口	48
4.1.	天线接口和工作频段	48
4.1.1.	引脚定义	48
4.1.2.	工作频段	48
4.1.3.	参考设计	49
4.1.4.	射频信号线布线指导	49
4.2.	天线安装	51
4.2.1.	天线设计要求	51
4.2.2.	射频连接器推荐	52
5	可靠性、射频特性和电气特性	54
5.1.	绝对最大额定值	54
5.2.	电源额定值	54
5.3.	数字逻辑电平特性	55
5.4.	工作和存储温度	55
5.5.	功耗	56
5.6.	发射功率	57
5.7.	接收灵敏度	57
5.8.	静电防护	58
6	结构与规格	59
6.1.	机械尺寸	59
6.2.	推荐封装	61
6.3.	俯视图和底视图	62
7	存储、生产和包装	63
7.1.	存储条件	63
7.2.	生产焊接	64
7.3.	包装规格	65
7.3.1.	载带	65
7.3.2.	胶盘	66
7.3.3.	模块贴片方向	67
7.3.4.	包装流程	67
8	附录 参考文档及术语缩写	69

表格索引

表 1: 特殊符号	11
表 2: 模块支持的频段	12
表 3: 主要性能	13
表 4: I/O 参数定义	18
表 5: 引脚描述	18
表 6: WAKEUP、AGPIO、AGPIOWU 引脚特性	22
表 7: 工作模式	23
表 8: VBAT 和地引脚定义	28
表 9: PWRKEY 引脚定义	29
表 10: 复位引脚定义	32
表 11: USIM 接口引脚定义	34
表 12: USB 接口引脚定义	36
表 13: UART 引脚定义	37
表 14: 音频接口引脚定义	39
表 15: PCM 和 I2C 接口引脚定义	42
表 16: 网络指示引脚定义	43
表 17: 网络指示引脚的工作状态	43
表 18: USB_BOOT 接口引脚定义	44
表 19: STATUS 引脚定义	46
表 20: ADC 接口引脚定义	46
表 21: ADC 特性	47
表 22: MAIN_RI 默认指示方式	47
表 23: 主天线接口引脚定义	48
表 24: 模块工作频段	48
表 25: 天线要求	51
表 26: 绝对最大值	54
表 27: 模块电源额定值	54
表 28: VDD_EXT I/O 要求	55
表 29: USIM_VDD 高/低电压 I/O 要求	55
表 30: 工作和存储温度	55
表 31: 功耗	56
表 32: 射频发射功率	57
表 33: 模块射频接收灵敏度	57
表 34: ESD 性能参数 (温度: 25~30 °C, 湿度: 40 ±5 %)	58
表 35: 推荐的炉温测试控制要求	64
表 36: 载带尺寸表 (单位: 毫米)	66
表 37: 胶盘尺寸表 (单位: 毫米)	67
表 38: 参考文档	69
表 39: 术语缩写	69

图片索引

图 1: 功能框图	15
图 2: 模块引脚分配俯视图	17
图 3: 睡眠模式下模块耗流示意图	23
图 4: UART 睡眠应用	24
图 5: 带 USB 远程唤醒功能的睡眠应用	25
图 6: 带 MAIN_RI 功能的睡眠应用	26
图 7: 不支持 USB 挂起功能的睡眠应用	26
图 8: 模块供电电路	28
图 9: 供电电路参考设计	29
图 10: 开集驱动开机参考电路	29
图 11: 按键开机参考电路	30
图 12: 开机时序图	30
图 13: 关机时序图	31
图 14: RESET_N 开集复位参考电路	32
图 15: PWRKEY 开集复位参考电路	33
图 16: 复位时序图	33
图 17: 8-pin USIM 接口参考电路图	34
图 18: 6-pin USIM 接口参考电路图	35
图 19: USB 接口参考设计	36
图 20: 电平转换芯片参考电路	38
图 21: MAIN_DTR、MAIN_RXD 分压参考电路	38
图 22: 晶体管电平转换电路参考设计	39
图 23: 麦克风通道参考电路	40
图 24: 听筒输出参考电路	41
图 25: 带音频功放（外接功放）输出参考电路	41
图 26: PCM 和 I2C 接口参考设计框图	42
图 27: 网络状态指示参考电路	44
图 28: USB_BOOT 接口参考设计电路	45
图 29: 进入紧急下载模式时序	45
图 30: STATUS 参考电路	46
图 31: 射频参考电路	49
图 32: 两层 PCB 板微带线结构	50
图 33: 两层 PCB 板共面波导结构	50
图 34: 四层 PCB 板共面波导结构（参考地为第三层）	50
图 35: 四层 PCB 板共面波导结构（参考地为第四层）	51
图 36: 天线座尺寸（单位：mm）	52
图 37: 与天线座匹配的插头规格	52
图 38: 射频连接器安装图（单位：mm）	53
图 39: 模块俯视及侧视尺寸图	59
图 40: 模块尺寸（底视图）	60
图 41: 推荐封装	61

图 42: 模块俯视图和底视图	62
图 43: 推荐的回流焊温度曲线	64
图 44: 载带尺寸图	66
图 45: 胶盘尺寸图	66
图 46: 模块贴片方向.....	67
图 47: 包装流程.....	68

1 引言

本文档定义了 EC600E-CN 模块及其与客户应用连接的空中接口和硬件接口。

本文档可以帮助客户快速了解模块的硬件接口规范、电气特性、机械规范以及其他相关信息。通过此文档，结合移远通信提供的应用手册和用户指导书，客户可以快速应用模块于无线应用。

1.1. 特殊符号

表 1：特殊符号

符号	定义
*	若无特别说明，模块功能、特性、接口、引脚名称、AT 命令或参数后所标记的星号（*）表示该功能、特性、接口、引脚、AT 命令或参数正在开发中，因此暂不支持；模块子型号后所标记的星号（*）表示该子型号暂无样品。

2 产品综述

2.1. 频段及功能

EC600E-CN 是一款 LTE-FDD、LTE-TDD 无线通信模块，支持 LTE-FDD 和 LTE-TDD 数据连接。模块支持的频段如下表所示：

表 2：模块支持的频段

网络制式	频段
LTE-FDD	B1/B3/B5/B8
LTE-TDD	B34/B38/B39/B40/B41（140 MHz）

模块封装紧凑，仅为 21.9 mm × 22.9 mm × 2.4 mm，能满足大部分 M2M 应用需求，例如自动化领域、智能计量、跟踪系统、安防系统、路由器、无线 POS 机、移动计算设备、PDA 电话和平板电脑等。

模块是贴片式模块，共有 96 个引脚，其中 76 个为 LCC 引脚，其余 20 个为 LGA 引脚。

基于睡眠模式下 VDD_EXT 的下电情况，模块有以下两种硬件版本，详情请联系移远通信技术支持：

- 睡眠模式下，VDD_EXT 下电。
- 睡眠模式下，VDD_EXT 不下电。

2.2. 关键特性

下表详细描述了模块的主要性能。

表 3：主要性能

参数	说明
供电	<ul style="list-style-type: none"> VBAT 供电电压范围：3.3~4.3 V 典型供电电压：3.8 V
发射功率	<ul style="list-style-type: none"> LTE 频段：Class 3 (23 dBm \pm2.7 dB)
LTE 特性	<ul style="list-style-type: none"> 最大支持 Cat 1 FDD 和 TDD 支持 1.4/3/5/10/15/20 MHz 射频带宽 LTE-FDD：最大下行速率 10 Mbps，最大上行速率 5 Mbps LTE-TDD：最大下行速率 8.96 Mbps，最大上行速率 3.1 Mbps
网络协议特性	<ul style="list-style-type: none"> 支持 TCP/UDP/PPP/NTP/NITZ/FTP/HTTP/PING/CMUX*/HTTPS/FTPS/SSL/FILE/MQTT/MMS*/SMTP*/SMTPS*协议 支持 PPP 协议的 PAP 和 CHAP 认证
短消息（SMS）	<ul style="list-style-type: none"> 文本与 PDU 模式 点对点短消息收发 短消息小区广播 短消息存储：默认储存至 ME
USIM 接口	<ul style="list-style-type: none"> 支持 USIM 卡：1.8 V 和 3.0 V
音频特性	<ul style="list-style-type: none"> 支持 1 路数字音频接口：PCM 接口 支持 1 路模拟音频输入和 1 路模拟音频输出（内置 Codec） 支持回音消除和噪声抑制
PCM 接口	<ul style="list-style-type: none"> 用于音频数据传输，内接或外接 Codec 芯片
I2C 接口	<ul style="list-style-type: none"> 支持 I2C 标准协议 仅支持主模式
USB 接口	<ul style="list-style-type: none"> 符合 USB 2.0 规范（仅支持从模式） 数据传输速率：最高达 480 Mbps 用于 AT 命令通信、数据传输、软件调试、固件升级、日志输出 USB 转串口驱动：支持 Windows 7/8/8.1/10/11、Linux 2.6~5.18、Android 4.x~13.x 等操作系统下的 USB 驱动
UART 接口	<p>主 UART：</p> <ul style="list-style-type: none"> 用于 AT 命令通信、数据传输 最大波特率 921600 bps，默认波特率 115200 bps 支持 RTS 和 CTS 硬件流控 <p>调试 UART：</p> <ul style="list-style-type: none"> 用于日志输出

	<ul style="list-style-type: none"> ● 支持波特率 115200 bps 和 3 Mbps
AT 命令	<ul style="list-style-type: none"> ● 支持 3GPP TS 27.007 和 3GPP TS 27.005 定义的命令 ● 支持移远通信增强型 AT 命令
网络指示	<ul style="list-style-type: none"> ● NET_MODE 指示注册的网络制式 ● NET_STATUS/USB_BOOT 指示网络状态
天线接口	<ul style="list-style-type: none"> ● 主天线接口 (ANT_MAIN) ● 50 Ω 特性阻抗
物理特征	<ul style="list-style-type: none"> ● 尺寸: (21.9 \pm 0.15) mm \times (22.9 \pm 0.15) mm \times (2.4 \pm 0.2) mm ● 重量: 约 2.3 g
温度范围	<ul style="list-style-type: none"> ● 正常工作温度: -35 ~ +75 $^{\circ}\text{C}$ ¹ ● 扩展工作温度: -40 ~ +85 $^{\circ}\text{C}$ ² ● 存储温度: -40 ~ +90 $^{\circ}\text{C}$
固件升级	<ul style="list-style-type: none"> ● 可通过 USB 接口或 DFOTA 升级
RoHS	<ul style="list-style-type: none"> ● 所有器件完全符合 EU RoHS 标准

¹ 表示当模块在此温度范围内工作时，模块的相关性能满足 3GPP 标准要求。

² 表示当模块在此温度范围内工作时，模块仍能保持正常工作状态，具备短信、数据传输等功能，不会出现不可恢复的故障；射频频谱、网络基本不受影响，仅个别指标如输出功率等参数的值可能会超出 3GPP 标准的范围。当温度返回至正常工作温度范围时，模块的各项指标仍符合 3GPP 标准。

2.3. 功能框图

下图为模块的功能框图，阐述了其如下主要功能：

- 电源管理
- 基带部分
- 射频部分
- 外围接口

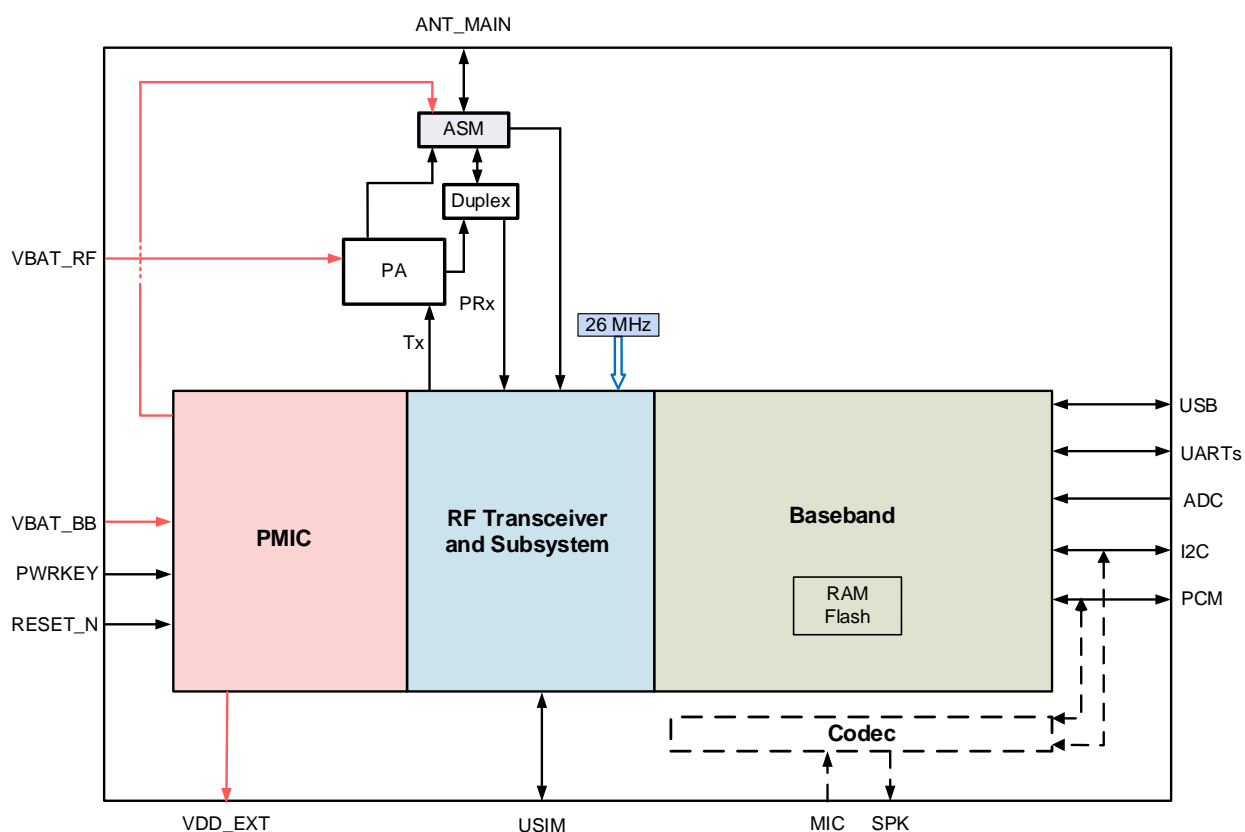


图 1：功能框图

2.4. 评估板套件

移远通信提供评估板（UMTS<E EVB）及相关配件，用于模块的测试和使用。更多详细信息，详细信息请参考文档 [1]。

3 应用接口

3.1. 基本描述

模块共有 96 个引脚，其中 76 个为 LCC 引脚，另外 20 个为 LGA 引脚。

后续章节将详细阐述模块各组接口的功能：

- 电源
- USIM 接口
- USB 接口
- UART
- 模拟音频接口（内置 Codec）
- PCM 和 I2C 接口
- 网络状态指示接口
- USB_BOOT 接口
- 运行状态指示接口
- ADC 接口
- MAIN_RI

3.2. 引脚分配图

下图为模块引脚分配图：

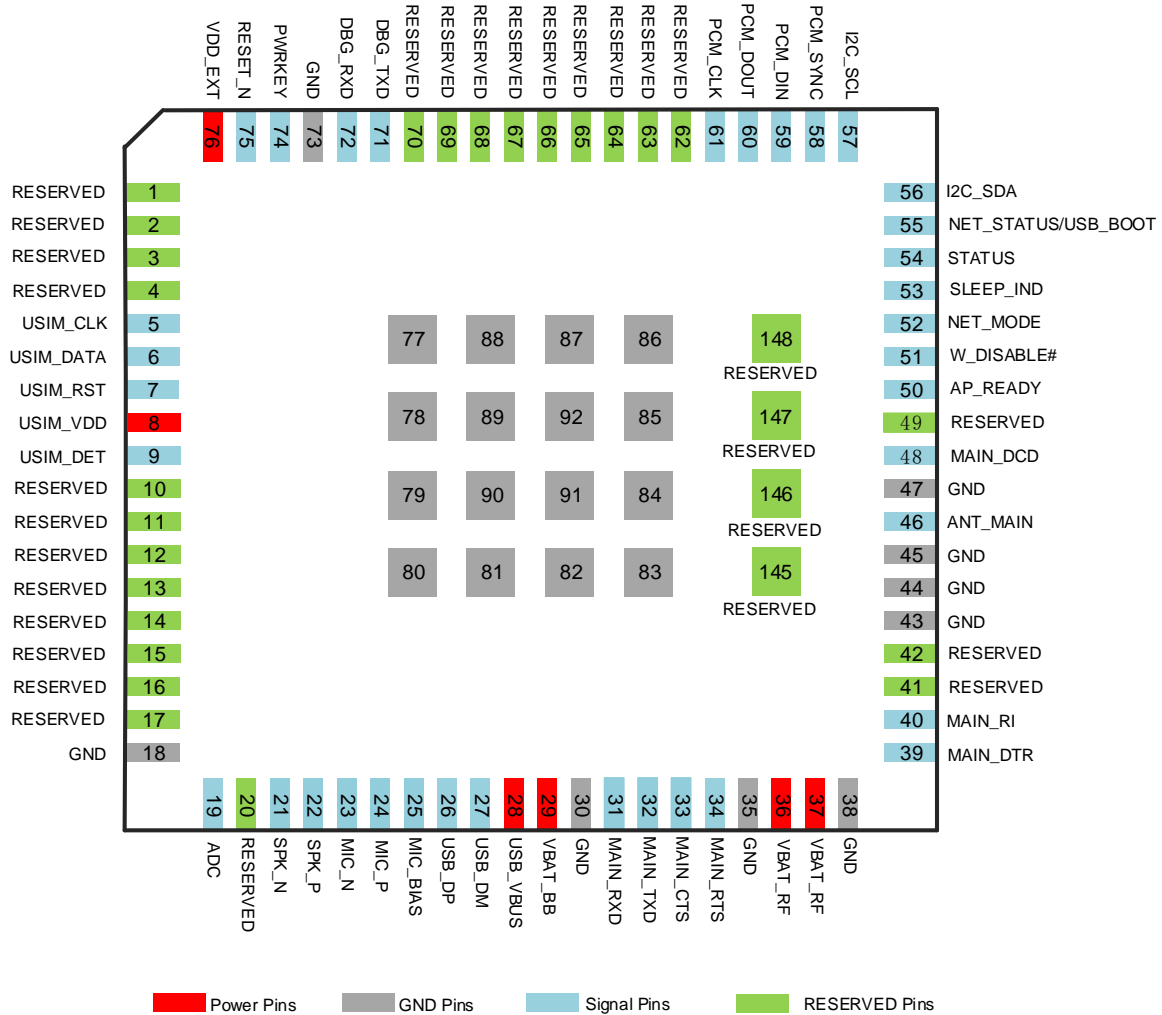


图 2：模块引脚分配俯视图

备注

1. 若无需进入紧急下载模式，模块开机前，请勿将 NET_STATUS/USB_BOOT 引脚上拉到高电平。
2. 模拟音频功能可选，如需此功能请联系移远通信技术支持。
3. 睡眠模式下，电压域为 VDD_EXT 的引脚均会下电，且高电平引脚会随着寻呼周期输出周期性脉冲。即主 UART 部分引脚（引脚 31~34）、调试 UART（引脚 71、72）、NET_STATUS/USB_BOOT（引脚 55）、PCM 和 I2C 接口（引脚 56~61）、均会下电，失去驱动能力、停止状态指示或数据传输。设计电路时请注意。
4. 所有 RESERVED 引脚及不用的引脚请保持悬空。

3.3. 引脚描述表

下表详细描述了模块的引脚定义。DC 特性包含电压域、额定电流信息等。

表 4：I/O 参数定义

类型	描述
AI	模拟输入
AO	模拟输出
AIO	模拟输入/输出
DI	数字输入
DO	数字输出
DIO	数字输入/输出
PI	电源输入
PO	电源输出

表 5：引脚描述

模块输入电源					
引脚名	引脚号	I/O	描述	DC 特性	备注
VBAT_BB	29	PI	模块基带电源	Vmax = 4.3 V Vmin = 3.3 V Vnom = 3.8 V	外部电源需提供 0.5 A 的载流能力。建议外部增加 TVS 管。建议预留测试点。
VBAT_RF	36、37	PI	模块射频电源		外部电源需提供 1.5 A 的载流能力。建议外部增加 TVS 管。建议预留测试点。
GND	18、30、35、38、43~45、47、73、77~92				
模块输出电源					
引脚名	引脚号	I/O	描述	DC 特性	备注

VDD_EXT	76	PO	外部电路 1.8 V 供电	Vnom = 1.8 V	<p>须预留测试点。</p> <p>可为外部 GPIO 提供上拉。</p> <p>使用时需加 1 个 1 μF 的电容。</p> <p>睡眠模式下 VDD_EXT 下电版本： Iomax = 50 mA。</p> <p>睡眠模式下 VDD_EXT 不下电版本：仅可用于外部上拉（上拉电阻 \geq 4.7 kΩ）。</p>
---------	----	----	---------------	--------------	---

开/关机

引脚名	引脚号	I/O	描述	DC 特性	备注
PWRKEY	74	DI	模块开/关机	V _{IHmin} = 1.33 V V _{ILmax} = 0.5 V	高电平电压： 1.5/2.0 V。 低电平有效。 建议预留测试点。
RESET_N	75	DI	模块复位		高电平电压：1.2 V。 低电平有效。

状态指示接口

引脚名	引脚号	I/O	描述	DC 特性	备注
NET_MODE	52	DO	注册的网络制式指示	V _{OHmin} = 1.44 V V _{OLmax} = 0.27 V	不用则悬空。
SLEEP_IND	53	DO	睡眠模式指示		
STATUS	54	DO	运行状态指示		

USB 接口

引脚名	引脚号	I/O	描述	DC 特性	备注
USB_DP	26	AIO	USB 2.0 差分数据 (+)	Vmax = 5.25 V Vmin = 3.0 V Vnom = 5.0 V	要求 90 Ω 差分阻抗。 须预留测试点。
USB_DM	27	AIO	USB 2.0 差分数据 (-)		
USB_VBUS	28	AI	USB 检测		须预留测试点。

USIM 接口					
引脚名	引脚号	I/O	描述	DC 特性	备注
USIM_CLK	5	DO	USIM 卡时钟	USIM_VDD	
USIM_DATA	6	DIO	USIM 卡数据		
USIM_RST	7	DO	USIM 卡复位		
				Iomax = 34 mA	
USIM_VDD	8	PO	USIM 卡供电电源	低电压: Vmax = 1.85 V Vmin = 1.75 V 高电压: Vmax = 3.05 V Vmin = 2.95 V	模块自动识别 1.8 V 或 3.0 V USIM 卡。
USIM_DET	9	DI	USIM 卡插拔检测	VIHmin = 1.33 V VILmax = 0.42 V	不用则悬空。
主 UART					
引脚名	引脚号	I/O	描述	DC 特性	备注
MAIN_RXD	31	DI	主 UART 接收	VDD_EXT	不用则悬空。
MAIN_TXD	32	DO	主 UART 发送		
MAIN_CTS	33	DO	模块清除发送		连接至外设的 CTS。 不用则悬空。
MAIN_RTS	34	DI	请求发送至模块		连接至外设的 RTS。 不用则悬空。
MAIN_DTR	39	DI	主 UART 数据终端就绪	VIHmin = 1.33 V VILmax = 0.42 V	不用则悬空。
MAIN_RI	40	DO	主 UART 输出振铃提示	VOHmin = 1.44 V VOLmax = 0.27 V	
MAIN_DCD	48	DO	主 UART 输出载波检测		
调试 UART					
引脚名	引脚号	I/O	描述	DC 特性	备注
DBG_TXD	71	DO	调试 UART 发送	VDD_EXT	建议预留测试点。
DBG_RXD	72	DI	调试 UART 接收		

ADC 接口

引脚名	引脚号	I/O	描述	DC 特性	备注
ADC	19	AI	通用 ADC 接口	电压范围： 0~1.2 V	不用则悬空。

PCM & I2C 接口

引脚名	引脚号	I/O	描述	DC 特性	备注
I2C_SDA	56	DIO	I2C 串行数据	VDD_EXT	建议 I2C 接口加外部上拉。 若模块内置 Codec，PCM、I2C 接口连接内部 Codec 芯片。 若模块无内置 Codec，PCM、I2C 接口可外接 Codec 芯片。 不用则悬空。
I2C_SCL	57	DO	I2C 串行时钟		
PCM_SYNC	58	DO	PCM 帧同步		
PCM_DIN	59	DI	PCM 数据输入		
PCM_DOUT	60	DO	PCM 数据输出		
PCM_CLK	61	DO	PCM 时钟		

天线接口

引脚名	引脚号	I/O	描述	DC 特性	备注
ANT_MAIN	46	AIO	主天线接口		50 Ω 特性阻抗。

模拟音频接口（可选）³

引脚名	引脚号	I/O	描述	DC 特性	备注
SPK_N	21	AO	模拟差分音频输出通道（-）		可驱动 32 Ω 听筒，功率 50 mW。若输出功率无法满足需求，可外接功放器件。 不用则悬空。
SPK_P	22	AO	模拟差分音频输出通道（+）		
MIC_N	23	AI	麦克风输入通道（-）		
MIC_P	24	AI	麦克风输入通道（+）		不用则悬空。
MIC_BIAS	25	AO	麦克风偏置电压		不用则悬空。

其他引脚

引脚名	引脚号	I/O	描述	DC 特性	备注
-----	-----	-----	----	-------	----

³ 模块的模拟音频接口为可选功能，若需此功能，请联系移远通信技术支持。

AP_READY	50	DI	应用处理器睡眠状态检测	$V_{IHmin} = 1.33\text{ V}$ $V_{ILmax} = 0.42\text{ V}$	不用则悬空。
W_DISABLE#	51	DI	飞行模式控制		默认上拉，低电平有效。不用则悬空。
NET_STATUS/ USB_BOOT	55	DO	网络状态指示	VDD_EXT	模块成功开机后作 NET_STATUS 功能输出。 模块正常开机前禁止上拉。
		DI	强制模块进入紧急下载模式		模块开机前，上拉 USB_BOOT 至 VDD_EXT 可进入紧急下载模式。 高电平有效。 须预留测试点。

预留引脚

引脚名	引脚号	备注
RESERVED	1~4、10~17、20、41、42、49、62~70、145~148	

模块的部分引脚分为 WAKEUP、AGPIO、AGPIOWU 三种类型，这三种类型的引脚特性如下。

表 6: WAKEUP、AGPIO、AGPIOWU 引脚特性

WAKEUP 引脚	特性
<ul style="list-style-type: none"> USB_VBUS USIM_DET 	<ul style="list-style-type: none"> 具有唤醒中断功能，若睡眠模式下 VDD_EXT 下电，则不能作为 WAKEUP 引脚的上拉电源。 USIM_DET 高电平电压约为 1.2 V。 模块在睡眠模式下，电平状态保持不变。
AGPIOWU 引脚	特性
<ul style="list-style-type: none"> W_DISABLE# AP_READY MAIN_DTR 	<ul style="list-style-type: none"> 具有唤醒中断功能，若睡眠模式下 VDD_EXT 下电，则不能作为 AGPIOWU 引脚的上拉电源。 高电平电压约为 1.2 V。 模块在睡眠模式下，电平状态保持不变。
AGPIO 引脚	特性
<ul style="list-style-type: none"> MAIN_DCD SLEEP_IND STATUS NET_MODE MAIN_RI 	<ul style="list-style-type: none"> 模块在睡眠模式下，电平状态保持不变。

3.4. 工作模式

表 7：工作模式

模式	功能
全功能模式	空闲 软件正常运行。模块注册上网络，但与网络无数据交互。
	数据 网络连接正常。此模式下，模块功耗取决于网络设置和数据传输速率。
最少功能模式	<ul style="list-style-type: none"> ● AT+CFUN=0 可以将模块设置成最少功能模式。 ● 射频和 USIM 卡均不工作。
飞行模式	<ul style="list-style-type: none"> ● AT+CFUN=4 或拉低 W_DISABLE# 引脚可以将模块设置成飞行模式。 ● 射频不工作。
睡眠模式	模块的功耗会降至极低，但模块仍可接收寻呼、短信和 TCP/UDP 数据。
关机模式	VBAT_BB、VBAT_RF 供电不断开，软件停止工作。

备注

关于 **AT+CFUN** 详细信息，请参考文档 [2]。

3.5. 节能功能

3.5.1. 睡眠模式

在睡眠模式下，模块的功耗将会降至非常低，后续章节将详细介绍使模块进入睡眠模式的方式。

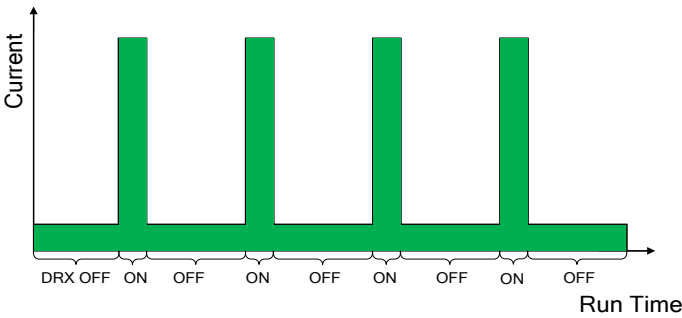


图 3：睡眠模式下模块耗流示意图

备注

1. DRX 周期值由基站通过无线网络发送。
2. 睡眠模式下，电压域为 VDD_EXT 的引脚均会下电，且高电平引脚会随着寻呼周期输出周期性脉冲。即主 UART 部分引脚（引脚 31~34）、NET_STATUS/USB_BOOT（引脚 55）、PCM 和 I2C 接口（引脚 56~61）及调试 UART（引脚 71、72）均会下电，失去驱动能力、停止状态指示或数据传输。设计电路时请注意。

3.5.2. UART 应用场景

当外设和模块通过主 UART 连接的时候，可以通过如下步骤使模块进入睡眠模式：

- 用 **AT+QSCLK=1**⁴ 使能睡眠功能。详细信息请参考文档 [2]。
- 确保 MAIN_DTR 保持高电平或悬空。

模块和外设之间的连接参考下图：

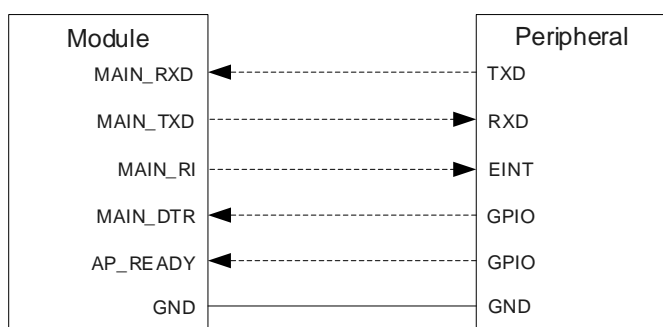


图 4：UART 睡眠应用

- 通过外设拉低 MAIN_DTR 可以唤醒模块。
- 当模块有 URC 需要上报时，MAIN_RI 信号将会唤醒外设；有关 MAIN_RI 的详细功能，请参考第 3.18 章。

⁴ 若用 **AT+QSCLK=2** 使能睡眠功能，则可以通过主 UART 发送任意命令唤醒模块。

3.5.3. USB 应用场景

3.5.3.1. 支持 USB 远程唤醒功能*

主机支持 USB 挂起、唤醒以及 USB 远程唤醒功能，需同时满足如下 3 个条件使模块进入睡眠模式：

- 用 **AT+QSCLK=1** 使能睡眠功能。
- 确保 MAIN_DTR 保持高电平或者悬空。
- 连接至模块 USB 接口的主机 USB 总线进入挂起状态。

参考电路如下：

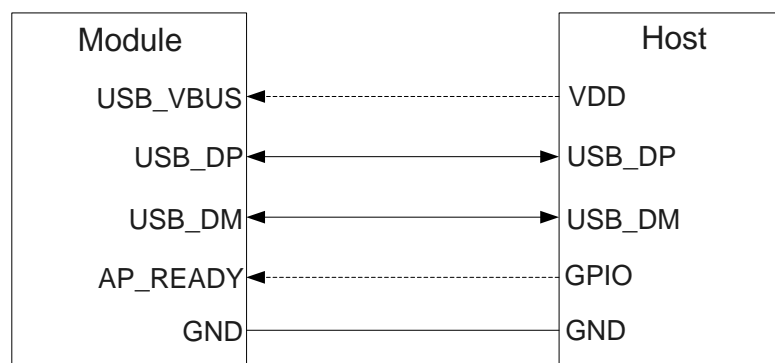


图 5：带 USB 远程唤醒功能的睡眠应用

- 通过 USB 向模块发送数据将会唤醒模块。
- 当模块有 URC 上报时，模块会通过 USB 总线发送远程唤醒信号以唤醒主机。

3.5.3.2. 支持 USB 挂起和唤醒以及 MAIN_RI 功能

主机支持 USB 挂起和唤醒但不支持远程唤醒功能，需要有 MAIN_RI 信号唤醒主机。需同时满足如下 3 个条件使模块进入睡眠模式：

- 用 **AT+QSCLK=1** 使能睡眠功能。
- 确保 MAIN_DTR 保持高电平或者悬空。
- 连接至模块 USB 接口的主机 USB 总线进入挂起状态。

参考电路如下：

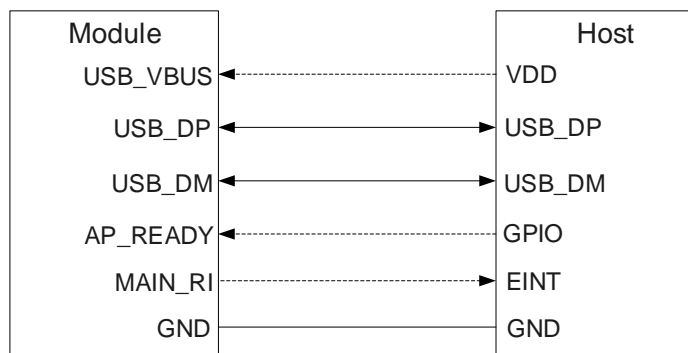


图 6：带 MAIN_RI 功能的睡眠应用

- 通过 USB 向模块发送数据将会唤醒模块。
- 当模块有 URC 上报时，模块会通过 MAIN_RI 唤醒主机。有关 MAIN_RI 的详细功能，请参考第 3.18 章。

3.5.3.3. 不支持 USB 挂起功能

主机不支持 USB 挂起功能，可以通过外部控制电路断开 USB_VBUS 的方式使模块进入睡眠模式：

- 用 **AT+QSCLK=1** 使能睡眠功能。
- 确保 MAIN_DTR 保持高电平或者悬空。
- 断开 USB_VBUS 供电。

参考电路如下：

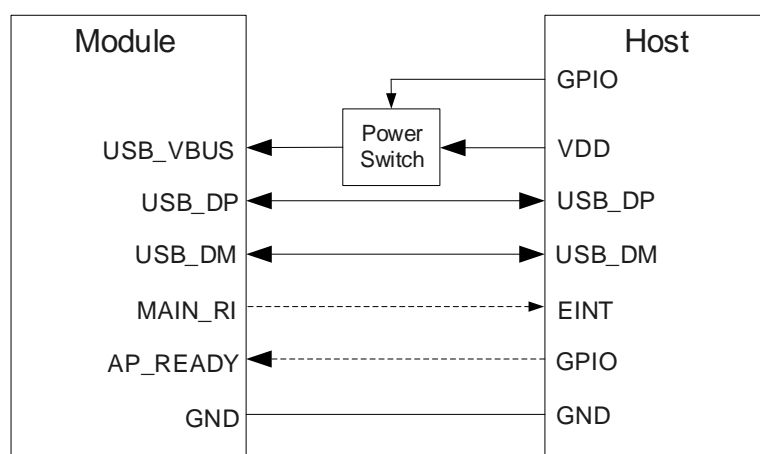


图 7：不支持 USB 挂起功能的睡眠应用

恢复 USB_VBUS 供电即可唤醒模块。

备注

1. 请注意模块和主机之间用虚线连接的信号间的电平匹配。
2. AP_READY 引脚用于检测主机是否被唤醒，可配置成高电平检测或者低电平检测。

3.5.4. 飞行模式

当模块进入飞行模式时，射频功能不可使用，而且所有与射频相关的 AT 命令不可访问。可通过以下方式使模块进入飞行模式：

硬件方式：

W_DISABLE# 引脚默认上拉，其对飞行模式的控制功能软件默认关闭，可通过 **AT+QCFG="airplaneControl",1** 开启。待 W_DISABLE# 对飞行模式的控制功能开启后，拉低该引脚可使模块进入飞行模式。

软件方式：

模式可通过发送 **AT+CFUN=<fun>** 来设置。详细信息请参考文档 [2]。<fun> 参数可以选择 0、1 或 4。

- **AT+CFUN=0**：最少功能模式（关闭射频功能和 USIM 卡）。
- **AT+CFUN=1**：全功能模式（默认）。
- **AT+CFUN=4**：飞行模式（关闭射频功能）。

3.6. 电源设计

3.6.1. 电源引脚

模块的 VBAT 引脚用于连接外部电源，可以分为两个电压域：

- VBAT_RF 引脚用于给模块的射频供电。
- VBAT_BB 引脚用于给模块的基带供电。

下表为模块的电源引脚和地引脚定义。

表 8: VBAT 和地引脚定义

引脚名	引脚号	描述	最小值	典型值	最大值	单位
VBAT_RF	36、37	模块射频电源	3.3	3.8	4.3	V
VBAT_BB	29	模块基带电源	3.3	3.8	4.3	V
GND	18、30、35、38、43~45、47、73、77~92					

3.6.2. 电压稳定性要求

模块的供电范围为 3.3~4.3 V，需要确保输入电压不低于 3.3 V。

为了保证稳定的电压，需要使用低 ESR ($ESR = 0.7 \Omega$) 的 $100 \mu F$ 滤波电容。同时建议分别给 VBAT_BB 和 VBAT_RF 预留 3 个具有最佳 ESR 性能的片式多层陶瓷电容 (MLCC) (100 nF 、 33 pF 和 10 pF)，且电容靠近 VBAT 引脚放置。外部供电电源连接模块时，VBAT_BB 和 VBAT_RF 需要采用星型走线。VBAT_BB 走线宽度应不小于 1 mm ，VBAT_RF 走线宽度应不小于 2 mm 。原则上，VBAT 走线越长，线宽越宽。

另外，为了保证电源稳定，建议在电源前端加 $V_{RWM} = 4.7 \text{ V}$ 、低钳位电压和高反向脉冲电流 I_{pp} 的 TVS 管。参考电路如下：

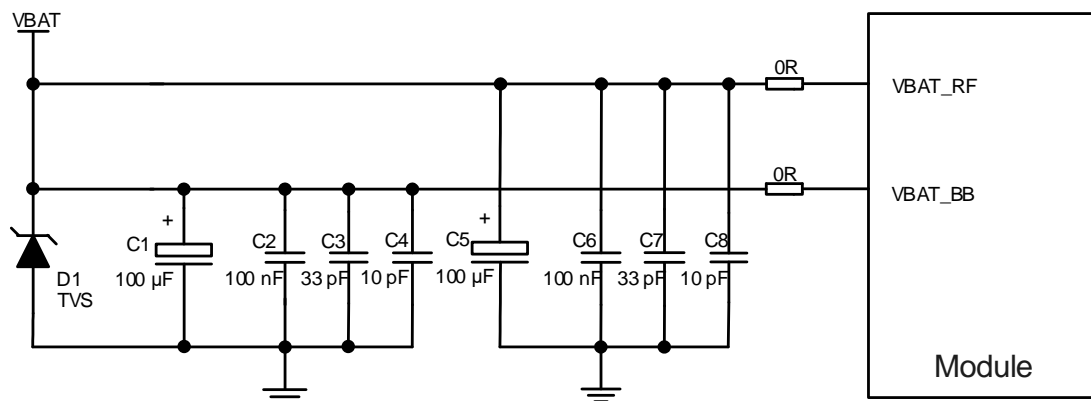


图 8: 模块供电电路

3.6.3. 供电参考电路

电源设计对模块的性能至关重要。供电给模块的电流至少需要 2 A 。若输入电压与模块供电电压之间的电压差较小，则建议选择 LDO 作为供电电源。若输入与输出电压之间存在比较大的电压差，则建议使用开关电源转换器。

下图是 $+5 \text{ V}$ 供电电路的参考设计（器件参数请根据实际设计调整）。

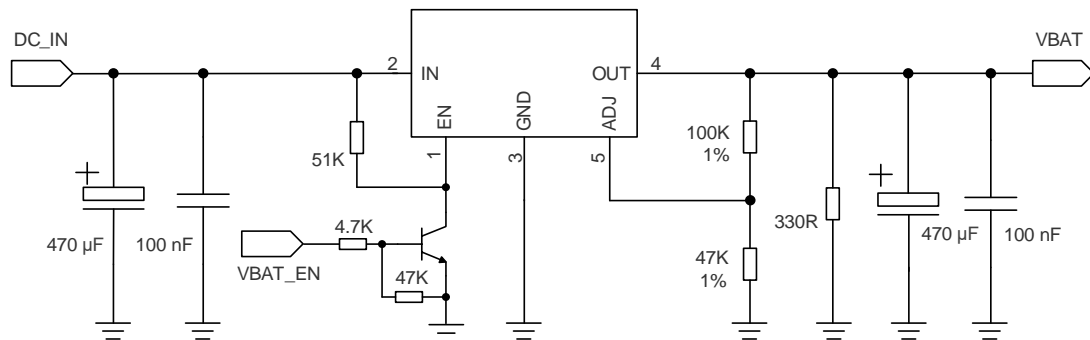


图 9：供电电路参考设计

3.7. 开关机

3.7.1. 开机

3.7.1.1. PWRKEY 开机

表 9：PWRKEY 引脚定义

引脚名	引脚号	I/O	描述	备注
PWRKEY	74	DI	模块开/关机	高电平电压：1.5 /2.0 V。 低电平有效。 建议预留测试点。

当模块处于关机模式，可以通过拉低 PWRKEY 至少 500 ms 使模块开机。推荐使用开集驱动电路来控制 PWRKEY 引脚。参考电路如下：

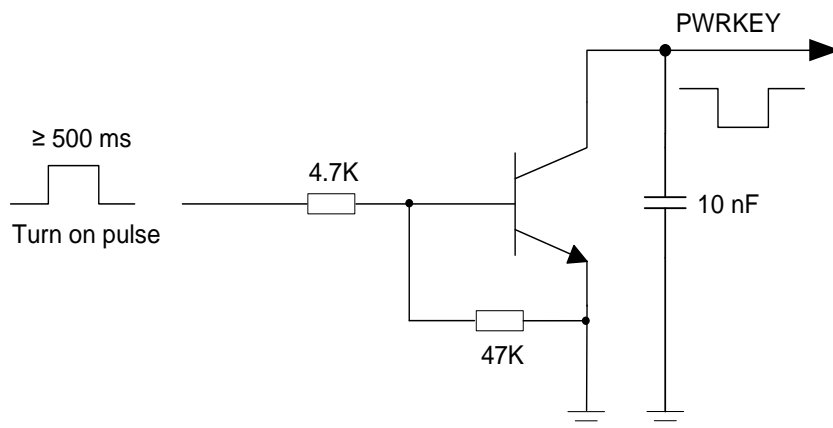


图 10：开集驱动开机参考电路

也可以直接通过按键开关来控制 PWRKEY，为防止接触产生的静电冲击，按键附近需放置一颗 TVS 管用于 ESD 防护。

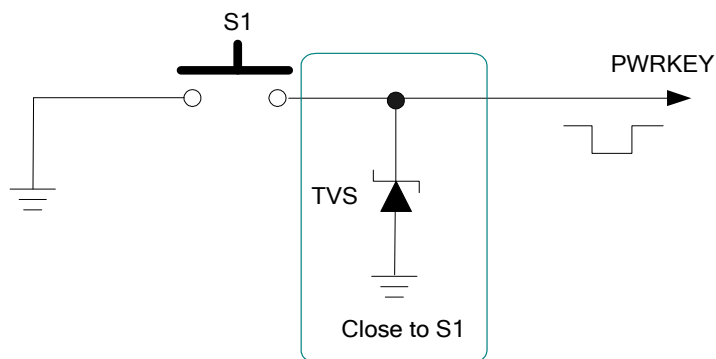


图 11: 按键开机参考电路

开机时序如下。

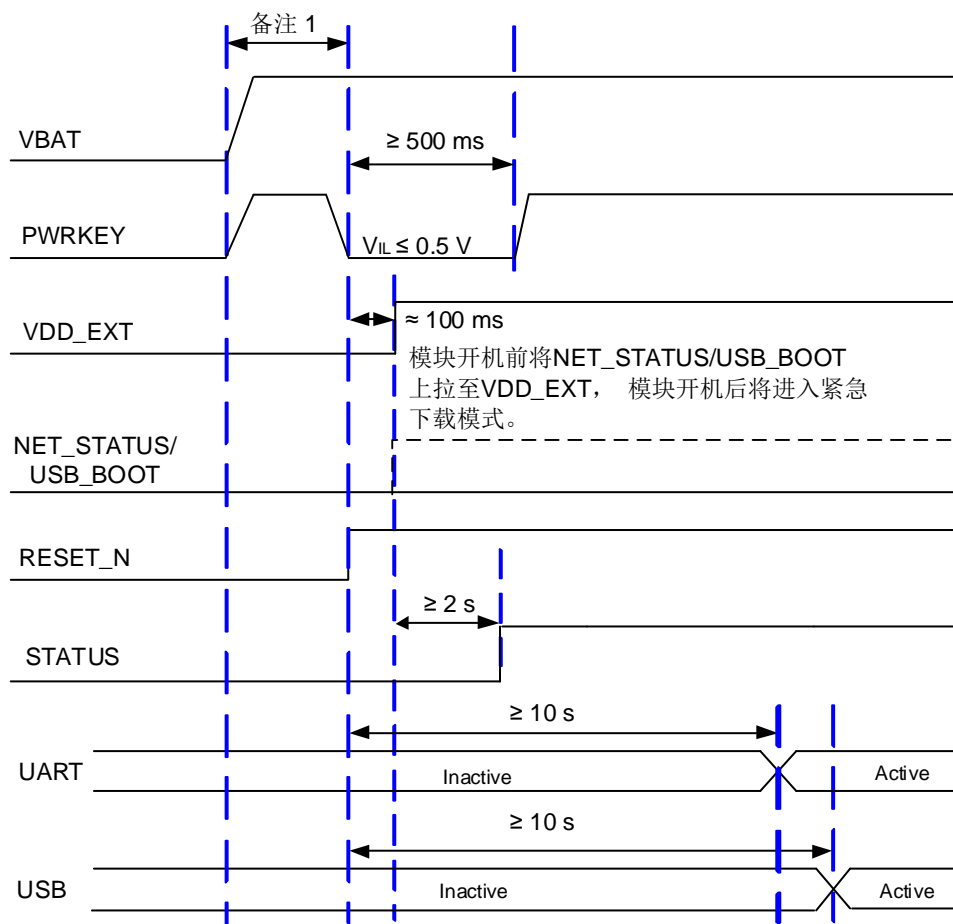


图 12: 开机时序图

备注

1. 在拉低 PWRKEY 引脚之前，需保证 VBAT 电压稳定，建议 VBAT 上电稳定至少 30 ms 后再拉低 PWRKEY。
2. 若需要模块上电自动开机且不需要关机功能，则可以把 PWRKEY 直接下拉到地（下拉电阻建议不大于 4.7 kΩ，默认推荐 4.7 kΩ）或在模块上电前使用 GPIO 控制 PWRKEY 为低电平（开机后 PWRKEY 需继续保持低电平）。

3.7.2. 关机

模块可通过以下方式正常关机：

- 通过 PWRKEY 引脚控制模块关机。
- 发送 AT+QPOWD 关机。

3.7.2.1. PWRKEY 关机

模块在开机状态下，拉低 PWRKEY 引脚至少 650 ms 后释放，模块将执行关机流程。PWRKEY 关机时序如下。

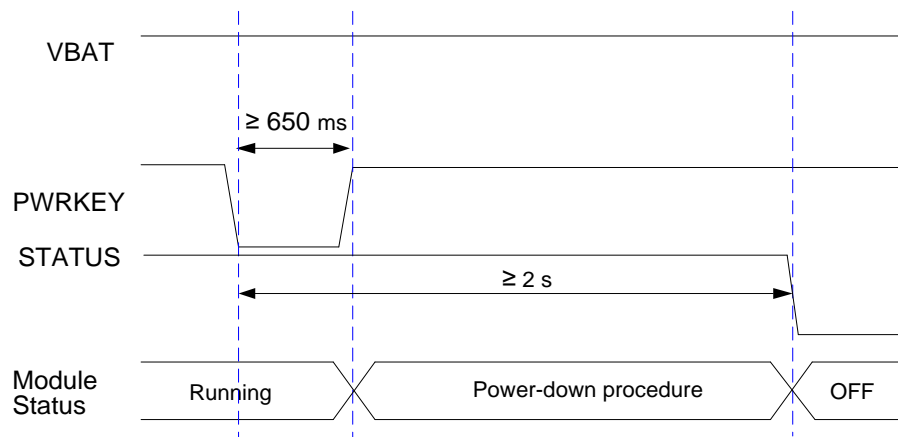


图 13: 关机时序图

3.7.2.2. AT 命令关机

执行 AT+QPOWD 可使模块关机，详情请参考文档 [2]。此操作与拉低 PWRKEY 关机的时序和效果相同。

备注

1. 若使用 PWRKEY 常接地的方式开机，则不能使用 **AT+QPOWD** 执行关机流程。
2. 使用 AT 命令关机时，请确保在关机命令执行后，PWRKEY 一直处于高电平状态，否则模块无法完成关机。

3.8. 复位

模块复位功能需 PWRKEY 与 RESET_N 两个引脚配合完成。RESET_N 信号对干扰比较敏感，建议模块接口走线应尽量短，且需包地处理。

表 10：复位引脚定义

引脚名	引脚号	I/O	描述	备注
RESET_N	75	DI	模块复位	高电平电压：1.2 V。 低电平有效。

客户可使用开集驱动电路控制 RESET_N、PWRKEY 引脚实现模块复位。

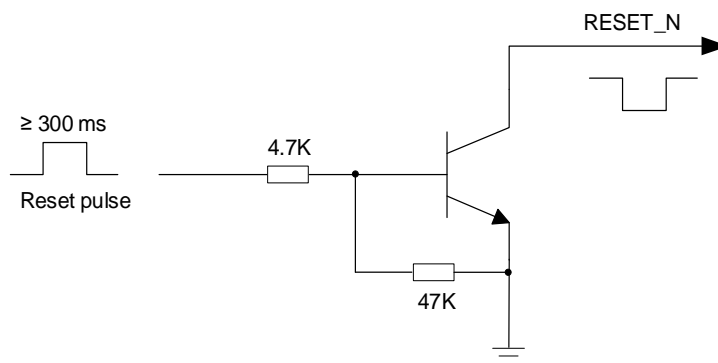


图 14：RESET_N 开集复位参考电路

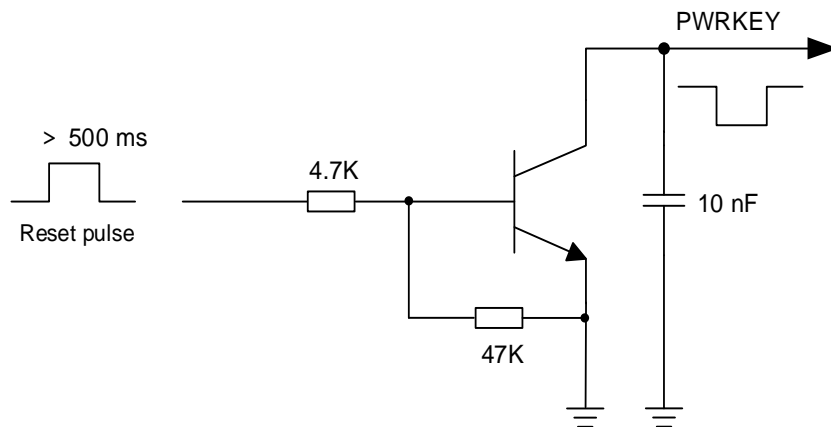


图 15: PWRKEY 开集复位参考电路

复位时序图如下：

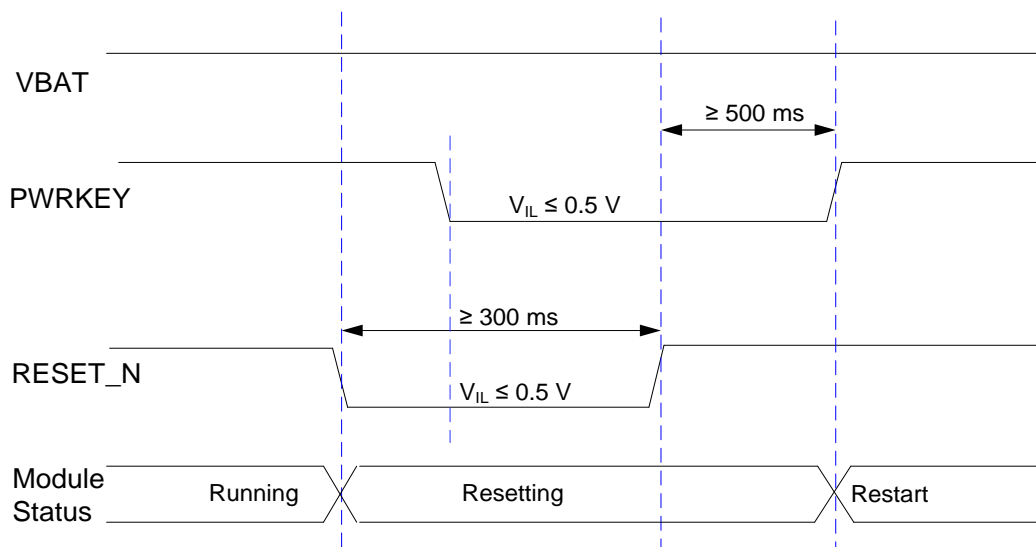


图 16: 复位时序图

备注

1. 在复位时序中，需在 RESET_N 处于低电平时下拉 PWRKEY。
2. 确保 PWRKEY 和 RESET_N 负载电容不超过 10 nF。
3. 在 PWRKEY 常接地的情况下，仅拉低 RESET_N 即可复位。

3.9. USIM 接口

模块的 USIM 接口符合 ETSI 和 IMT-2000 规范，支持 1.8 V 和 3.0 V USIM 卡。

表 11: USIM 接口引脚定义

引脚名	引脚号	I/O	描述	备注
USIM_CLK	5	DO	USIM 卡时钟	
USIM_DATA	6	DIO	USIM 卡数据	
USIM_RST	7	DO	USIM 卡复位	
USIM_VDD	8	PO	USIM 卡供电电源	模块自动识别 1.8 V 或 3.0 V USIM 卡。
USIM_DET	9	DI	USIM 卡插拔检测	不用则悬空。

模块通过 USIM_DET 支持 USIM 卡热插拔，且支持高/低电平检测。此功能默认关闭，可通过 **AT+QSIMDET** 进行配置，详情请参考文档 [2]。

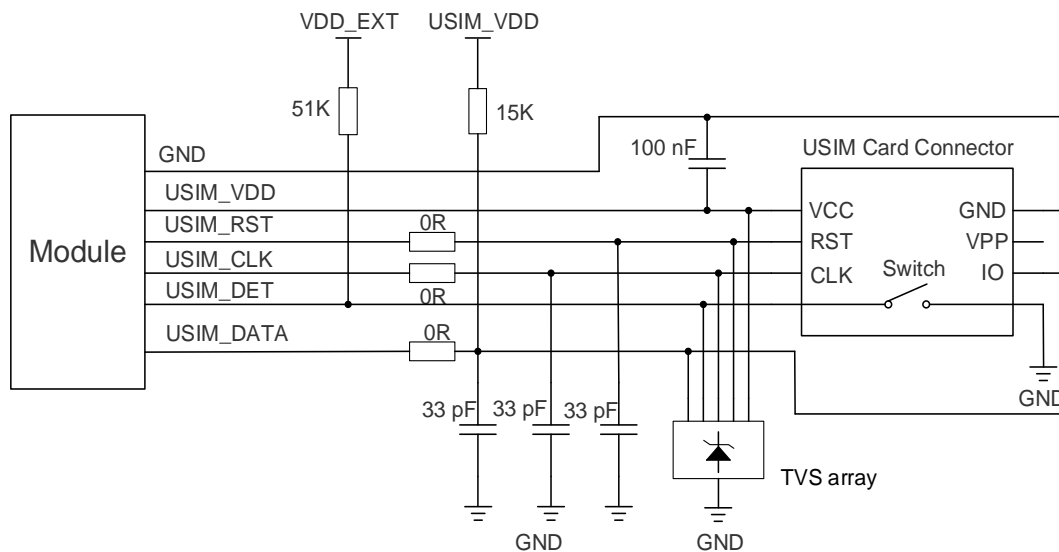


图 17: 8-pin USIM 接口参考电路图

如果无需使用 USIM 卡检测功能，请保持 USIM_DET 引脚悬空。下图为 6-pin USIM 接口参考电路：

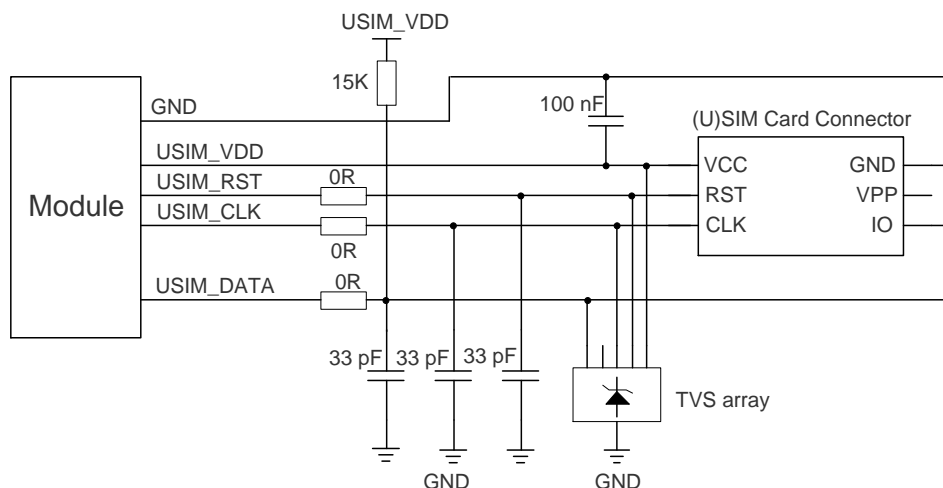


图 18: 6-pin USIM 接口参考电路图

在 USIM 接口的电路设计中，为了确保 USIM 卡的良好性能和可靠性，在电路设计中建议遵循以下原则：

- USIM 卡座靠近模块摆放，尽量保证 USIM 卡信号线布线长度不超过 200 mm。
- USIM 卡信号线布线远离射频线和电源线。
- 请确保 USIM_VDD 与 GND 之间的旁路电容容值不大于 1 μF ，且尽可能靠近 USIM 卡座放置。
- 为防止 USIM_CLK 信号与 USIM_DATA 信号相互串扰，两者布线不能太靠近，并且在两条走线之间需增加地屏蔽。
- 为确保良好的 ESD 性能，建议在 USIM 卡引脚增加 TVS 阵列，其寄生电容应小于 15 pF。在模块和 USIM 卡之间串联 0 Ω 的电阻便于调试。在 USIM_DATA、USIM_CLK 和 USIM_RST 线上并联 33 pF 电容用于滤除射频干扰。USIM 卡的外围器件应尽量靠近 USIM 卡座摆放。
- 当 USIM 卡走线过长，或者有比较近的干扰源的情况下，USIM_DATA 上的上拉电阻有利于增加 USIM 卡的抗干扰能力。建议将上拉电阻靠近 USIM 卡座放置。

备注

睡眠模式下，对于 VDD_EXT 下电版本，USIM_DET 的上拉电源需接外部 1.8 V 电源；对于 VDD_EXT 不下电版本，USIM_DET 的上拉电源可接 VDD_EXT。

3.10.USB 接口

模块的 USB 接口符合 USB 2.0 规范，仅支持 USB 从模式。支持全速（12 Mbps）和高速（480 Mbps）模式。该接口可用于 AT 命令通信、数据传输、软件调试、固件升级、日志输出。

表 12: USB 接口引脚定义

引脚名	引脚号	I/O	描述	备注
USB_VBUS	28	AI	USB 检测	须预留测试点。
USB_DP	26	AIO	USB 2.0 差分数据 (+)	要求 90 Ω 差分阻抗。
USB_DM	27	AIO	USB 2.0 差分数据 (-)	须预留测试点。

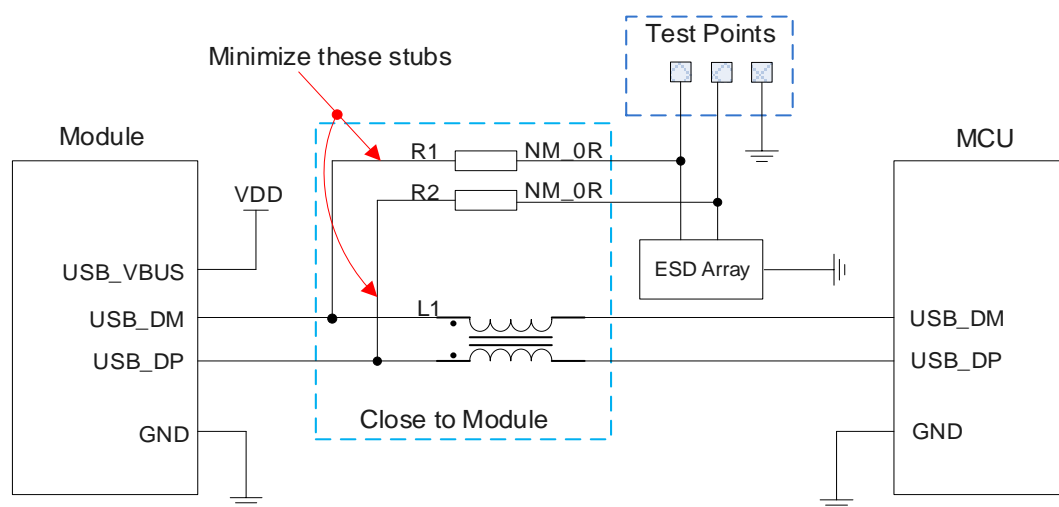


图 19: USB 接口参考设计

建议在 MCU 与模块间串联一个共模电感 L1 来抑制 EMI 干扰。同时，建议在模块与测试点之间串联 R1 和 R2（0 Ω ）电阻以便于调试，且电阻默认不贴。为了满足 USB 数据线信号完整性的要求，L1、R1、R2 应靠近模块放置，且电阻之间需要靠近放置，连接测试点的桩线应保持尽量短。

在 USB 接口的电路设计中，为了确保 USB 的性能，在电路设计中建议遵循以下原则：

- USB 走线需包地处理，走 90 Ω 的阻抗差分线。
- USB 走线需远离晶振、振荡器、磁性装置和射频信号等，避免造成干扰。建议 USB 信号线走内层差分走线且上下左右立体包地。
- 注意 ESD 防护器件的寄生电容对 USB 数据走线的影响。一般情况下，建议 USB 2.0 ESD 防护器件的寄生电容不超过 2 pF。
- ESD 防护器件尽量靠近 USB 接口放置。

如需了解更多关于 USB 2.0 规范的信息，请访问 <http://www.usb.org/home>。

备注

USB 接口须预留测试点，以便获取日志，定位客户问题。

3.11.UART

模块提供两路 UART：主 UART 和调试 UART。下面描述了这两个接口的主要特性：

- 主 UART：支持 4800 bps、9600 bps、19200 bps、38400 bps、57600 bps、115200 bps、230400 bps、460800 bps、921600 bps 波特率，默认波特率为 115200 bps。可用于 AT 命令通信、数据传输。支持 RTS 和 CTS 硬件流控。
- 调试 UART：支持波特率 115200 bps 和 3 Mbps，用于日志输出。

表 13：UART 引脚定义

引脚名	引脚号	I/O	描述	备注
MAIN_RXD	31	DI	主 UART 接收	不用则悬空。
MAIN_TXD	32	DO	主 UART 发送	
MAIN_CTS	33	DO	模块清除发送	连接至外设的 CTS。 不用则悬空。
MAIN_RTS	34	DI	请求发送至模块	连接至外设的 RTS。 不用则悬空。
MAIN_DTR	39	DI	主 UART 数据终端就绪	不用则悬空。
MAIN_RI	40	DO	主 UART 输出振铃提示	不用则悬空。
MAIN_DCD	48	DO	主 UART 输出载波检测	
DBG_TXD	71	DO	调试 UART 发送	建议预留测试点。
DBG_RXD	72	DI	调试 UART 接收	

模块的 UART 电平为 1.8 V。若外部设备电平为 1.8 V，MAIN_RXD、MAIN_TXD 直连时，模块的 MAIN_TXD 需接 10 kΩ 电阻上拉至 1.8 V，防止在模块处于睡眠模式时外部设备收到误码信息。若外部设备电平为 3.3 V，则需在模块和外部设备的 UART 连接中增加电平转换器。

使用电平转换 IC 进行电路匹配时，需要注意：

- 1) 睡眠模式下, VDD_EXT 不下电版本: VCCA 可连接 VDD_EXT。
- 2) 睡眠模式下, VDD_EXT 下电版本: VDD_EXT 不能作为 MAIN_DTR、MAIN_RXD 的上拉电源。
有两种解决方案:
 - a) MAIN_RXD 和 MAIN_DTR 不用电平转换 IC, 单独使用电阻分压电路设计。
 - b) 使用外部 1.8 V 替代 VDD_EXT 连接 VCCA。

如下分别为使用电平转换芯片的参考电路设计和 MAIN_DTR、MAIN_RXD 分压电路参考设计:

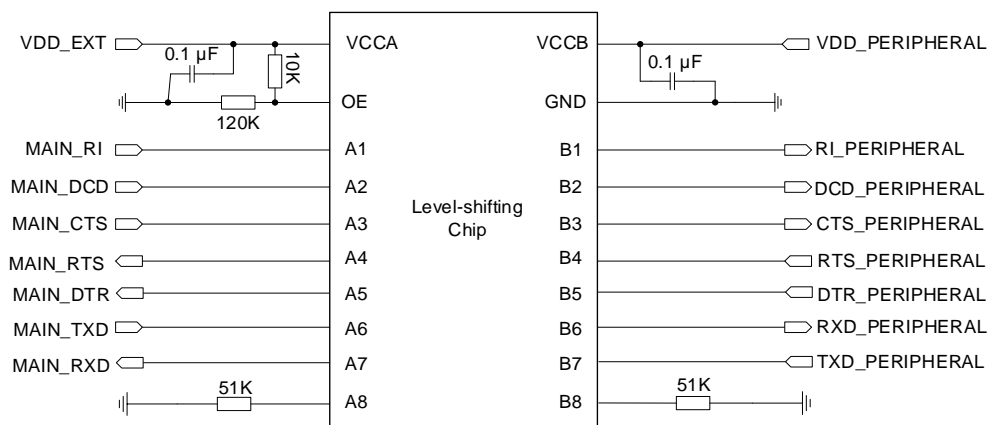


图 20: 电平转换芯片参考电路

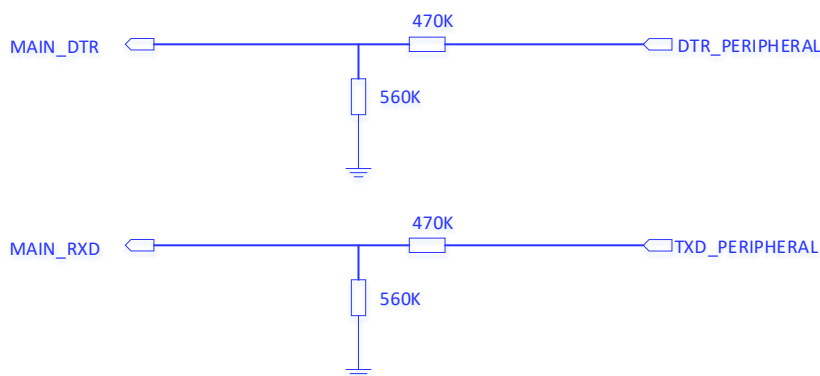


图 21: MAIN_DTR、MAIN_RXD 分压参考电路

另一种电平转换电路如下图所示。如下虚线部分的输入和输出电路设计可参考实线部分, 需注意连接方向。另外需要注意:

- 1) 睡眠模式下, VDD_EXT 下电版本: MAIN_DTR、MAIN_RXD 请采用分压电路设计 (参考图 21), 或使用外部 1.8 V 替代 VDD_EXT。
- 2) 睡眠模式下, VDD_EXT 不下电版本: 晶体管电路可正常使用 VDD_EXT 进行设计。

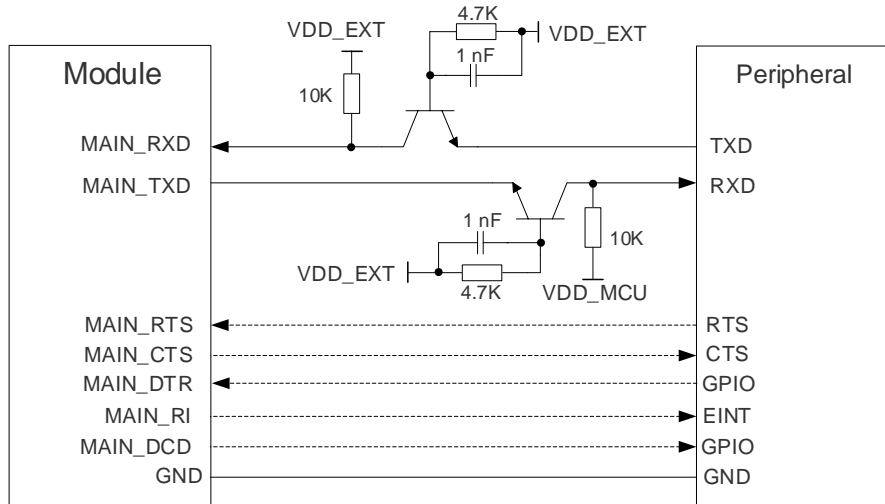


图 22: 晶体管电平转换电路参考设计

备注

1. 上图的晶体管电平转换电路不适用于波特率超过 460 kbps 的应用。
2. 请务必留意，串口硬件流控 CTS、RTS 引脚采用直连方式，并注意输入输出方向。
3. MAIN_DTR、MAIN_RXD 分压电路中使用的分压电阻阻值需根据客户端接口电平调整。
4. 对于睡眠模式下，VDD_EXT 下电版本，若不用 UART 唤醒功能，则 MAIN_RXD 可上拉至 VDD_EXT，不采用电阻分压设计。

3.12.模拟音频接口（可选）

模块（内置 Codec）提供了 1 路模拟音频输入通道和 1 路模拟音频输出通道。模块的模拟音频接口为可选功能，若需此功能，请联系移远通信技术支持。

表 14: 音频接口引脚定义

引脚名	引脚号	I/O	描述	备注
SPK_N	21	AO	模拟差分音频输出通道 (-)	可驱动 32 Ω 听筒，功率 50 mW。若输出功率无法满足需求，可外接功放器件。不用则悬空。
SPK_P	22	AO	模拟差分音频输出通道 (+)	
MIC_N	23	AI	麦克风输入通道 (-)	不用则悬空。
MIC_P	24	AI	麦克风输入通道 (+)	

MIC_BIAS	25	AO	麦克风偏置电压
----------	----	----	---------

- 音频输入通道可以用作麦克风输入，麦克风通常选用驻极体麦克风。
- 音频输出通道可以用于听筒或者扬声器（需外置音频功放）输出，音频输出通道支持输出语音及铃声等功能。

3.12.1. 模拟音频接口设计注意事项

话柄及免提的麦克风建议采用内置射频滤波双电容（如 10 pF 和 33 pF）的驻极体麦克风，从干扰源头滤除射频干扰，会很大程度改善耦合 TDD 噪音。

PCB 板上的射频滤波电容摆放位置要尽量靠近音频器件或音频接口，走线尽量短，要先经过滤波电容再到其他点。

天线的位置离音频元件和音频走线尽量远，减少辐射干扰，电源走线和音频走线不能平行，电源走线尽量远离音频走线。

差分音频走线必须遵循差分信号的布线规则。

3.12.2. 麦克风接口电路

麦克风参考电路如下图所示：

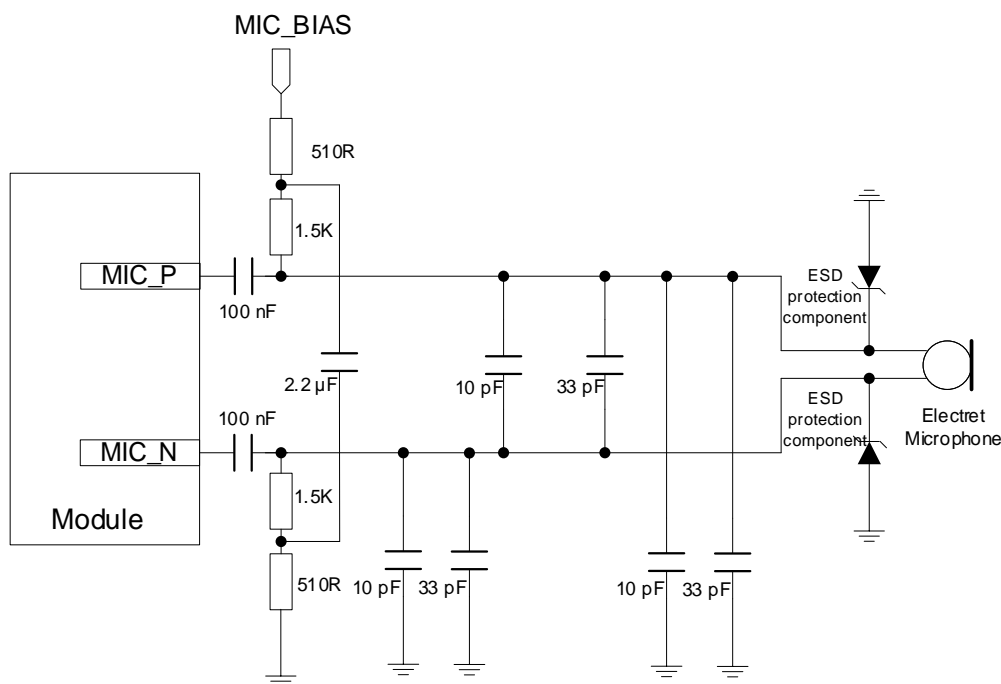


图 23：麦克风通道参考电路

备注

由于麦克风通道对 ESD 较为敏感，建议不要省略麦克风通道的 ESD 防护器件。

3.12.3. 听筒接口与扬声器接口电路

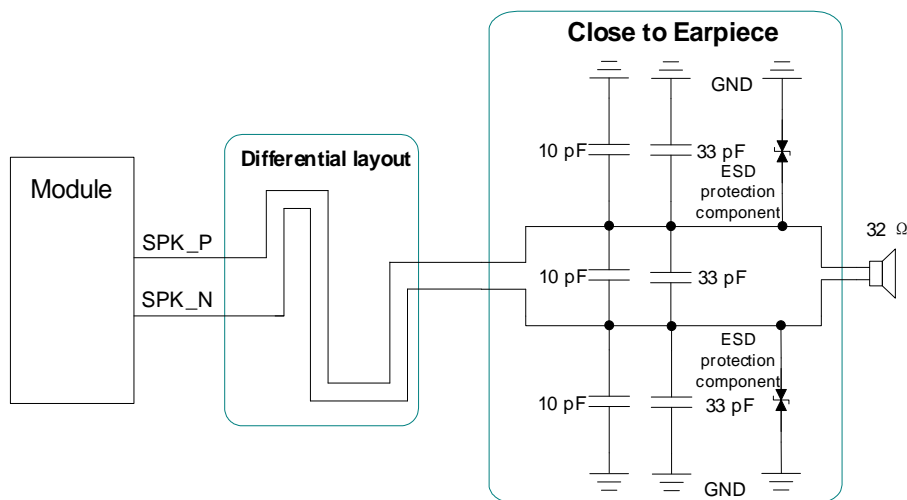


图 24：听筒输出参考电路

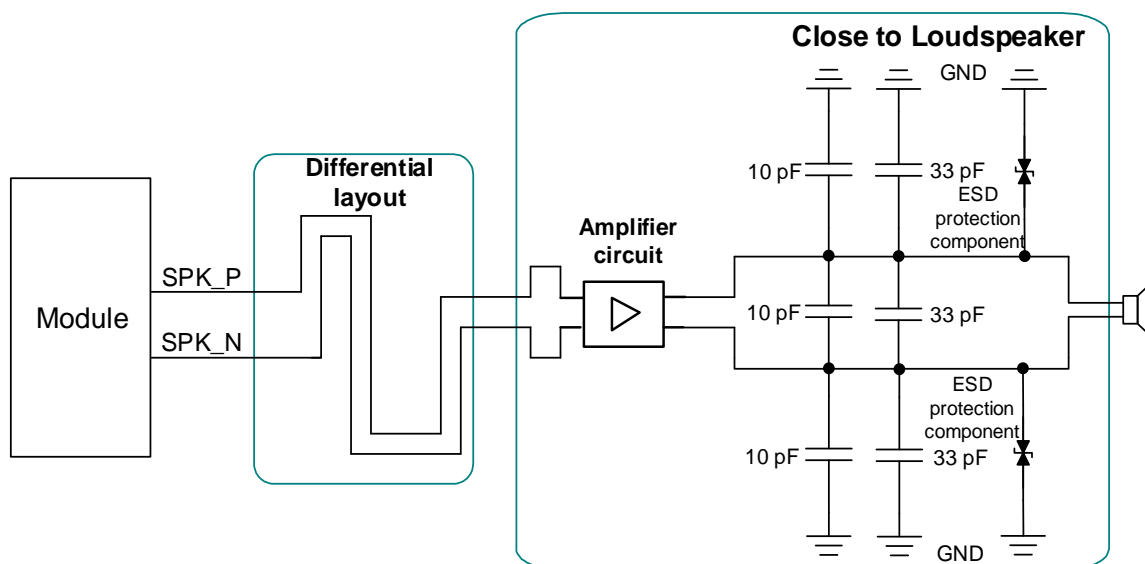


图 25：带音频功放（外接功放）输出参考电路

关于差分输入输出音频功放，请访问网址 <http://www.ti.com>，以获取所需的器件。市场上亦有很多同等性能的音频功放可供选择。

3.13.PCM & I2C 接口

模块包含 1 路 PCM 接口和 1 路 I2C 接口。

表 15: PCM 和 I2C 接口引脚定义

引脚名	引脚号	I/O	描述	备注
PCM_CLK	61	DO	PCM 时钟	
PCM_SYNC	58	DO	PCM 帧同步	
PCM_DIN	59	DI	PCM 数据输入	不用则悬空。
PCM_DOUT	60	DO	PCM 数据输出	
I2C_SCL	57	DO	I2C 串行时钟	建议加外部上拉。
I2C_SDA	56	DIO	I2C 串行数据	不用则悬空。

下图为带外部 Codec 芯片的 PCM 和 I2C 接口的参考设计：

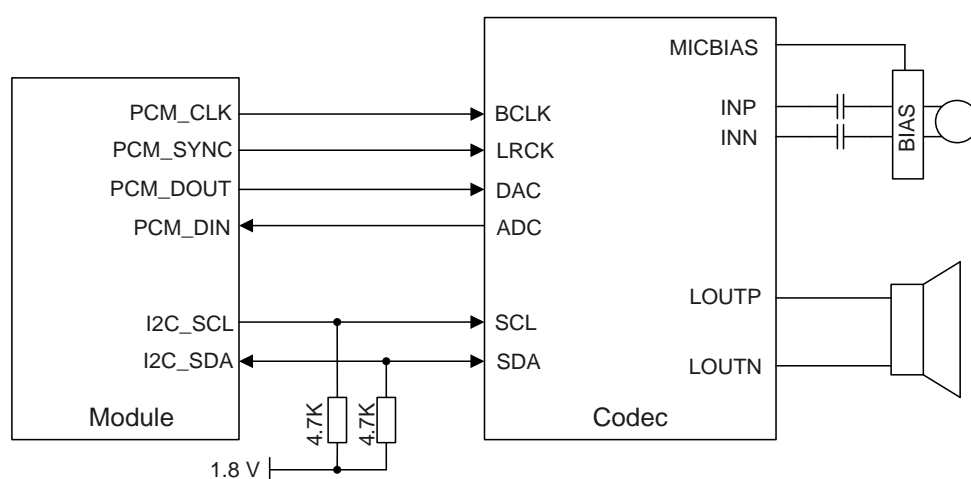


图 26: PCM 和 I2C 接口参考设计框图

备注

1. 建议在 PCM 的信号线上预留 RC ($R = 22\ \Omega$ 、 $C = 22\ \text{pF}$) 电路，特别是 PCM_CLK 引脚上。
2. 内置 Codec 可选。内置 Codec 芯片使用的 PCM 接口与模块外部引出的 PCM 接口为同一路。因此，使用内置 Codec 芯片功能时，模块的 PCM 接口不可以使用，需做悬空处理。
3. 模块在与 PCM 接口和 I2C 接口有关的应用中均只能作为主设备。

3.14.网络状态指示

网络状态指示引脚主要用于驱动网络状态指示灯。模块提供两个网络状态指示引脚：NET_MODE 和 NET_STATUS/USB_BOOT。如下两表分别描述了引脚定义和不同网络状态下的逻辑电平变化。

表 16：网络指示引脚定义

引脚名	引脚号	I/O	描述	备注
NET_MODE	52	DO	注册的网络制式指示	不用则悬空。
NET_STATUS/ USB_BOOT	55	DO	网络状态指示	模块成功开机后作 NET_STATUS 功能输出。 模块开机前禁止上拉。

表 17：网络指示引脚的工作状态

引脚名	引脚工作状态	所指示的网络状态
NET_MODE	高电平	注册 LTE 网络状态
	低电平	其他
NET_STATUS/ USB_BOOT	慢闪（200 ms 高/1800 ms 低）	搜网状态
	慢闪（1800 ms 高/200 ms 低）	待机状态
	快闪（125 ms 高/125 ms 低）	数据传输模式

参考电路如下图所示：

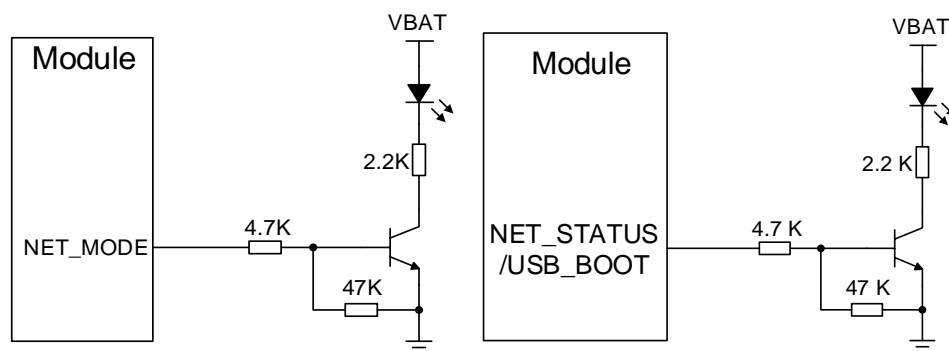


图 27：网络状态指示参考电路

3.15.USB_BOOT

模块支持 USB_BOOT 功能。模块开机前将 NET_STATUS/USB_BOOT 引脚上拉至 VDD_EXT，在开机时模块将进入紧急下载模式。在此模式下，模块可通过 USB 接口进行固件升级。

表 18：USB_BOOT 接口引脚定义

引脚名	引脚号	I/O	描述	备注
NET_STATUS/ USB_BOOT	55	DI	强制模块进入紧急下载模式	模块开机前，上拉 USB_BOOT 至 VDD_EXT 可进入紧急下载模式。高电平有效。须预留测试点。

USB_BOOT 接口参考设计和进入紧急下载模式时序图如下：

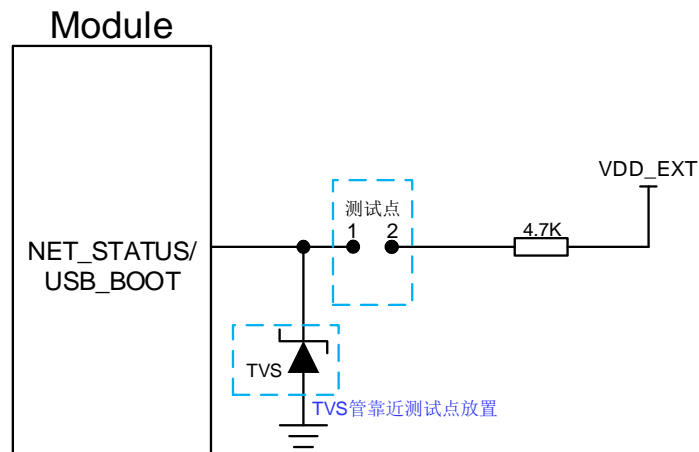


图 28: USB_BOOT 接口参考设计电路

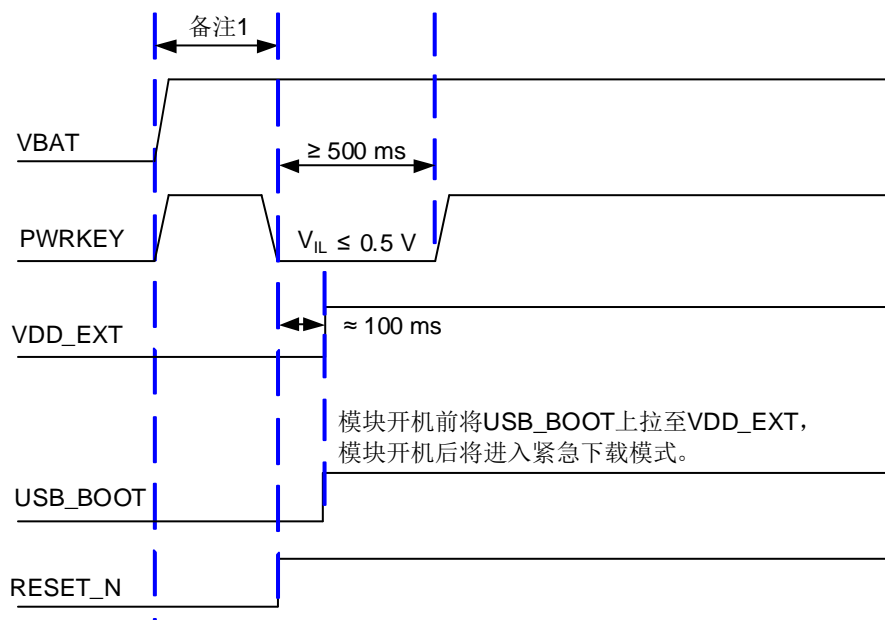


图 29: 进入紧急下载模式时序

备注

1. 在拉低 PWRKEY 引脚之前，需保证 VBAT 电压稳定。建议 VBAT 上电稳定至少 30 ms 后再拉低 PWRKEY。
2. 使用 MCU 控制模块进入强紧急载模式时需按照如上时序图进行控制，手动强制下载方式按照图 28 所示短接测试点即可。

3.16.运行状态指示

STATUS 用于指示模块的运行状态。当模块正常开机时，STATUS 会输出高电平。

表 19: STATUS 引脚定义

引脚名	引脚号	I/O	描述	备注
STATUS	54	DO	运行状态指示	不用则悬空。

STATUS 参考电路如下图所示。

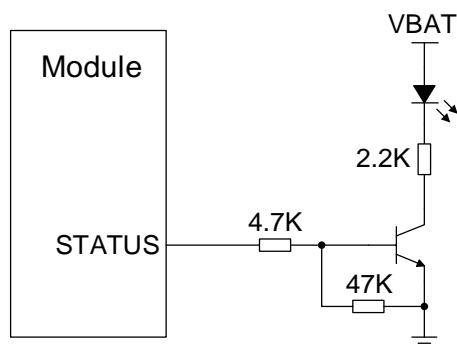


图 30: STATUS 参考电路

3.17.ADC 接口

模块提供 1 路模数转换接口。使用 **AT+QADC=0** 可以读取 ADC 的电压值，关于此 AT 命令的详情，请联系移远通信技术支持。ADC 接口在布线时，为了提高接口的电压测量准确度，建议进行包地处理。

表 20: ADC 接口引脚定义

引脚名	引脚号	I/O	描述	备注
ADC	19	AI	通用 ADC 接口	不用则悬空。

表 21: ADC 特性

引脚名	最小值	典型值	最大值	单位
ADC 电压范围	0	-	1.2	V
ADC 分辨率	-	12	-	bits

备注

若采集电压大于或等于 1.2 V，建议 ADC 引脚采用电阻分压电路输入，分压电阻阻值不能大于 100 kΩ，否则会降低 ADC 的测量精度。设计时 ADC 引脚需预留一颗 100 nF 电容。

3.18.MAIN_RI

可以使用 **AT+QCFG="risignalttype","physical"** 来配置 MAIN_RI 指示动作，即无论通过哪个端口上报 URC 信息，URC 均会触发 MAIN_RI 的指示动作。关于此命令，详细信息请参考文档 [2]。

备注

通过 **AT+QURCCFG**，可将主 UART、USB AT 端口或 USB 调制端口配置为 URC 输出端口（默认为 USB AT 端口）。关于此命令，详细信息请参考文档 [2]。

MAIN_RI 作为指示信号可以有多种方式，默认的指示方式如下：

表 22: MAIN_RI 默认指示方式

状态	MAIN_RI 信号
Idle	高电平
URC	新的 URC 返回时 MAIN_RI 会有 120 ms 的低电平

MAIN_RI 的指示方式可以用 **AT+QCFG="urc/ri/ring"** 来配置，详细信息请参考文档 [2]。

4 天线接口

请根据具体的项目情况选择合适的天线类型与设计方案，并调整天线参数。在终端产品量产前，需对射频设计进行全面的测试。本章节的全部内容仅作参考，在设计目标产品时仍需进行独立分析、评估和判断。

模块设计有一个主天线接口，天线端口阻抗为 $50\ \Omega$ 。

4.1. 天线接口和工作频段

4.1.1. 引脚定义

主天线接口的引脚定义如下表：

表 23：主天线接口引脚定义

引脚名	引脚号	I/O	描述	备注
ANT_MAIN	46	AIO	主天线接口	$50\ \Omega$ 特性阻抗。

4.1.2. 工作频段

表 24：模块工作频段

3GPP 频段	发送	接收	单位
LTE-FDD B1	1920~1980	2110~2170	MHz
LTE-FDD B3	1710~1785	1805~1880	MHz
LTE-FDD B5	824~849	869~894	MHz
LTE-FDD B8	880~915	925~960	MHz
LTE-TDD B34	2010~2025	2010~2025	MHz
LTE-TDD B38	2570~2620	2570~2620	MHz

LTE-TDD B39	1880~1920	1880~1920	MHz
LTE-TDD B40	2300~2400	2300~2400	MHz
LTE-TDD B41	2535~2675	2535~2675	MHz

备注

B41 仅支持 140 MHz（2535~2675 MHz）。

4.1.3. 参考设计

ANT_MAIN 天线参考电路如下图所示。为获取最佳的射频性能，需预留 π 型匹配电路，电容默认不贴。

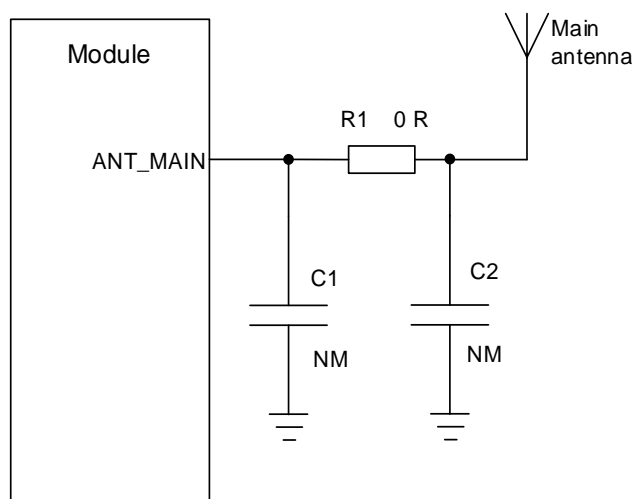


图 31：射频参考电路

备注

图中 π 型匹配元件（R1、C1 和 C2）应尽量靠近天线放置。

4.1.4. 射频信号线布线指导

设计 PCB 时，所有射频信号线的特性阻抗应控制在 $50\ \Omega$ 。一般情况下，射频信号线的阻抗由材料的介电常数、走线宽度（W）、对地间隙（S）、以及参考地平面的高度（H）决定。PCB 特性阻抗的控制通常采用微带线与共面波导两种方式。为了体现设计原则，下面几幅图展示了阻抗线控制在 $50\ \Omega$ 时，微带线以及共面波导的结构设计。

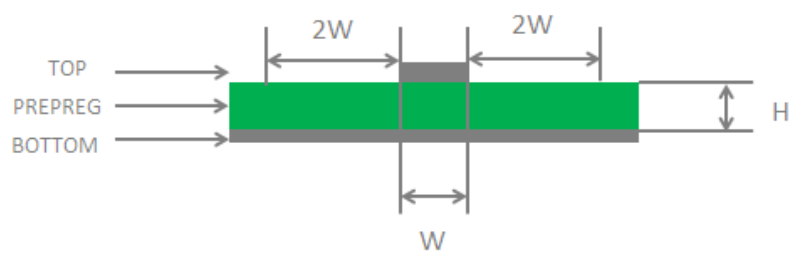


图 32: 两层 PCB 板微带线结构

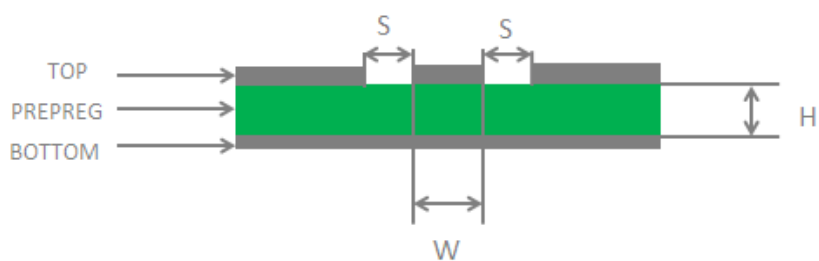


图 33: 两层 PCB 板共面波导结构

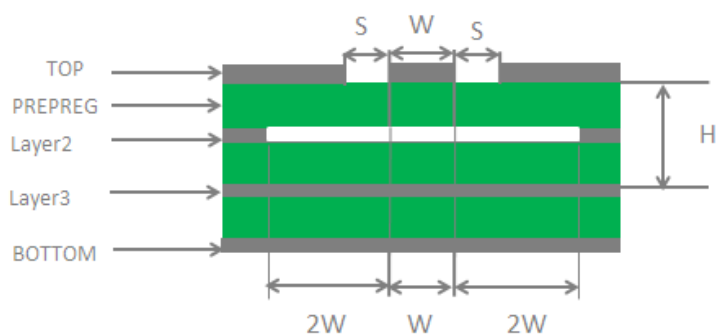


图 34: 四层 PCB 板共面波导结构（参考地为第三层）

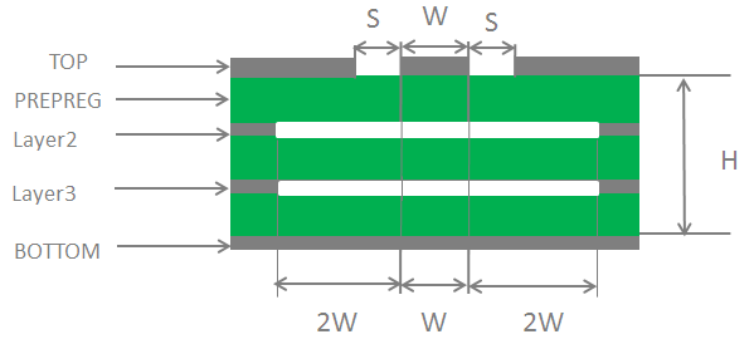


图 35: 四层 PCB 板共面波导结构（参考地为第四层）

在射频天线接口的电路设计中，为了确保射频信号的良好性能与可靠性，建议遵循以下设计原则：

- 应使用阻抗模拟计算工具对射频信号线进行精确的 $50\ \Omega$ 阻抗控制。
- 与射频引脚相邻的地引脚不做热焊盘，要与地充分接触。
- 射频引脚到射频连接器之间的距离应尽量短，同时避免直角走线，建议走线夹角保持为 135° 。
- 建立连接器件的封装时，信号脚需与地保持距离。
- 射频信号线参考的地平面应完整；在信号线和参考地周边增加一定量的地孔可以帮助提升射频性能；地孔和信号线之间的距离应至少为 2 倍线宽 ($2 \times W$)。
- 射频信号线必须远离干扰源，避免和相邻层的任何信号线交叉或平行。

更多关于射频布线的说明，请参考文档 [3]。

4.2. 天线安装

4.2.1. 天线设计要求

表 25: 天线要求

类型	要求
LTE	<ul style="list-style-type: none"> ● VSWR: ≤ 2 ● 效率: $> 30\%$ ● 最大输入功率: 50 W ● 输入阻抗: $50\ \Omega$ ● 线缆插入损耗: <ul style="list-style-type: none"> < 1 dB: LB (< 1 GHz) < 1.5 dB: MB (1~2.3 GHz) < 2 dB: HB (> 2.3 GHz)

4.2.2. 射频连接器推荐

如果使用射频连接器的连接方式，则推荐使用 Hirose 的 U.FL-R-SMT 连接器。

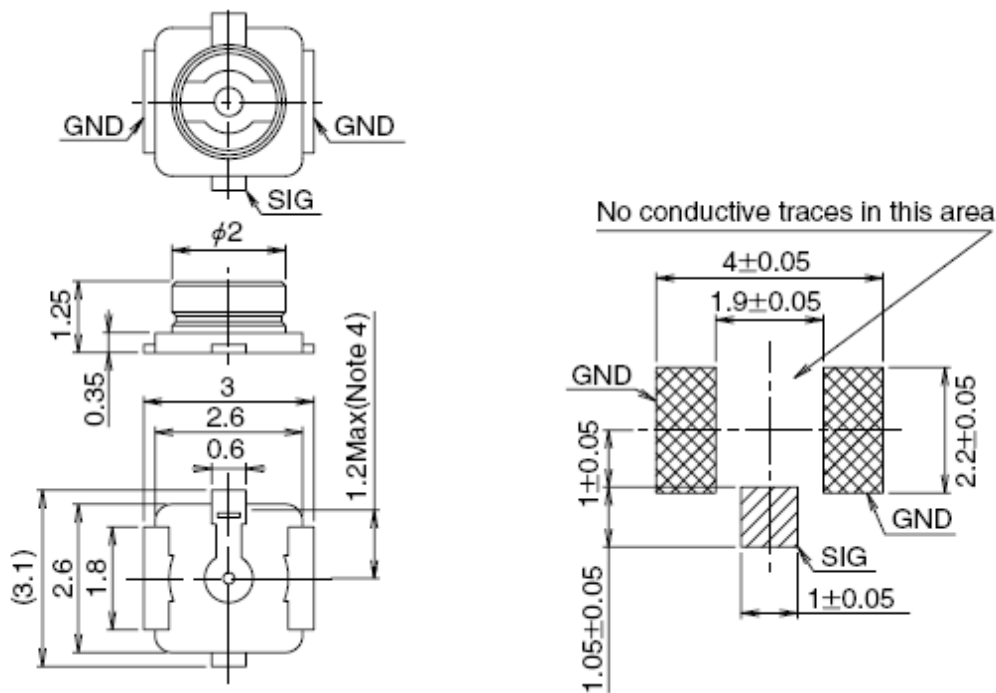


图 36：天线座尺寸（单位：mm）

可选择 U.FL-LP 系列匹配的插头来搭配 U.FL-R-SMT 使用。

	U.FL-LP-040	U.FL-LP-066	U.FL-LP(V)-040	U.FL-LP-062	U.FL-LP-088
Part No.					
Mated Height	2.5mm Max. (2.4mm Nom.)	2.5mm Max. (2.4mm Nom.)	2.0mm Max. (1.9mm Nom.)	2.4mm Max. (2.3mm Nom.)	2.4mm Max. (2.3mm Nom.)
Applicable cable	Dia. 0.81mm Coaxial cable	Dia. 1.13mm and Dia. 1.32mm Coaxial cable	Dia. 0.81mm Coaxial cable	Dia. 1mm Coaxial cable	Dia. 1.37mm Coaxial cable
Weight (mg)	53.7	59.1	34.8	45.5	71.7
RoHS	YES				

图 37：与天线座匹配的插头规格

下图为射频连接器安装尺寸：

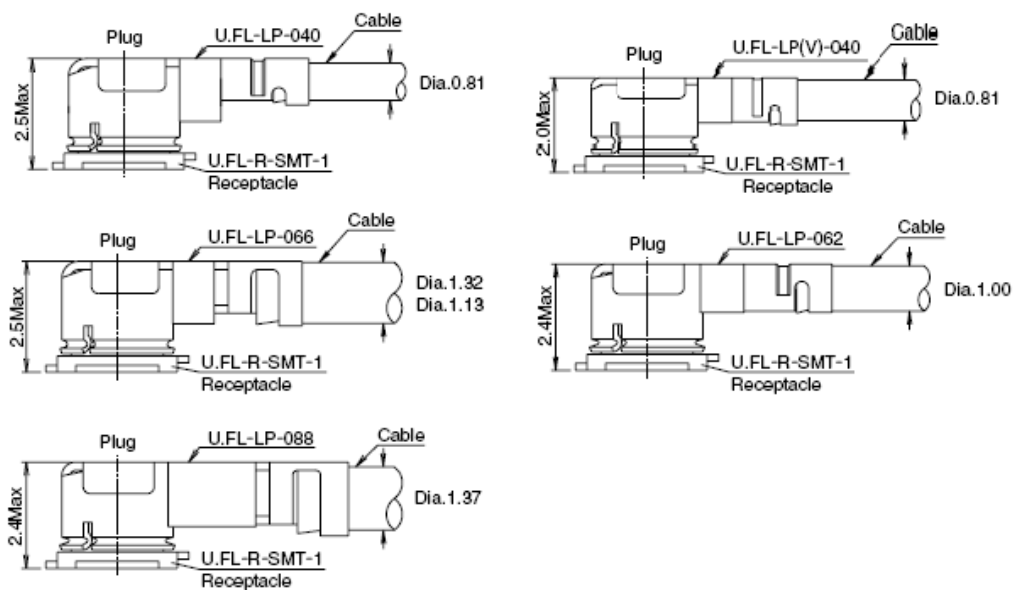


图 38：射频连接器安装图（单位：mm）

详细信息请访问 <http://www.hirose.com>。

5 可靠性、射频特性和电气特性

5.1. 绝对最大额定值

表 26：绝对最大值

参数	最小值	最大值	单位
VBAT_RF 电压	-0.3	5	V
VBAT_BB 电压			
USB_VBUS 电压	-0.3	5.25	V
VBAT 最大电流	-	2.0	A
数字引脚电压	-0.3	3.6	V

5.2. 电源额定值

表 27：模块电源额定值

参数	描述	条件	最小值	典型值	最大值	单位
VBAT	VBAT_BB 和 VBAT_RF	实际输入电压必须在该范围之内	3.3	3.8	4.3	V
I _{VBAT}	峰值耗流	处于最大发射功率等级下	-	1.5	2.0	A
USB_VBUS	USB 检测	-	3.0	5.0	5.25	V

5.3. 数字逻辑电平特性

表 28: VDD_EXT I/O 要求

参数	描述	最小值	最大值	单位
V _{IH}	高电平输入电压	$0.7 \times VDD_EXT$	$VDD_EXT + 0.3$	V
V _{IL}	低电平输入电压	-0.3	$0.2 \times VDD_EXT$	V
V _{OH}	高电平输出电压	$0.8 \times VDD_EXT$	-	V
V _{OL}	低电平输出电压	-	$0.15 \times VDD_EXT$	V

表 29: USIM_VDD 高/低电压 I/O 要求

参数	描述	最小值	最大值	单位
V _{IH}	高电平输入电压	$0.7 \times USIM_VDD$	-	V
V _{IL}	低电平输入电压	-	$0.2 \times USIM_VDD$	V
V _{OH}	高电平输出电压	$0.8 \times USIM_VDD$	-	V
V _{OL}	低电平输出电压	-	$0.15 \times USIM_VDD$	V

5.4. 工作和存储温度

表 30: 工作和存储温度

参数	最小值	典型值	最大值	单位
正常工作温度 ⁵	-35	+25	+75	°C
扩展工作温度 ⁶	-40	-	+85	°C
存储温度	-40	-	+90	°C

⁵ 表示当模块在此温度范围内工作时，模块的相关性能满足 3GPP 标准要求。

⁶ 表示当模块在此温度范围内工作时，模块仍能保持正常工作状态，具备短信、数据传输等功能；不会出现不可恢复的故障；射频频谱、网络基本不受影响，仅个别指标如输出功率等参数的值可能会超出 3GPP 标准的范围。当温度返回至正常工作温度范围时，模块的各项指标仍符合 3GPP 标准。

5.5. 功耗

表 31：功耗

描述	条件	典型值	单位
关机模式	模块关机	4	μA
睡眠模式	AT+CFUN=0 (USB 断开)	0.05	mA
	AT+CFUN=4 (USB 断开)	0.16	mA
	LTE-FDD @ PF = 32 (USB 断开)	1.23	mA
	LTE-FDD @ PF = 64 (USB 断开)	0.74	mA
	LTE-FDD @ PF = 128 (USB 断开)	0.50	mA
	LTE-FDD @ PF = 256 (USB 断开)	0.29	mA
	LTE-TDD @ PF = 32 (USB 断开)	1.20	mA
	LTE-TDD @ PF = 64 (USB 断开)	0.77	mA
	LTE-TDD @ PF = 128 (USB 断开)	0.49	mA
	LTE-TDD @ PF = 256 (USB 断开)	0.30	mA
空闲模式	LTE-FDD @ PF = 64 (USB 断开)	4.0	mA
	LTE-FDD @ PF = 64 (USB 连接)	24.47	mA
	LTE-TDD @ PF = 64 (USB 断开)	4.0	mA
	LTE-TDD @ PF = 64 (USB 连接)	24.52	mA
LTE 数据传输	LTE-FDD B1	646	mA
	LTE-FDD B3	673	mA
	LTE-FDD B5	570	mA
	LTE-FDD B8	591	mA
	LTE-TDD B34	276	mA
	LTE-TDD B38	283	mA

LTE-TDD B39	281	mA
LTE-TDD B40	285	mA
LTE-TDD B41 (140 MHz)	310	mA

备注

以上功耗数据仅供参考。关于功耗的详细信息，请咨询移远技术支持获取模块功耗测试报告。

5.6. 发射功率

表 32：射频发射功率

频段	发射功率最大值	发射功率最小值
LTE 频段	23 dBm \pm 2.7 dB	< -39 dBm

5.7. 接收灵敏度

表 33：模块射频接收灵敏度

频段	接收灵敏度（典型值）			3GPP （主集 + 分集）
	主集	分集	主集 + 分集	
LTE-FDD B1 (10 MHz)	-98.5 dBm	-	-	-96.3 dBm
LTE-FDD B3 (10 MHz)	-98.5 dBm	-	-	-93.3 dBm
LTE-FDD B5 (10 MHz)	-98.4 dBm	-	-	-94.3 dBm
LTE-FDD B8 (10 MHz)	-98 dBm	-	-	-93.3 dBm
LTE-TDD B34 (10 MHz)	-100.7 dBm	-	-	-96.3 dBm
LTE-TDD B38 (10 MHz)	-100.5 dBm	-	-	-96.3 dBm

LTE-TDD B39 (10 MHz)	-100.8 dBm	-	-	-96.3 dBm
LTE-TDD B40 (10 MHz)	-100.5 dBm	-	-	-96.3 dBm
LTE-TDD B41 (10 MHz)	-100.4 dBm	-	-	-94.3 dBm

5.8. 静电防护

由于人体静电、微电子间带电摩擦等产生的静电会通过各种途径放电给模块，并可能对模块造成一定的损坏，因此应重视静电防护并采取合理的静电防护措施。例如：在研发、生产、组装和测试等过程中，佩戴防静电手套；设计产品时，在电路接口处和其他易受静电放电影响的点位增加防静电保护器件。

表 34：ESD 性能参数（温度：25~30 °C，湿度：40 ±5 %）

测试接口	接触放电	空气放电	单位
VBAT 和 GND	±5	±10	kV
天线接口	±4	±8	kV
其他接口	±0.5	±1	kV

6 结构与规格

本章节描述了模块的机械尺寸，所有的尺寸单位为 mm；所有未标注公差尺寸的，公差为 ± 0.2 mm。

6.1. 机械尺寸

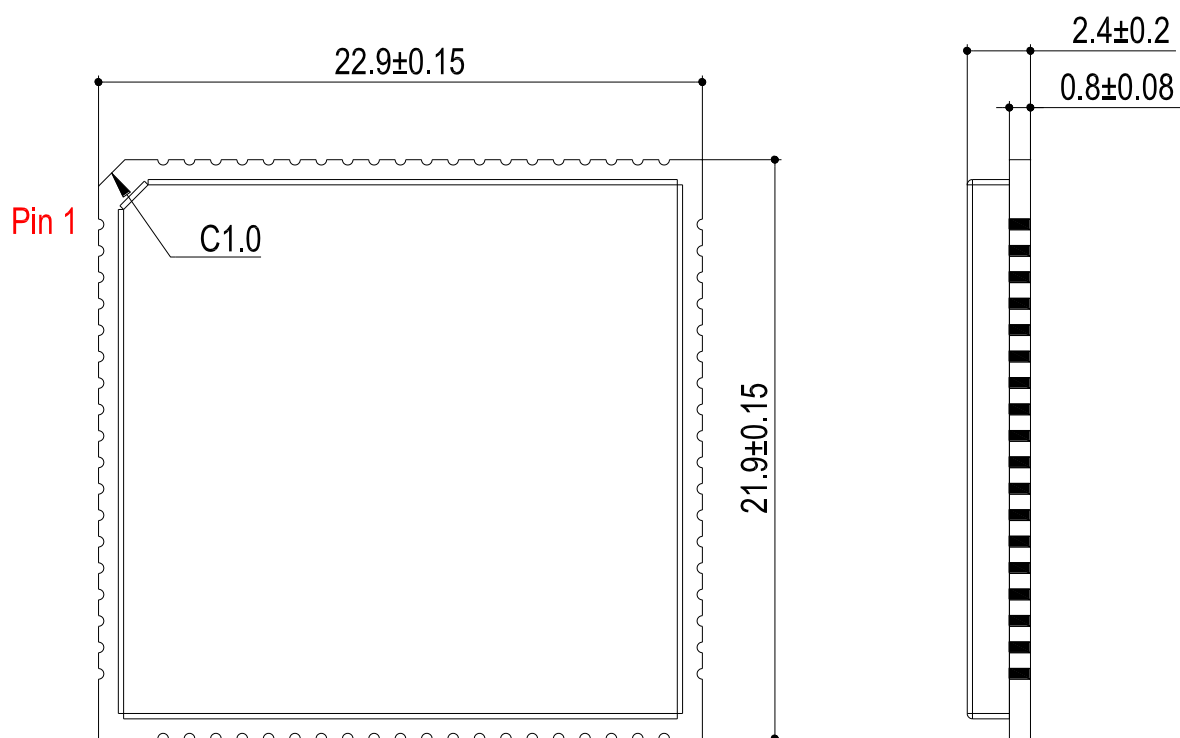


图 39：模块俯视及侧视尺寸图

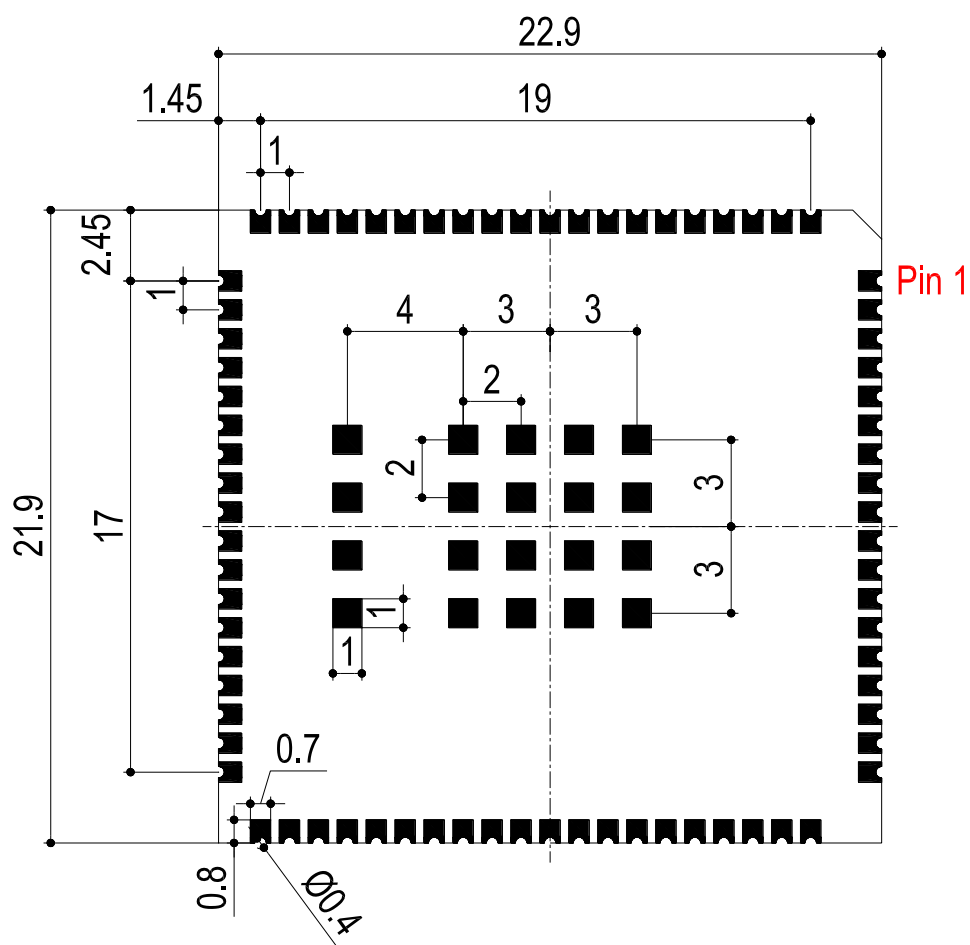


图 40: 模块尺寸 (底视图)

备注

移远通信模块的平整度符合 JEITA ED-7306 标准要求。

6.2. 推荐封装

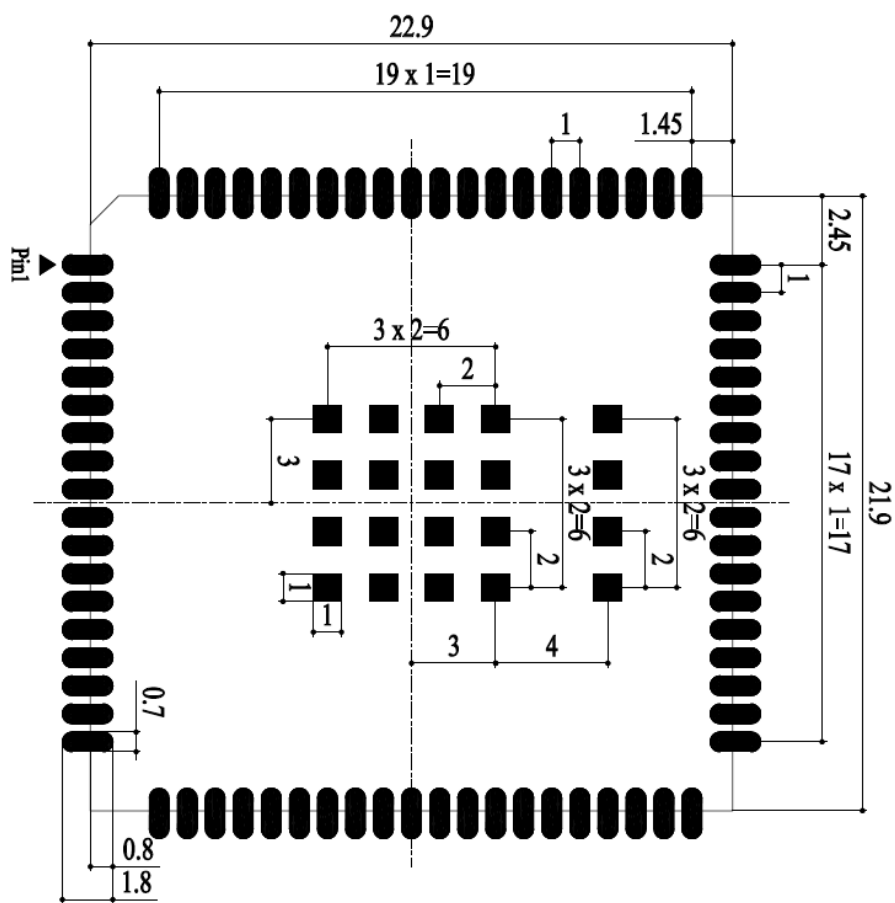


图 41: 推荐封装

备注

1. 为确保器件的焊接质量，方便后续的维修操作，客户主板上模块与其他元器件之间的距离至少为 3 mm。
2. **图 41** 为 EC600E-CN 模块的推荐封装。如考虑 EC600x 系列模块的兼容设计，请使用兼容封装进行设计。关于兼容封装的详情，请参考 **文档 [4]**。兼容封装的引脚定义请参考对应模块的硬件设计手册。

6.3. 俯视图和底视图

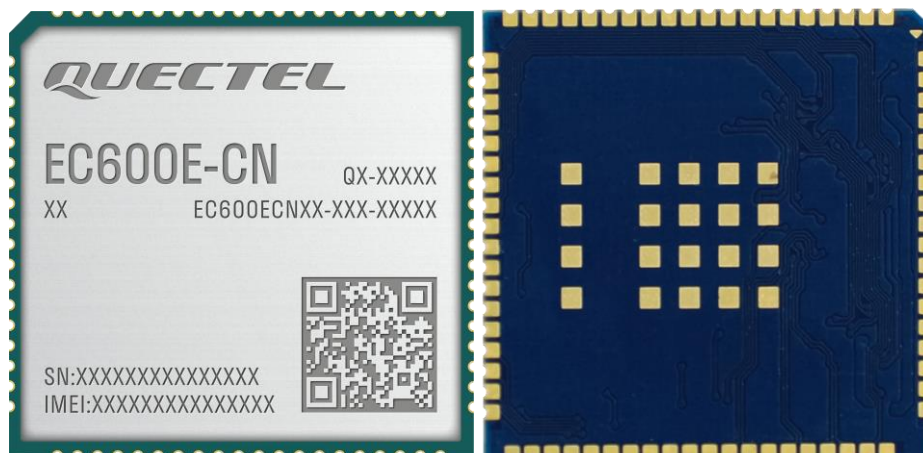


图 42: 模块俯视图和底视图

备注

上图仅供参考，实际的产品外观和标签信息，请参照移远通信的模块实物。

7 存储、生产和包装

7.1. 存储条件

模块出货时，采用真空密封袋进行包装。模块的湿度敏感等级为 3 (MSL 3)，其存储需遵循如下条件：

1. 推荐存储条件：温度 $23 \pm 5^{\circ}\text{C}$ ，且相对湿度为 35~60 %。
2. 在推荐存储条件下，模块可在真空密封袋中存放 12 个月。
3. 在温度为 $23 \pm 5^{\circ}\text{C}$ 、相对湿度低于 60 % 的车间条件下，模块拆封后的车间寿命为 168 小时⁷。在此条件下，可直接对模块进行回流生产或其他高温操作。否则，需要将模块存储于相对湿度小于 10 % 的环境中（例如，防潮柜）以保持模块的干燥。
4. 若模块处于如下条件，需要对模块进行预烘烤处理以防止模块吸湿受潮再高温焊接后出现的 PCB 起泡、裂痕和分层：
 - 存储温湿度不符合推荐存储条件；
 - 模块拆封后未能根据以上第 3 条完成生产或存放；
 - 真空包装漏气、物料散装；
 - 模块返修前。
5. 模块的预烘烤处理：
 - 需要在 $120 \pm 5^{\circ}\text{C}$ 条件下高温烘烤 8 小时；
 - 二次烘烤的模块须在烘烤后 24 小时内完成焊接，否则仍需在防潮柜内保存。

备注

1. 为预防和减少模块因受潮导致的起泡、分层等焊接不良的发生，应严格进行管控，不建议拆开真空包装后长时间暴露在空气中。
2. 烘烤前，需将模块从包装取出，将裸模块放置在耐高温器具上，以免高温损伤塑料托盘或卷盘。若只需短时间烘烤，请参考 IPC/JEDEC J-STD-033 规范。

⁷ 此车间寿命仅在车间环境符合 IPC/JEDEC J-STD-033 规范时适用；不确定车间温湿度环境是否满足条件，或相对湿度大于 60 % 的情况下，请在拆封后 24 小时内完成贴片回流。请勿提前大量拆包。

3. 拆包、放置模块时请注意 ESD 防护，例如，佩戴防静电手套。

7.2. 生产焊接

用印刷刮板在网板上印刷锡膏，使锡膏通过网板开口漏印到 PCB 上，印刷刮板力度需调整合适。为保证模块印膏质量，模块焊盘部分对应的钢网厚度推荐为 0.15~0.20 mm。详细信息请参考文档 [5]。

推荐的回流焊温度为 235~246 °C，最高不能超过 246 °C。为避免模块因反复受热而损坏，强烈推荐客户在完成 PCB 板第一面的回流焊之后再贴模块。推荐的炉温曲线图（无铅 SMT 回流焊）和相关参数如下图表所示：

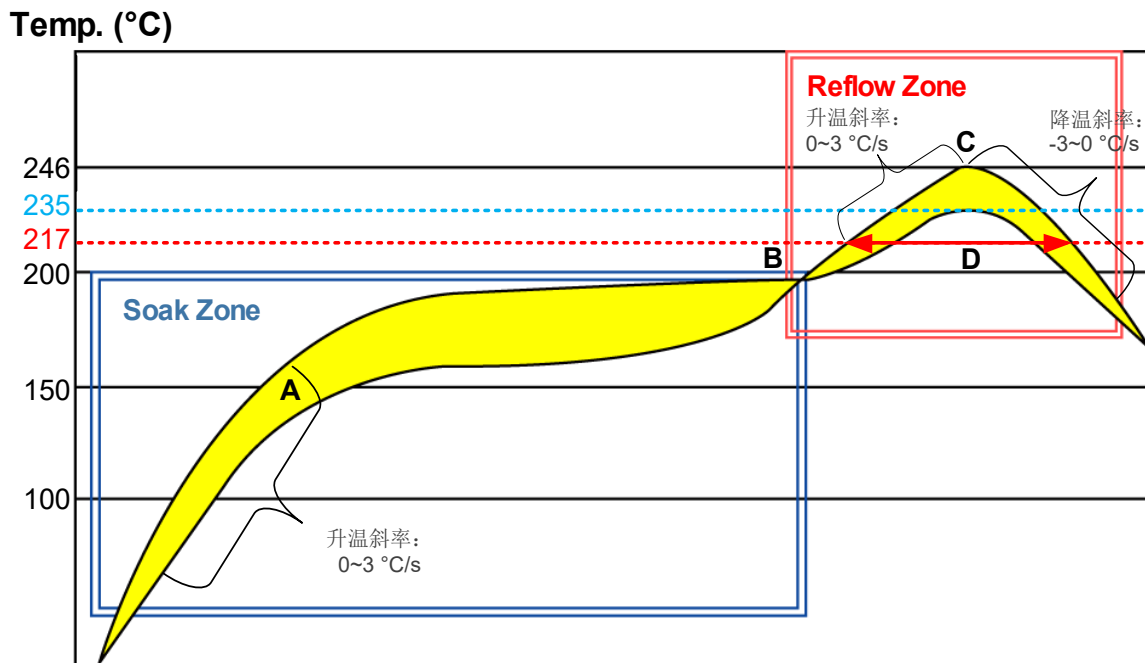


图 43：推荐的回流焊温度曲线

表 35：推荐的炉温测试控制要求

项目	要求
吸热区（Soak Zone）	
升温斜率	0~3 °C/s
恒温时间（A 和 B 之间的时间：150~200 °C 期间）	70~120 s

回流焊区（Reflow Zone）	
升温斜率	0~3 °C/s
回流时间（D：超过 217 °C 的期间）	40~70 s
最高温度	235~246 °C
冷却降温斜率	-3~0 °C/s
回流次数	
最大回流次数	1

备注

1. 以上工艺参数要求，均针对焊点实测温度。PCB 上焊点最热点和最冷点均需要满足以上规范要求。
2. 在生产焊接或者其他可能直接接触移远通信模块的过程中，不得使用任何有机溶剂（如酒精，异丙醇，丙酮，三氯乙烯等）擦拭模块屏蔽罩；否则可能会造成屏蔽罩生锈。
3. 移远通信洋白铜镭雕屏蔽罩可满足：12 小时中性盐雾测试后，镭雕信息清晰可辨识，二维码可扫描（可能会有白色锈蚀）。
4. 如需对模块进行喷涂，请确保所用喷涂材料不会与模块屏蔽罩或 PCB 发生化学反应，同时确保喷涂材料不会流入模块内部。
5. 请勿对移远通信模块进行超声波清洗，否则可能会造成模块内部晶体损坏。
6. 因 SMT 流程的复杂性，如遇不确定的情况或文档 [5] 未提及的流程（如选择性波峰焊、超声波焊接），请于 SMT 流程开始前与移远通信技术支持确认。

7.3. 包装规格

本章节仅用于体现包装的关键参数和包装流程，所有图示仅供参考，具体包材的外观、结构以实际交货为准。

此模块采用载带包装，具体方案如下：

7.3.1. 载带

载带包装的尺寸图表如下：

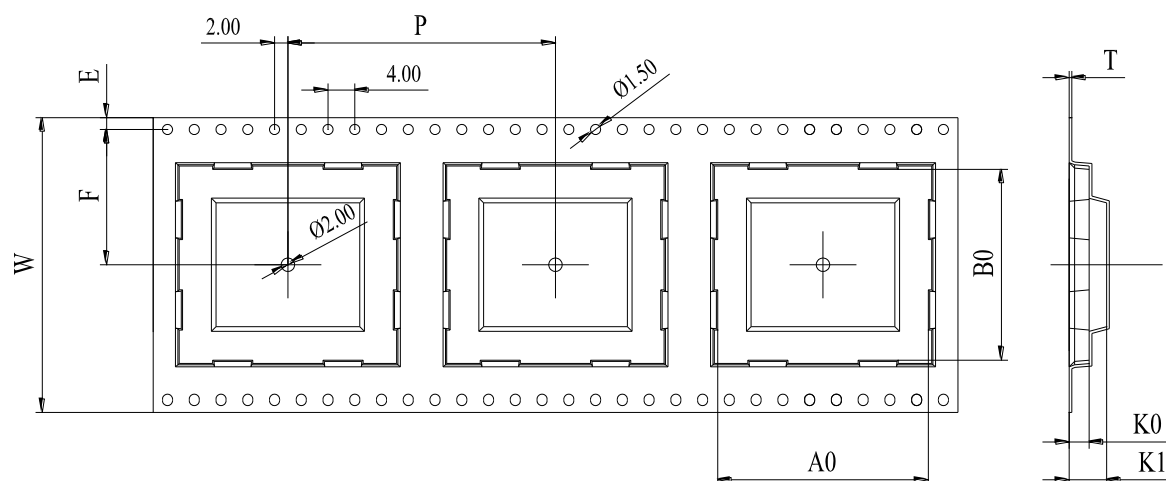


图 44: 载带尺寸图

表 36: 载带尺寸表 (单位: 毫米)

W	P	T	A0	B0	K0	K1	F	E
44	32	0.4	23.4	22.4	2.9	6.5	20.2	1.75

7.3.2. 胶盘

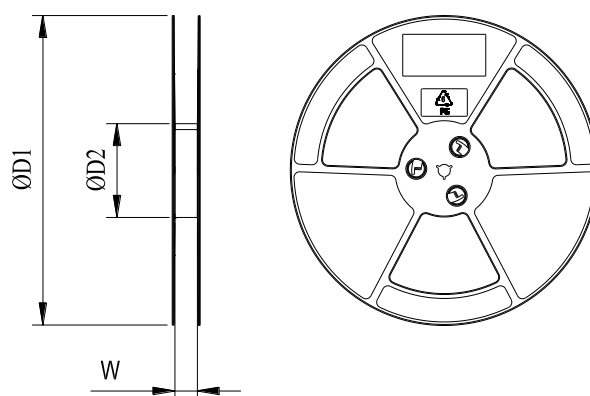


图 45: 胶盘尺寸图

表 37: 胶盘尺寸表 (单位: 毫米)

$\phi D1$	$\phi D2$	W
330	100	44.5

7.3.3. 模块贴片方向

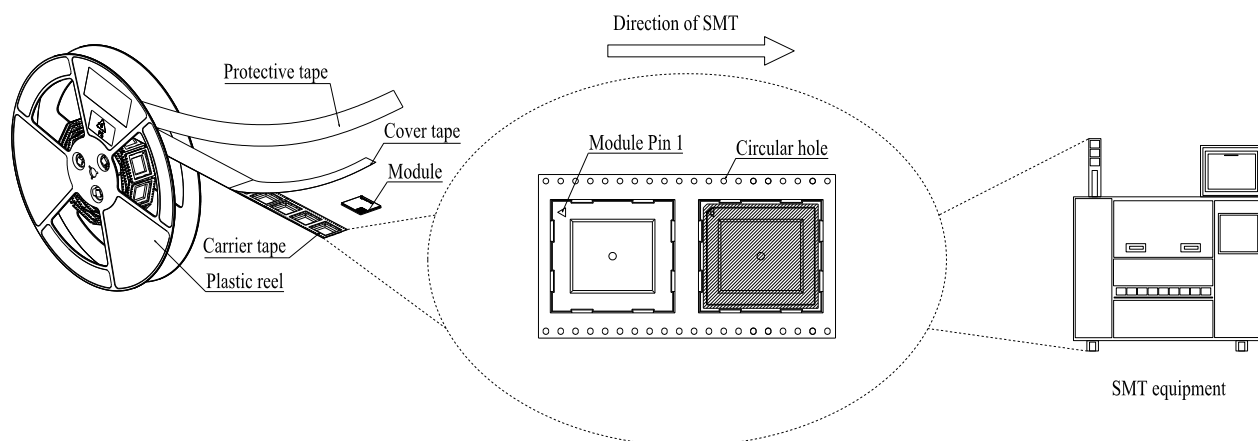
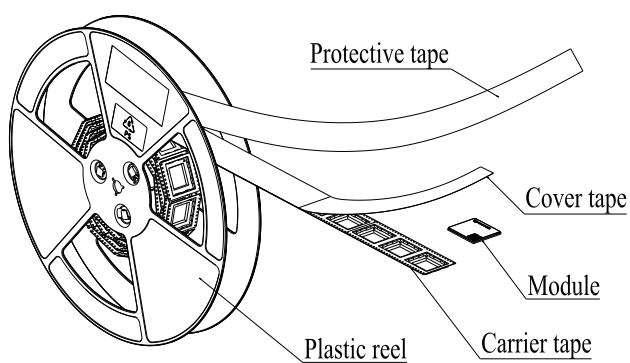


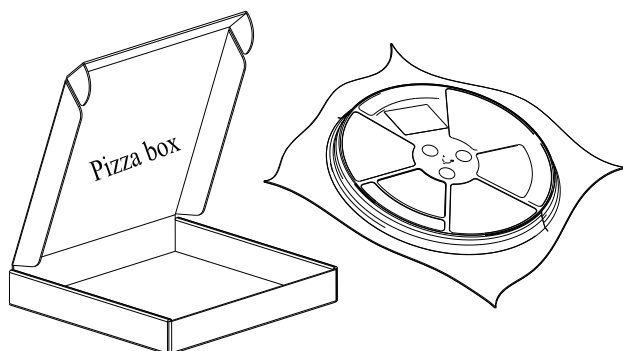
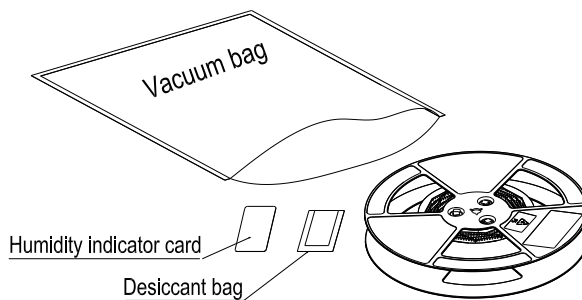
图 46: 模块贴片方向

7.3.4. 包装流程



将模块放入载带中, 使用上带热封; 再将热封后的载带缠绕到胶盘中, 用保护带缠绕防护。1 个胶盘可装载 250 片模块。

将包装完成的胶盘和 1 张湿敏卡、1 包干燥剂放入真空袋中，抽真空。



将抽真空后的胶盘放入披萨盒内。

将 4 个披萨盒放入 1 个卡通箱内，封箱。1 个卡通箱可包装 1000 片模块。

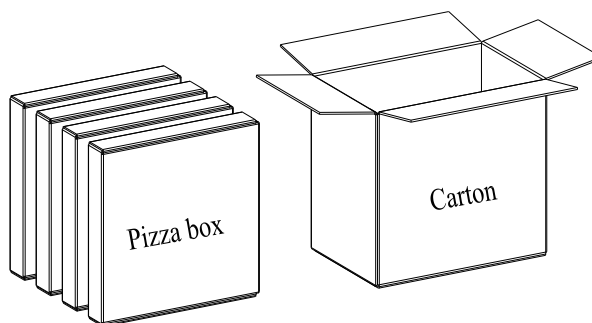


图 47：包装流程

8 附录 参考文档及术语缩写

表 38: 参考文档

文档名称
[1] Quectel_UMTS<E_EVB_User_Guide
[2] Quectel_EC600E-CN&EC800E-CN_AT 命令手册
[3] Quectel_射频 LAYOUT_应用指导
[4] Quectel_EC600x_Series_Compatible_Footprint&Part
[5] Quectel_模块_SMT_应用指导

表 39: 术语缩写

术语	英文全称	中文全称
3GPP	3rd Generation Partnership Project	第三代合作伙伴计划
ADC	Analog-to-Digital Converter	模数转换器
BB	Baseband	基带
bps	Bits Per Second	比特/秒
CHAP	Challenge Handshake Authentication Protocol	挑战握手认证协议
CTS	Clear to Send	清除发送
DFOTA	Differential Firmware Over-the-Air	无线差分固件升级
DRX	Discontinuous Reception	非连续接收
DTE	Data Terminal Equipment	数据终端设备
DTR	Data Terminal Ready	数据终端就绪
ESD	Electrostatic Discharge	静电释放

ESR	Equivalent Series Resistance	等效串联电阻
ETSI	European Telecommunications Standards Institute	欧洲电信标准化协会
EVB	Evaluation Board	评估板
FDD	Frequency Division Duplex	频分双工
FTP	File Transfer Protocol	文件传输协议
FTPS	FTP-over-SSL	对常用的文件传输协议（FTP）添加传输层安全（TLS）和安全套接层（SSL）加密协议支持的扩展协议
GND	Ground	地
GPIO	General-Purpose Input/Output	通用型输入输出
HTTP	Hypertext Transfer Protocol	超文本传输协议
HTTPS	Hypertext Transfer Protocol over Secure Socket Layer	超文本传输安全协议
IMT-2000	International Mobile Telecommunications 2000	第三代移动通信技术
Iomax	Maximum Output Load Current	最大输出负载电流
Ipp	Peak Pulse Current	峰值脉冲电流
LCC	Leadless Chip Carriers	不带引脚的正方形封装
LGA	Land Grid Array	栅格阵列封装
LTE	Long Term Evolution	长期演进
M2M	Machine to Machine	机器对机器
Mbps	Megabits per second	兆位每秒
MCU	Microcontroller Unit/Microprogrammed Control Unit	微型控制单元/微程序控制器
ME	Mobile Equipment	移动设备
MIC	Microphone	麦克风
MLCC	Multi-layer Ceramic Capacitor	片式多层陶瓷电容器
MMS	Multimedia Messaging Service	彩信
MQTT	Message Queuing Telemetry Transport	消息队列遥测传输

MSL	Moisture Sensitivity Levels	湿度敏感等级
NITZ	Network Identity and Time Zone	网络标识和时区
NTP	Network Time Protocol	网络时间协议
PAP	Password Authentication Protocol	密码认证协议
PCB	Printed Circuit Board	印制电路板
PCM	Pulse Code Modulation	脉冲编码调制
PDA	Personal Digital Assistant	个人数字助理
PDU	Protocol Data Unit	协议数据单元
PF	Paging Frame	寻呼帧
PING	Packet Internet Groper	分组因特网探测器
PMIC	Power Management IC	电源管理集成电路
POS	Point of Sale	销售终端
PPP	Point-to-Point Protocol	点到点协议
RF	Radio Frequency	射频
RoHS	Restriction of Hazardous Substances	《关于限制在电子电气设备中使用某些有害成分的指令》
RTS	Require To Send	发送请求
SMS	Short Message Service	短消息业务
SMT	Surface Mount Technology	表面贴装技术
SMTP	Simple Mail Transfer Protocol	简单邮件传输协议
SMTPS	Simple Mail Transfer Protocol Secure	简单邮件传输协议的安全协议
SSL	Secure Sockets Layer	安全套接层
TCP	Transmission Control Protocol	传输控制协议
TDD	Time Division Duplexing	时分双工
TVS	Transient Voltage Suppressor	瞬变电压抑制二极管
UART	Universal Asynchronous Receiver & Transmitter	通用异步收发机

UDP	User Datagram Protocol	用户数据报协议
UMTS	Universal Mobile Telecommunications System	通用移动通信系统
URC	Unsolicited Result Code	非请求结果码
USB	Universal Serial Bus	通用串行总线
USIM	Universal Subscriber Identity Module	通用用户识别模块
V _{ILmax}	Maximum Low-level Input Voltage	最大输入低电平
V _{max}	Maximum Voltage	最大电压
V _{nom}	Nominal Voltage	标称电压
V _{min}	Minimum Voltage	最小电压
VBAT	Voltage at Battery (Pin)	电池电压（引脚）
V _{RWM}	Working Peak Reverse Voltage	反向工作峰值电压
VSWR	Voltage Standing Wave Ratio	电压驻波比